



УКРАЇНА

(19) **UA** (11) **84426** (13) **U**
(51) МПК (2013.01)
G01N 22/00

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

<p>(21) Номер заявки: u 2013 03351</p> <p>(22) Дата подання заявки: 19.03.2013</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.10.2013</p> <p>(46) Публікація відомостей про видачу патенту: 25.10.2013, Бюл.№ 20</p>	<p>(72) Винахідник(и): Граняк Валерій Федорович (UA), Кухарчук Василь Васильович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
--	---

(54) ДВОКАНАЛЬНИЙ ПРИСТРІЙ КОНТРОЛЮ ВОЛОГОСТІ

(57) Реферат:

Двоканальний пристрій контролю вологості належить до галузі аналізу властивостей речовини за допомогою електромагнітних хвиль ВЧ діапазону та може бути використаний як вимірвальний перетворювач вологості в електричний сигнал для систем авторизації обладнання.

UA 84426 U

Корисна модель належить до галузі аналізу властивостей речовин за допомогою електромагнітних хвиль ВЧ діапазону та може бути використана як вимірювальний перетворювач вологості в електричний сигнал для систем автоматизації обладнання.

5 Відомий смуговий вимірювач вологості (патент України № 65756, м. кл. G01N22/04, опубл. 12.12.2011, бюл. № 23), який містить високочастотний генератор, фільтри верхніх частот та модулятор, які являють собою вимірювальний канал, високочастотний генератор, послідовно з'єднаний з первинним вимірювальним перетворювачем вологості, що являє собою несиметричний смуговий хвилевід, вихід якого через перший формувач та перший фільтр верхніх частот з'єднаний з першим входом високочастотного вимірювального каналу різниці фаз, що складається з формувача фазових імпульсів, блока квантування, елемента динамічного додавання та двійкового лічильника, вихід якого є виходом високочастотного вимірювального каналу різниці фаз, другий вхід якого через другий формувач та другий фільтр верхніх частот з'єднаний з виходом високочастотного генератора, вихід високочастотного вимірювального каналу різниці фаз з'єднаний з входом числового перетворювача, вихід якого є виходом смугового вимірювача вологості.

10 За прототип вибрано пристрій для контролю вологості (патент України № 73072, МПК G01N22/04, опубл. 10.09.2012, бюл. № 17), який містить високочастотний генератор, вихід якого з'єднаний з входом первинного вимірювального перетворювача вологості, другими входами першого та другого фазоамплітудного перетворювача та першим входом другого блока змішування фаз. Вихід первинного вимірювального перетворювача вологості з'єднаний з першим входом першого блоку змішування фаз. Вихід першого допоміжного генератора з'єднаний з другим входом першого фазоамплітудного перетворювача. Вихід другого допоміжного генератора з'єднаний з другим входом другого фазо-амплітудного перетворювача. Вихід першого фазо-амплітудного перетворювача з'єднаний з другими входами першого та другого блоків змішування фаз. Вихід другого фазо-амплітудного перетворювача з'єднаний з третіми входами першого та другого блоків змішування фаз. Вихід першого блока змішування фаз з'єднаний з першими входами першого та третього фільтрів верхніх частот. Вихід другого блока змішування фаз з'єднаний з першими входами другого та четвертого фільтрів верхніх частот. Вихід першого та третього фільтра верхніх частот з'єднаний з входом першого формувача фазових імпульсів. Вихід другого та четвертого фільтрів верхніх частот з'єднаний з входом другого формувача фазових імпульсів. Вихід першого нормуючого перетворювача з'єднаний з другими входами першого та другого фільтрів верхніх частот та третім входом першого фазоамплітудного перетворювача. Вихід другого нормуючого перетворювача з'єднаний з другими входами третього та четвертого фільтрів верхніх частот та третім входом другого фазоамплітудного перетворювача. Вихід першого формувача фазових імпульсів з'єднаний з першим (set) входом RS-тригера. Вихід другого формувача фазових імпульсів з'єднаний з другим (reset) входом RS-тригера. Перший (прямий) вихід RS-тригера 17 з'єднаний з першим входом логічного елемента I, а другий (реверсний) вихід RS-тригера з'єднаний з другим входом числового перетворювача. Вихід логічного елемента I з'єднаний з першим входом двійкового лічильника. Вихід квантуючого генератора з'єднаний з другим входом логічного елемента I. Вихід двійкового лічильника з'єднаний з першим входом числового перетворювача. Другий вихід числового перетворювача з'єднаний з другим входом двійкового лічильника, а третій та четвертий вихід числового перетворювача з'єднані з входами першого та другого нормуючого перетворювача. Перший вихід числового перетворювача є виходом засобу контролю вологості з високочастотним перетворювачем вологості в різницю фаз.

45 Недоліком даного пристрою є недостатня надійність роботи пристрою, пов'язана з використанням лише одного каналу вимірювання вологості, що призводить до неможливості виявлення збоїв у його роботі без застосування додаткового діагностуючого обладнання та недостатня точність отриманих результатів вимірювання вологості, пов'язана з наявністю в останніх фазоамплітудної похибки.

В основу корисної моделі поставлена задача створення двоканального пристрою контролю вологості, придатного для визначення вологості гетерогенних дисперсних діелектриків, в якому за рахунок введення нових елементів та зв'язків, що забезпечують вимірювання вологості об'єкта контролю по двох незалежних вимірювальних каналах, з подальшим порівнянням отриманих за їх допомогою результатів, досягається підвищення надійності роботи пристрою, та за рахунок вилучення з результатів вимірювання фазоамплітудної похибки, досягається підвищується точності вимірювання, що призводить до зменшення імовірності прийняття системою не правильних рішень про придатність об'єкту контролю.

60 Поставлена задача вирішується тим, що в двоканальний пристрій контролю вологості, який містить високочастотний генератор, вихід якого з'єднаний з первинним вимірювальним

перетворювачем вологості, що являє собою несиметричний смуговий хвилевід, два блоки змішування фаз, причому до першого входу першого блока змішування фаз під'єднаний вихід первинного вимірювального перетворювача, а вихід фазоамплітудного перетворювача з'єднано з другими входами першого та другого блока змішування фаз, два фільтри верхніх частот, входи яких з'єднані відповідно з виходами першого та другого блока змішування фаз, два формувачі фазових імпульсів, входи яких з'єднані відповідно з виходами першого та другого фільтра верхніх частот, виходи першого та другого формувачів фазових імпульсів з'єднані відповідно з другим та першим входом RS-тригера, перший вихід якого з'єднаний з першим входом логічного елемента І, а другий вихід якого з'єднаний з першим входом числового перетворювача, другий вхід логічного елемента І з'єднаний з першим виходом числового перетворювача, двійковий лічильник, перший вхід якого з'єднаний з виходом логічного елемента І та числовий перетворювач, другий вхід якого з'єднано з виходом двійкового лічильника, а другий вихід числового перетворювача з'єднано з другим входом двійкового лічильника, введено регульований нормуючий перетворювач, перший та другий блоки випрямлення змінної напруги перший, другий і третій компаратори, каскад логічних елементів І, каскад логічних елементів АБО, каскаду RS-тригерів та цифро-аналоговий перетворювач, причому вихід первинного вимірювального перетворювача вологості з'єднаний з входом першого високочастотного випрямляча змінної напруги, вихід якого з'єднаний з другим входом першого компаратора, що виходом своїм з'єднаний з першими входами каскаду логічних елементів І, виходи каскаду логічних елементів І з'єднані з першими входами каскаду логічних елементів АБО, виходи якого з'єднані з першими входами каскаду RS-тригерів, виходи каскаду RS-тригерів, що являють собою n паралельних каналів, з'єднані з третім входом числового перетворювача та входом цифро-аналогового перетворювача, вихід якого з'єднаний з першим входом аналогового компаратора, третій вихід числового перетворювача, що являє собою n+1 паралельних каналів, n останніх паралельних каналів якого з'єднані з другими входами каскаду логічних елементів І, а n перших паралельних каналів якого з'єднані з другими входами каскаду RS-тригерів, другий вихід числового перетворювача з'єднаний з другими входами каскаду логічних елементів АБО, перший вхід регульованого нормуючого перетворювача з'єднаний з виходом високочастотного генератора, а його вихід з'єднаний з другим входом фазоамплітудного перетворювача та першим входом другого блока змішування фаз та входом другого блока випрямлення змінної напруги, вихід першого блока випрямлення змінної напруги з'єднаний з другим входом другого та першим входом третього компаратора, а вихід другого блока випрямлення змінної напруги з'єднаний з першим входом другого та другим входом третього компаратора, виходи другого та третього компаратора з'єднані, відповідно, з другим та третім входом регульованого нормуючого перетворювача.

На кресленні представлено структурну схему пристрою, на якій: 1 - високочастотний генератор; 2 - первинний вимірювальний перетворювач вологості; 3 - допоміжний генератор; 4 - регульований нормуючий перетворювач; 5 - фазоамплітудний перетворювач (ФАП); 6, 9 - перший та другий блок випрямлення змінної напруги; 7, 8 - відповідно перший та другий блоки змішування фаз; 10, 13, 14 - відповідно, перший, другий та третій компаратори; 11, 12 - відповідно перший та другий фільтри верхніх частот; 15, 16 - відповідно перший та другий формувачі фазових імпульсів; 17 - каскад логічних елементів І; 18 - RS-тригер; 19 - каскад логічних елементів АБО; 20 - логічний елемент І; 21 - каскад RS-тригерів; 22 - двійковий лічильник; 23 - цифро-аналоговий перетворювач; 24 - числовий перетворювач.

Пристрій містить високочастотний генератор 1, вихід якого з'єднаний з входом первинного вимірювального перетворювача вологості 2 та першим входом регульованого нормуючого перетворювача 4, вихід регульованого нормуючого перетворювача 4 з'єднаний з другим входом фазоамплітудного перетворювача 5 та першим входом другого блока змішування фаз 8. Вихід первинного вимірювального перетворювача вологості 2 з'єднаний з першим входом першого блоку змішування фаз 7 та входом першого блоку випрямлення змінної напруги 6. Вихід допоміжного генератора 3 з'єднаний з першим входом фазоамплітудного перетворювача 5. Вихід фазоамплітудного перетворювача 5 з'єднаний з другими входами першого 7 та другого 8 блоків змішування фаз. Вихід першого блока змішування фаз 7 з'єднаний з входом першого фільтра верхніх частот 11. Вихід другого блоку змішування фаз 8 з'єднаний з входом другого фільтра верхніх частот 12. Вихід першого фільтра верхніх частот 11 з'єднаний з входом першого формувача фазових імпульсів 15. Вихід другого фільтрів верхніх частот 12 з'єднаний з входом другого формувача фазових імпульсів 16. Вихід першого формувача фазових імпульсів 15 з'єднаний з першим (set) входом RS-тригера 18. Вихід другого формувача фазових імпульсів 16 з'єднаний з другим (reset) входом RS-тригера 18. Перший (прямий) вихід RS-тригера 18 з'єднаний з першим входом логічного елемента І 20, а другий (реверсний) вихід RS-тригера 18

з'єднаний з другим входом числового перетворювача 24. Вихід логічного елемента І 20 з'єднаний з першим входом двійкового лічильника 22. Вихід двійкового лічильника 22 з'єднаний з першим входом числового перетворювача 24. Перший вихід числового перетворювача 24 з'єднаний з другим входом логічного елемента І 20, другий вихід числового перетворювача 24 з'єднаний з другим входом двійкового лічильника 22 та другими входами каскаду логічних елементів АБО 19, третій вихід числового перетворювача 24, що являє собою n+1 паралельних каналів, n останніх паралельних каналів якого з'єднані з другими входами каскаду логічних елементів І 17, а n перших паралельних каналів якого з'єднані з другими входами каскаду RS-тригерів 21. Вихід першого блока випрямлення змінної напруги 6 з'єднаний з першим входом компаратора 10, другим входом другого компаратора 13 та першим входом третього компаратора 14, вихід першого компаратора 10 з'єднаний з першими входами каскаду логічних елементів І 17, виходи каскаду логічних елементів І 17 з'єднані з першими входами каскаду логічних елементів АБО 19, виходи каскаду логічних елементів АБО 19 з'єднані з першими входами каскаду RS-тригерів 21, виходи каскаду RS-тригерів 21, що являють собою n паралельних каналів, з'єднані з третім входом числового перетворювача 24 та входом цифро-аналогового перетворювача 23, вихід цифро-аналогового перетворювача 23 з'єднаний з другим входом першого компаратора 10. Вихід другого блока випрямлення змінної напруги 9 з'єднаний з першим входом другого 13 та другим входом третього 14 компаратора, виходи другого 13 та третього 14 компараторів з'єднані, відповідно з третім та другим входами регульований нормуючий перетворювач 4.

Четвертий вихід числового перетворювача 24 є виходом двоканального пристрою контролю вологості.

Пристрій працює так. З високочастотного генератора 1 на вхід первинного вимірювального перетворювача 2 та перший вхід регульованого нормуючого перетворювача 4 подається високочастотний сигнал. Проходячи через первинний вимірювальний перетворювач 2, інформативний параметр $U_1(t)$ залежно від вологості зсувається за фазою відносно опорного сигналу $U_0(t)$ на різницю фаз,

$$\Delta\varphi = \sqrt{\frac{A_1}{A_4 - W \cdot A_5} + \frac{WA_2}{A_4 - W \cdot A_5}} - A_3, \text{ де}$$

W - вологість зразка; A_1, A_2, A_3, A_4, A_5 - деякі постійні коефіцієнти.

та змінює своє амплітудне значення $U_{\text{вих}} = \frac{B_1 - W \cdot B_2}{B_4 - W \cdot B_3}$, де

B_1, B_2, B_3, B_4 - деякі постійні коефіцієнти.

З виходу первинного вимірювального перетворювача 2 сигнал подається на вхід першого блока змішування фази 7 та вхід першого високочастотного випрямляча змінної напруги 6.

Робота першого вимірювального каналу. У першому 7 та другому 8 блоках змішування фаз відбувається накладання сигналів опорної (з виходу регульованого нормуючого перетворювача 4) та інформативної (з виходу первинного вимірювального перетворювача 2) хвилі з хвилями, що генеруються допоміжним генератором 3, сигнал з виходу якого за фазою збігаються з опорним сигналом. Коректування фази сигналу відбувається у фазоамплітудному перетворювачі 5. У результаті процедури накладання двох хвиль у першому 7 та другому 8 блоках змішування фаз на їх виходах з'являється складний сигнал, частота першої гармоніки якого дорівнює:

$$f_{\text{пр}} = f_{\text{дг}} - f_{\text{г}},$$

де $f_{\text{пр}}$ - частота першої гармоніки вихідного сигналу; $f_{\text{дг}}$ - частота сигналу допоміжного високочастотного генератора; $f_{\text{г}}$ - частота сигналу високочастотного генератора.

З виходу першого 7 та другого 8 блоків змішування фаз сигнал надходить на входи першого 11 та другого 12 фільтрів верхніх частот відповідно. У фільтрах верхніх частот 11 та 12 здійснюється відфільтровування вищих гармонік складних сигналів, що надходять з виходів першого 7 та другого 8 блоків змішування фаз, тобто на входи першого 11 та другого 12 формувачів фазових імпульсів надходять сигнали, що містять у собі лише одну першу гармоніку та зсунуті за фазою на електричний кут $\Delta\varphi$. При переході цих сигналів через нуль з додатною першою похідною на виході першого 15 та другого 16 формувачів фазових імпульсів, відповідно, з'являється короткий одиничний сигнал, що подається на перший (set) та другий (reset) входи RS-тригера 18 відповідно. При подачі одиничного сигналу на перший (set) вхід RS-тригера 18 відбувається його встановлення. При цьому на його прямому виході з'являється сигнал логічної одиниці, який «відкриває» логічний елемент І 20, а на його реверсному виході з'являється сигнал логічного нуля, що є сигналом заборони зчитування вихідної інформації з

першого вимірювального каналу, оскільки процес вимірювального перетворення є таким, що не закінчився. З другого (реверсивного) виходу RS-тригера 18 сигнал кінця вимірювального перетворення надходить на перший вхід числового перетворювача 24. При подачі ж одиничного сигналу на другий (reset) вхід RS-тригера 18 відбувається його занулення. При цьому на його
5 прямому виході з'являється сигнал логічного нуля, який «закриває» логічний елемент I 20, а на його реверсному виході з'являється сигнал логічної одиниці, що є сигналом дозволу зчитування вихідної інформації, оскільки процес вимірювального перетворення є таким, що закінчився.

При подачі сигналу логічної одиниці на перший вхід логічного елемента I 20, на перший вхід
10 двійкового лічильника 22 надходять імпульси стабільної частоти, що генеруються на першому виході числового перетворювача 24. З надходженням кожного наступного імпульсу на перший вхід двійкового лічильника 22 його вихідний код збільшується на «1». Після «закривання» логічного елемента I 20 код з виходу двійкового лічильника 22 зчитується через другий вхід числовим перетворювачем 24.

Робота другого вимірювального каналу. З виходу первинного вимірювального
15 перетворювача 2 сигнал надходить на вхід першого блока випрямлення змінної напруги 6, де відбувається його випрямлення. З виходу першого блока випрямлення змінної напруги 6 випрямлений сигнал надходить на другий вхід першого компаратора 10, де порівнюється із сигналом з виходу цифро-аналогового перетворювача 23, який надходить на перший вхід першого компаратора 10. На виході першого компаратора 10 з'являється сигнал логічної
20 одиниці у випадку, якщо рівень напруги на другому вході є вищим за рівень напруги на першому вході. У іншому випадку на виході першого компаратора 10 встановлюється сигнал логічного нуля.

Якщо на виході першого компаратора 10 встановлено сигнал логічної одиниці, то
25 відбувається відкривання логічних елементів I каскаду логічних елементів I 17, та при подачі сигналу на наступний паралельний канал третього виходу числового перетворювача 24, через відповідний логічний елемент АБО каскаду логічних елементів АБО 19 обнуляється відповідний RS-тригер каскаду RS-тригерів 21, що був встановлений при подачі сигналу на поточний паралельний канал третього виходу числового перетворювача 24. Якщо ж на виході першого
30 компаратора 10 встановлюється сигнал логічного нуля, то обнуління відповідного RS-тригера каскаду RS-тригерів 21 не відбувається. При закінченні вимірювального перетворення, після подачі сигналу на останній паралельний канал третього виходу числового перетворювача 24 з виходів каскаду RS-тригерів 21 відбувається зчитування числового коду, що пропорційний поточному значенню вологості зразка, числовим перетворювачем 24 через третій вхід. Також поточний двійковий код з виходу каскаду RS-тригерів 21, подається на вхід цифро-аналогового
35 перетворювача 23, де відбувається перетворення поточного двійкового коду в величину аналогової напруги. З виходу цифро-аналогового перетворювача 23 сигнал надходить на перший вхід аналогового компаратора 10.

Робота системи компенсації фазоамплітудної похибки. З виходу першого блока
40 випрямлення змінної напруги 6 рівень постійної напруги подається на другий вхід другого 13 та перший вхід третього 14 компараторів. З виходу регульованого нормуючого перетворювача 4 сигнал надходить на вхід другого блока випрямлення змінної напруги 9, де перетворюється у рівень постійної напруги, пропорційний амплітуді напруги на виході регульованого нормуючого перетворювача 4. З виходу другого блока випрямлення змінної напруги 9 рівень постійної
45 напруги подається на перший вхід другого 13 та другий вхід третього 14 компараторів. Якщо сигнал на першому вході другого 13 або третього 14 компараторів перевищує сигнал на його другому вході, то на виході відповідного компаратора встановлюється сигнал логічної одиниці, у іншому випадку - сигнал логічного нуля. З виходів другого 13 та третього 14 компараторів сигнали надходять, відповідно, на третій та другий входи регульованого нормуючого перетворювача 4. Якщо на другий вхід регульованого нормуючого перетворювача 4 надходить
50 сигнал логічної одиниці, то його коефіцієнт підсилення поетапно зменшується з певним (малим) кроком квантування, якщо ж сигнал логічної одиниці надходить на третій вхід регульованого нормуючого перетворювача 4, то його коефіцієнт підсилення поетапно збільшується з певним (малим) кроком квантування. У випадку, якщо на другий та третій вхід регульованого нормуючого перетворювача 4 надходять сигнали логічного нуля (що відповідає рівності
55 амплітуд сигналів на виході первинного вимірювального перетворювача вологості 2 та регульованого нормуючого перетворювача 4, то його коефіцієнт підсилення залишається незмінним.

Після зчитування двійкових кодів з другого та третього входів числового перетворювача 24,
60 що відповідають результатам вимірювання у першому та другому вимірювальному каналі у числовому перетворювачі 24 відбувається порівняння виміряних значень вологості, та якщо

- отримана у каналах різниця вологості не перевищує допустимої похибки вимірювання, то на четвертий вихід числового перетворювача виводиться двійковий код, що відповідає середньому арифметичному значенню виміряної вологості у двох незалежних вимірювальних каналах.
- 5 на п'ятий вихід числового перетворювача 24 виводиться сигнал логічної одиниці, що є сигналом про збій у роботі двоканального пристрою контролю вологості.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

- 10 Двоканальний пристрій контролю вологості, що містить високочастотний генератор, вихід якого з'єднаний з первинним вимірювальним перетворювачем вологості, що являє собою несиметричний смуговий хвилевід, два блоки змішування фаз, причому до першого входу першого блока змішування фаз під'єднаний вихід первинного вимірювального перетворювача, а вихід фазоамплітудного перетворювача з'єднано з другими входами першого та другого блоків
- 15 змішування фаз, два фільтри верхніх частот, входи яких з'єднані відповідно з виходами першого та другого блока змішування фаз, два формувачі фазових імпульсів, входи яких з'єднані відповідно з виходами першого та другого фільтра верхніх частот, входи першого та другого формувачів фазових імпульсів з'єднані відповідно з другим та першим входом RS-тригера, перший вихід якого з'єднаний з першим входом логічного елемента І, а другий вихід якого
- 20 з'єднаний з першим входом числового перетворювача, другий вхід логічного елемента І з'єднаний з першим виходом числового перетворювача, двійковий лічильник, перший вхід якого з'єднаний з виходом логічного елемента І та числовий перетворювач, другий вхід якого з'єднано з виходом двійкового лічильника, а другий вихід числового перетворювача з'єднано з другим входом двійкового лічильника, який **відрізняється** тим, що в нього введено регульований
- 25 нормуючий перетворювач, перший та другий блоки випрямлення змінної напруги перший, другий і третій компаратори, каскад логічних елементів І, каскад логічних елементів АБО, каскаду RS-тригерів та цифро-аналоговий перетворювач, причому вихід первинного вимірювального перетворювача вологості з'єднаний з входом першого високочастотного випрямляча змінної напруги, вихід якого з'єднаний з другим входом першого компаратора, що
- 30 виходом своїм з'єднаний з першими входами каскаду логічних елементів І, входи якого з'єднані з першими входами каскаду логічних елементів АБО, входи якого з'єднані з першими входами каскаду RS-тригерів, входи каскаду RS-тригерів, що являють собою n паралельних каналів, з'єднані з третім входом числового перетворювача та входом цифро-аналогового
- 35 перетворювача, вихід якого з'єднаний з першим входом аналогового компаратора, третій вихід числового перетворювача, що являє собою n+1 паралельних каналів, n останніх паралельних каналів якого з'єднані з другими входами каскаду логічних елементів І, а n перших паралельних каналів якого з'єднані з другими входами каскаду RS-тригерів, другий вихід числового перетворювача з'єднаний з другими входами каскаду логічних елементів АБО, перший вхід регульованого нормуючого перетворювача з'єднаний з виходом високочастотного генератора, а
- 40 його вихід з'єднаний з другим входом фазоамплітудного перетворювача та першим входом другого блока змішування фаз та входом другого блока випрямлення змінної напруги, вихід першого блока випрямлення змінної напруги з'єднаний з другим входом другого та першим входом третього компаратора, а вихід другого блока випрямлення змінної напруги з'єднаний з першим входом другого та другим входом третього компаратора, входи другого та третього
- 45 компаратора з'єднані, відповідно, з другим та третім входом регульованого нормуючого перетворювача.

