



УКРАЇНА

(19) **UA** (11) **69740** (13) **U**
(51) МПК

H03K 5/24 (2006.01)

G05B 1/01 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

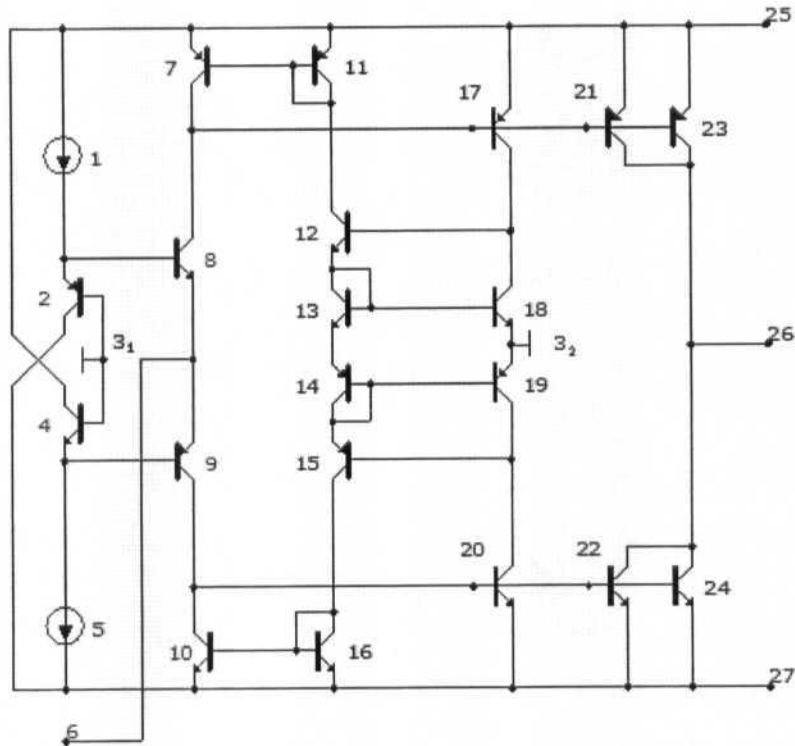
(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

| | |
|------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| (21) Номер заявки: u 2011 12871 | (72) Винахідник(и): Азаров Олексій Дмитрович (UA), Яцик Володимир Євгенійович (UA), Теплицький Михайло Юхимович (UA), Павлов Сергій Володимирович (UA) |
| (22) Дата подання заявки: 02.11.2011 | (73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA) |
| (24) Дата, з якої є чинними права на корисну модель: 10.05.2012 | |
| (46) Публікація відомостей про видачу патенту: 10.05.2012, Бюл.№ 9 | |

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, двадцять транзисторів.



UA 69740 U

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий підсилювач постійного струму (А.с. №1548841, Н03 F3/26, 1989 р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори з діодному включенні мають структуру відповідно до першого і другого транзисторів відповідно. Перший та другий струмозадавальні елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадавального елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополюсний струмозадавальний елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача. Недоліком пристрою є низький коефіцієнт підсилення та низька швидкодія.

За найближчий аналог вибрано двотактний симетричний підсилювач струму (Multi-Stage Current Feedback Amplifier 5,742,154 Apr. 21, 1998), який містить джерело струму, шини додатного і від'ємного живлення, першу і другу вхідну шини, вихідну шину, шістнадцять транзисторів, причому першу вхідну шину з'єднано з точкою об'єднання емітерів першого та другого транзисторів, другу вхідну шину з'єднано з точкою об'єднання емітерів третього та четвертого транзисторів, колектори та бази першого і другого транзисторів об'єднано та з'єднано з базами третього та четвертого транзисторів, а також з базами п'ятого та шостого транзисторів, а також з колекторами чотирнадцятого та шістнадцятого транзисторів, емітери п'ятого та шостого транзисторів об'єднано між собою, бази чотирнадцятого та шістнадцятого транзисторів з'єднано з базами та колекторами тринадцятого та п'ятнадцятого транзисторів, а також з першим та другим виводом джерела струму, колектори п'ятого та шостого транзисторів з'єднано з базами та колекторами сьомого та дев'ятого транзисторів, а також з базами восьмого та десятого транзисторів, колектори третього та четвертого транзисторів з'єднано з колекторами восьмого та десятого транзисторів, а також з базами одинадцятого та дванадцятого транзисторів, колектори одинадцятого та дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною, емітери тринадцятого, сьомого, восьмого та одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери п'ятнадцятого, дев'ятого, десятого та дванадцятого транзисторів з'єднано з шиною від'ємного живлення.

Недоліком найближчого аналога є неефективний спосіб задання робочої точки та вузька смуга пропускання, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними покращується спосіб задання робочої точки та розширюється смуга пропускання, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить джерело струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шістнадцять транзисторів, причому вхідну шину з'єднано з точкою об'єднання емітерів третього та четвертого транзисторів, емітери першого та другого транзисторів об'єднано, колектори та бази першого і другого транзисторів об'єднано та з'єднано з базами п'ятого та шостого транзисторів, емітери п'ятого та шостого транзисторів об'єднано між собою, бази чотирнадцятого та шістнадцятого транзисторів з'єднано з базами тринадцятого та п'ятнадцятого транзисторів, колектори третього та четвертого транзисторів з'єднано з колекторами восьмого та десятого транзисторів, а також з базами одинадцятого та дванадцятого транзисторів, колектори одинадцятого та дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною, емітери тринадцятого, сьомого, восьмого та одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери п'ятнадцятого, дев'ятого, десятого та дванадцятого транзисторів

з'єднано з шиною від'ємного живлення, введено чотири транзистори та друге джерело струму, причому бази сімнадцятого та вісімнадцятого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, точку об'єднання емітерів п'ятого та шостого транзисторів з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднано з емітерами дев'ятнадцятого та двадцятого транзисторів відповідно, колектори п'ятого та шостого транзисторів з'єднано з колекторами чотирнадцятого та шістнадцятого транзисторів, а також базами дев'ятнадцятого та двадцятого транзисторів відповідно, бази та колектори сьомого та дев'ятого транзисторів об'єднано та з'єднано з базами восьмого та десятого транзисторів, а також колекторами дев'ятнадцятого та двадцятого транзисторів відповідно, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з шинами від'ємного і додатного живлення відповідно, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з першими выводами першого та другого джерел струму, а також з базами третього та четвертого транзисторів відповідно, другі выводы першого та другого джерел струму з'єднано з шинами додатного та від'ємного живлення відповідно, колектор третього транзистора з'єднано з базами чотирнадцятого, тринадцятого та одинадцятого транзисторів, колектор четвертого транзистора з'єднано з базами шістнадцятого, п'ятнадцятого та дванадцятого транзисторів, емітери чотирнадцятого та шістнадцятого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого та п'ятнадцятого транзисторів з'єднано з колекторами одинадцятого та дванадцятого транзисторів відповідно.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 6, яку з'єднано з точкою об'єднання емітерів третього 8 та четвертого 9 транзисторів, емітери першого 13 та другого 14 транзисторів об'єднано, колектори та бази першого 13 і другого 14 транзисторів об'єднано та з'єднано з базами п'ятого 18 та шостого 19 транзисторів, емітери п'ятого 18 та шостого 19 транзисторів об'єднано між собою, бази чотирнадцятого 17 та шістнадцятого 20 транзисторів з'єднано з базами тринадцятого 21 та п'ятнадцятого 22 транзисторів, колектори третього 8 та четвертого 9 транзисторів з'єднано з колекторами восьмого 7 та десятого 10 транзисторів, а також з базами одинадцятого 23 та дванадцятого 24 транзисторів, колектори одинадцятого 23 та дванадцятого 24 транзисторів об'єднано та з'єднано з вихідною шиною 26, емітери тринадцятого 21, сьомого 11, восьмого 7 та одинадцятого 23 транзисторів з'єднано з шиною додатного живлення 25, емітери п'ятнадцятого 22, дев'ятого 16, десятого 10 та дванадцятого 24 транзисторів з'єднано з шиною від'ємного живлення 27, бази сімнадцятого 2 та вісімнадцятого 4 транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу 3, точку об'єднання емітерів п'ятого 18 та шостого 19 транзисторів з'єднано з шиною нульового потенціалу 3, колектори першого 13 та другого 14 транзисторів з'єднано з емітерами дев'ятнадцятого 12 та двадцятого 15 транзисторів відповідно, колектори п'ятого 18 та шостого 19 транзисторів з'єднано з колекторами чотирнадцятого 17 та шістнадцятого 20 транзисторів, а також базами дев'ятнадцятого 12 та двадцятого 15 транзисторів відповідно, бази та колектори сьомого 11 та дев'ятого 16 транзисторів об'єднано та з'єднано з базами восьмого 7 та десятого 10 транзисторів, а також колекторами дев'ятнадцятого 12 та двадцятого 15 транзисторів відповідно, колектори сімнадцятого 2 і вісімнадцятого 4 транзисторів з'єднано з шинами від'ємного 27 і додатного 25 живлення відповідно, емітери сімнадцятого 2 і вісімнадцятого 4 транзисторів з'єднано з першими выводами першого 1 та другого 5 джерел струму, а також з базами третього 8 та четвертого 9 транзисторів відповідно, другі выводы першого 1 та другого 5 джерел струму з'єднано з шинами додатного 25 та від'ємного 27 живлення відповідно, колектор третього 8 транзистора з'єднано з базами чотирнадцятого 17, тринадцятого 21 та одинадцятого 23 транзисторів, колектор четвертого 9 транзистора з'єднано з базами шістнадцятого 20, п'ятнадцятого 22 та дванадцятого 24 транзисторів, емітери чотирнадцятого 17 та шістнадцятого 20 транзисторів з'єднано з шинами додатного 25 та від'ємного 27 живлення відповідно, колектори тринадцятого 21 та п'ятнадцятого 22 транзисторів з'єднано з колекторами одинадцятого 23 та дванадцятого 24 транзисторів відповідно.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 6. Якщо вхідний струм втікає у схему, то четвертий 9 транзистор трохи відкривається, а третій 8 транзистор трохи закривається, відповідно шістнадцятий 20, п'ятнадцятий 22 та дванадцятий 24 транзистори трохи відкриваються, а чотирнадцятий 17, тринадцятий 21 та одинадцятий 23 транзистори трохи закриваються. При цьому потенціал точки об'єднання колекторів одинадцятого 23 та дванадцятого 24 транзисторів зменшується і прямує до $-E_{ж}$.

Якщо вхідний струм витікає зі схеми, то четвертий 9 транзистор трохи закривається, а третій 8 транзистор трохи відкривається, відповідно шістнадцятий 20, п'ятнадцятий 22 та дванадцятий 24 транзистори трохи закриваються, а чотирнадцятий 17, тринадцятий 21 та одинадцятий 23 транзистори трохи відкриваються. При цьому потенціал точки об'єднання колекторів

5 одинадцятого 23 та дванадцятого 24 транзисторів збільшується і прямує до $E_{ж}$.
Перше 1 і друге 5 джерела струму та сімнадцятий 2, вісімнадцятий 4, третій 8, четвертий 9 транзистори утворюють схему задання напруги зміщення на вхідному каскаді.

Перший 13, другий 14, п'ятий 18, шостий 19, дев'ятнадцятий 12, двадцятий 15 транзистори утворюють двотактний відбивач струму, який разом з відбивачами струму, побудованими на сьомому 11 і восьмому 7, а також на дев'ятому 16 і десятому 10 транзисторах, утворюють

10 двоконтурний вибірковий зворотний зв'язок.
Шини додатного 25 і від'ємного 27 живлення, а також шина нульового потенціалу 3 забезпечують потрібний рівень напруги для живлення схеми.

15 Вихідна шина 26 підключається до точки об'єднання колекторів одинадцятого 23 та дванадцятого 24 транзисторів.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

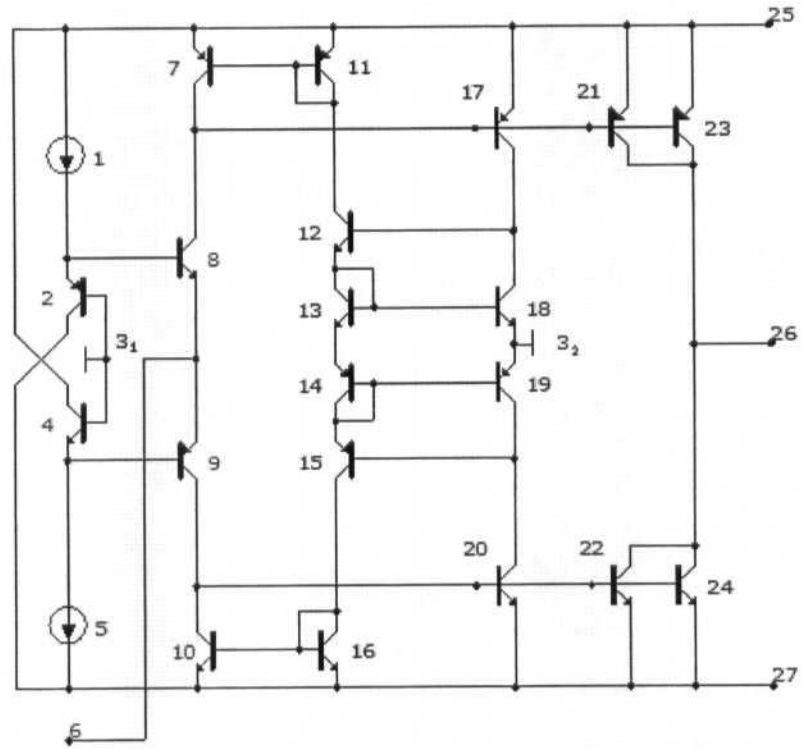
20 Двотактний симетричний підсилювач струму, що містить джерело струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шістнадцять транзисторів, причому вхідну шину з'єднано з точкою об'єднання емітерів третього та четвертого транзисторів, емітери першого та другого транзисторів об'єднано, колектори та бази першого і другого транзисторів об'єднано та з'єднано з базами п'ятого та шостого транзисторів, емітери п'ятого та шостого транзисторів об'єднано між собою, бази чотирнадцятого та шістнадцятого транзисторів з'єднано з базами

25 тринадцятого та п'ятнадцятого транзисторів, колектори третього та четвертого транзисторів з'єднано з колекторами восьмого та десятого транзисторів, а також з базами одинадцятого та дванадцятого транзисторів, колектори одинадцятого та дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною, емітери тринадцятого, сьомого, восьмого та одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери п'ятнадцятого, дев'ятого, десятого та дванадцятого транзисторів з'єднано з шиною від'ємного живлення, який **відрізняється** тим, що у нього введено чотири транзистори та друге джерело струму, причому бази сімнадцятого та вісімнадцятого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, точку об'єднання емітерів п'ятого та шостого транзисторів з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднано з емітерами дев'ятнадцятого та

35 двадцятого транзисторів відповідно, колектори п'ятого та шостого транзисторів з'єднано з колекторами чотирнадцятого та шістнадцятого транзисторів, а також базами дев'ятнадцятого та двадцятого транзисторів об'єднано та з'єднано з базами восьмого та десятого транзисторів, а також колекторами дев'ятнадцятого та двадцятого транзисторів відповідно, колектори сімнадцятого і

40 вісімнадцятого транзисторів з'єднано з шинами від'ємного і додатного живлення відповідно, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з першими виводами першого та другого джерел струму, а також з базами третього та четвертого транзисторів відповідно, другі виводи першого та другого джерел струму з'єднано з шинами додатного та від'ємного живлення відповідно, колектор третього транзистора з'єднано з базами чотирнадцятого, тринадцятого та

45 одинадцятого транзисторів, колектор четвертого транзистора з'єднано з базами шістнадцятого, п'ятнадцятого та дванадцятого транзисторів, емітери чотирнадцятого та шістнадцятого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого та п'ятнадцятого транзисторів з'єднано з колекторами одинадцятого та дванадцятого транзисторів відповідно.



Комп'ютерна верстка Д. Шеверун

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601