



УКРАЇНА

(19) UA (11) 52709 (13) U  
(51) МПК (2009)  
G06F 7/00

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

### (54) КОМІРКА ОДНОРІДНОЇ СТРУКТУРИ

1

2

(21) u201001263

(22) 08.02.2010

(24) 10.09.2010

(46) 10.09.2010, Бюл.№ 17, 2010 р.

(72) МАРТИНЮК ТЕТЯНА БОРИСІВНА, КОЖЕ-М'ЯКО АНДРІЙ ВІКТОРОВИЧ, ТЕРЕНЧУК АНАТОЛІЙ ТИМОФІЙОВИЧ, ПАНАСЮК ЮРІЙ ОЛЕКСАНДРОВИЧ, ДЮДЮН ОЛЕКСАНДР ВОЛОДИМИРОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Комірка однорідної структури, яка містить перший та другий мультиплексори, арифметично-логічний елемент, мініматор, перший і другий регістри, блок налаштування, який містить елемент АБО-НІ, D-тригер і елемент затримки, причому інформаційні входи першої групи комірки з'єднані з першими інформаційними входами першого мультиплексора, інформаційні входи третьої групи комірки з'єднані з другими входами мініматора, виходи другого регістра є інформаційними виходами третьої групи комірки, інформаційні входи другої групи комірки з'єднані з інформаційними виходами другої групи комірки, виходи арифметично-логічного елемента з'єднані з інформаційними входами блока налаштування та другими інформаційними входами першого мультиплексора, інформаційні виходи якого з'єднані з входами першого регістра, входи елемента АБО-НІ є інформаційними входами блока налаштування,

вихід елемента затримки блока налаштування є виходом скиду комірки, вхід скиду якої з'єднаний з входом скиду першого регістра, перші входи арифметично-логічного елемента з'єднані з виходами першого регістра, які також з'єднані з першими входами мініматора та інформаційними виходами першої групи комірки, причому вхід заборони комірки з'єднаний з керуючим входом другого мультиплексора, виходи мініматора з'єднані з другими інформаційними входами другого мультиплексора, перші інформаційні входи якого з'єднані з інформаційними входами третьої групи комірки, а виходи якого з'єднані з входами другого регістра, інформаційні входи четвертої групи комірки з'єднані з третіми інформаційними входами першого мультиплексора, а вхід дозволу комірки з'єднаний з входом скиду D-тригера блока налаштування комірки, вихід елемента АБО-НІ якого з'єднаний з D-входом D-тригера, прямиий вихід якого з'єднаний з другим керуючим входом першого мультиплексора і через елемент затримки з'єднаний з виходом блока налаштування, яка відрізняється тим, що в неї введено комутатор, керуючий вхід якого з'єднаний з входом заборони комірки, інформаційні входи другої групи комірки з'єднані з входами комутатора, виходи якого з'єднані з другими входами арифметично-логічного елемента, а перший керуючий вхід першого мультиплексора підключений до входу керування пристрою

Корисна модель відноситься до обчислювальної техніки і призначена для оброблення масивів даних у пристроях розпізнавання на базі матричних або систолічних процесорів.

Відома комірка однорідної структури [патент України № 13107, кл. G 06 F 7/00, 2006 р., Бюл. № 3], яка містить мультиплексор, демультимплексор, арифметично-логічний елемент, мініматор, перший і другий регістри та блок налаштування, який містить RS-тригер, елементи І, АБО-НІ, АЛІЕ і елемент затримки, причому інформаційні входи першої групи комірки з'єднані з інформаційними входами першого мультиплексора, керуючий вхід

демультимплексора з'єднаний з однойменним входом мультиплексора, виходи демультимплексора з'єднані з інформаційними виходами першої групи комірки, інформаційні входи другої групи якої з'єднані з другим входом арифметично-логічного елемента, причому виходи першого регістра з'єднані з інформаційними входами демультимплексора, другі інформаційні входи якого з'єднані з першими входами арифметично-логічного елемента і мініматора, інформаційні входи третьої групи комірки з'єднані з другими входами мініматора, виходи якого з'єднані з входами другого регістра, виходи якого є інформаційними виходами третьої групи

(13) U

(11) 52709

(19) UA

комірки, інформаційні входи другої групи комірки з'єднані також з інформаційними виходами другої групи комірки, виходи арифметично-логічного елемента з'єднані з інформаційними входами блока налаштування та другими інформаційними входами першого мультиплексора, інформаційні виходи якого з'єднані з входами першого регістра, входи елемента АБО-НІ є інформаційними входами блока налаштування, а вихід елемента АБО-НІ з'єднаний з першими входами елементів АБО та І, другий вхід елемента АБО з'єднаний з входом початкового встановлення пристрою, а вихід з'єднаний з R-входом RS-тригера, S-вхід якого з'єднаний з входом дозволу пристрою, а інверсний вихід з'єднаний з другим входом елемента І та керуючим входом демультиплексора і мультиплексора, вихід елемента І з'єднаний з входом елемента затримки, вихід якого є виходом скиду комірки, вхід скиду якої з'єднаний з входом скиду першого регістра і входом ознаки нуля мініматора.

Недоліком даної комірки однорідної структури є обмежені функціональні можливості через послідовний запис по стовпцях елементів початкової матриці.

Найбільш близькою за технічною суттю є комірка однорідної структури [патент України № 36458, кл. G 06F 7/00, 2008 р., бюл. № 20], яка містить перший та другий мультиплексори, арифметично-логічний елемент, мініматор, перший і другий регістри,  $(q+1)$ -вхідний елемент І, де  $q$  - розрядність даних, блок налаштування, який містить елемент АБО-НІ, D-тригер і елемент затримки, причому інформаційні входи першої групи комірки з'єднані з першими інформаційними входами першого мультиплексора, інформаційні входи третьої групи комірки з'єднані з другими входами мініматора, виходи другого регістра є інформаційними виходами третьої групи комірки, інформаційні входи другої групи комірки з'єднані з інформаційними виходами другої групи комірки з'єднані з інформаційними входами другої групи комірки, виходи арифметично-логічного елемента з'єднані з інформаційними входами блока налаштування та другими інформаційними входами першого мультиплексора, інформаційні виходи якого з'єднані з входами першого регістра, входи елемента АБО-НІ є інформаційними входами блока налаштування, вихід елемента затримки блока налаштування є виходом скиду комірки, вхід скиду якої з'єднаний з входом скиду першого регістра, перші входи арифметично-логічного елемента з'єднані з виходами першого регістра, які також з'єднані з першими входами мініматора та інформаційними виходами першої групи комірки, причому вхід заборони комірки з'єднаний з інверсним входом  $(q+1)$ -вхідного елемента І та керуючим входом другого мультиплексора, виходи  $(q+1)$  вхідного елемента І з'єднані з другими входами арифметично-логічного елемента, виходи мініматора з'єднані з другими інформаційними входами другого мультиплексора, перші інформаційні входи якого з'єднані з інформаційними входами третьої групи комірки, а виходи якого з'єднані з входами другого регістра, інформаційні входи другої групи комірки з'єднані з  $q$  входами  $(q+1)$ -вхідного елемента І, інформаційні входи четвертої групи комірки з'єднані з третіми

інформаційними входами першого мультиплексора, а вхід дозволу комірки з'єднаний з входом скиду D-тригера блока налаштування комірки, вихід елемента АБО-НІ якого з'єднаний з D-входом D-тригера, прямий вихід якого з'єднаний з другим керуючим входом першого мультиплексора і через елемент затримки з'єднаний з виходом блока налаштування.

Недоліком даної комірки однорідної структури є обмежені функціональні можливості через відсутність формування внутрішнього сигналу ознаки нуля для кожного рядка матриці комірок, що є важливим фактором, наприклад, для призупинення в процесі класифікації образів.

В основу корисної моделі поставлено задачу створення комірки однорідної структури, в якій в результаті введення нових вузлів та зв'язків забезпечується можливість формування внутрішнього сигналу ознаки нуля для кожного рядка матриці комірок, що дозволяє розширити функціональні можливості однорідної структури.

Поставлена задача вирішується тим, що в комірку однорідної структури, яка містить перший та другий мультиплексори, арифметично-логічний елемент, мініматор, перший і другий регістри, блок налаштування, який містить елемент АБО-НІ, D-тригер і елемент затримки, причому інформаційні входи першої групи комірки з'єднані з першими інформаційними входами першого мультиплексора, інформаційні входи третьої групи комірки з'єднані з другими входами мініматора, виходи другого регістра є інформаційними виходами третьої групи комірки, інформаційні входи другої групи комірки з'єднані з інформаційними виходами другої групи комірки, виходи арифметично-логічного елемента з'єднані з інформаційними входами блока налаштування та другими інформаційними входами першого мультиплексора, інформаційні виходи якого з'єднані з входами першого регістра, входи елемента АБО-НІ є інформаційними входами блока налаштування, вихід елемента затримки блока налаштування є виходом скиду комірки, вхід скиду якої з'єднаний з входом скиду першого регістра, перші входи арифметично-логічного елемента з'єднані з виходами першого регістра, які також з'єднані з першими входами мініматора та інформаційними виходами першої групи комірки, причому вхід заборони комірки з'єднаний з керуючим входом другого мультиплексора, виходи мініматора з'єднані з другими інформаційними входами другого мультиплексора, перші інформаційні входи якого з'єднані з інформаційними входами третьої групи комірки, а виходи якого з'єднані з входами другого регістра, інформаційні входи четвертої групи комірки з'єднані з третіми інформаційними входами першого мультиплексора, а вхід дозволу комірки з'єднаний з входом скиду D-тригера блока налаштування комірки, вихід елемента АБО-НІ якого з'єднаний з D-входом D-тригера, прямий вихід якого з'єднаний з другим керуючим входом першого мультиплексора і через елемент затримки з'єднаний з виходом блока налаштування, введено комутатор, керуючий вхід якого з'єднаний з входом заборони комірки, інформаційні входи другої групи комірки з'єднані з вхо-

дами комутатора, виходи якого з'єднані з другими входами арифметично-логічного елемента, а перший керуючий вхід першого мультиплексора підключений до входу керування пристрою.

На фіг. 1 подано схему однорідної структури, на фіг. 2 показано структурну схему комірки однорідної структури.

Однорідна структура (фіг. 1) містить  $m$  рядків по  $n$  комірок у кожному рядку, тобто має вигляд матриці комірок  $1_{i,j}$  розмірністю  $m \times n$ . У кожному  $j$ -му стовпці  $(j = \overline{1, n})$  всі комірки  $1_{i,j}$  мають два інформаційні виходи 2 і 3 груп, крім останньої комірки  $1_{m,j}$ , яка має інформаційні виходи 2 групи, і два інформаційні входи 4 і 5 груп, крім першої комірки  $1_{1,j}$ , яка має інформаційні входи 5 групи. У кожному стовпці однорідної структури інформаційні виходи 2 і 3 груп попередньої комірки  $1_{i,j}$ ,  $(i = \overline{1, m-1})$  з'єднані відповідно з інформаційними входами 4 і 5 груп наступної комірки  $1_{i+1,j}$ , а інформаційні виходи 2 групи останньої комірки  $1_{m,j}$  з'єднані з інформаційними входами 5 групи першої комірки  $1_{1,j}$ . У кожному рядку однорідної структури вихід 6 скиду попередньої комірки  $1_{i,j}$ ,  $(j = \overline{1, n-1})$ , крім останньої комірки  $1_{i,n}$ , з'єднаний з входом 7 скиду наступної комірки  $1_{i,j+1}$ . Інформаційні входи 8 групи кожної комірки  $1_{i,j}$  з'єднані з групою інформаційних входів пристрою, вхід  $9_i$  всіх комірок  $1_{i,j}$   $i$ -го рядка  $(i = \overline{1, m})$  є входом заборони  $i$ -го рядка однорідної структури.

У кожному рядку однорідної структури інформаційні виходи 10 групи наступної комірки  $1_{i,j}$ , починаючи з останньої  $1_{i,n}$ , з'єднані з інформаційними входами 11 групи попередньої комірки  $1_{i,j-1}$ , крім першої комірки  $1_{i,1}$  кожного рядку, яка не має інформаційних виходів 10 групи, а також крім останньої комірки  $1_{i,n}$  кожного рядку, яка не має інформаційних входів 11 групи. Виходи елементів І-НІ  $12_1 \dots 12_m$  є виходами  $13_1 \dots 13_m$  ознаки нуля кожного  $i$ -го рядка і підключені до входів  $9_i$  заборони  $i$ -го рядка, а входи кожного елемента І-НІ  $12_i$ ,  $(i = \overline{1, m})$  з'єднані з виходами 6 скиду кожної комірки  $i$ -го рядка  $1_{i,1}, \dots, 1_{i,n}$ . На схемі однорідної структури (фіг. 1) не показано вхід 14 дозволу пристрою і вхід 15 керування пристрою, які є загальними і підключені до кожної комірки  $1_{i,j}$ .

Комірка  $1_{i,j}$  однорідної структури (фіг. 2) містить мультиплексор 16, арифметично-логічний елемент (АЛЕ) 17, мініматор 18, регістри 19, 20, комутатор 21, мультиплексор 22, блок 23 налаштування, до якого входять D-тригер 24, q-вхідний елемент АБО-НІ 25, де  $q$  - розрядність даних, та

елемент 26 затримки. Інформаційні входи 8 групи комірки  $1_{i,j}$  з'єднані з першими інформаційними входами мультиплексора 16, вхід скиду D-тригера 24 блока 23 налаштування з'єднаний з входом 14 дозволу пристрою, виходи регістра 19 з'єднані з входами 27 АЛЕ 17 і входами 28 мініматора 18, а також є інформаційними виходами 10 групи комірки  $1_{i,j}$ . Інформаційні входи 4 групи комірки  $1_{i,j}$  з'єднані з другими інформаційними входами 29 мультиплексора 22 і з входами 30 мініматора 18, виходи якого з'єднані з першими інформаційними входами 31 мультиплексора 22, виходи якого з'єднані з входами регістра 20, виходи якого є інформаційними виходами 2 групи комірки  $1_{i,j}$ . Інформаційні входи 5 групи комірки  $1_{i,j}$  з'єднані з інформаційними входами 32 комутатора 21 та інформаційними виходами 3 групи комірки  $1_{i,j}$ , виходи комутатора 21 з'єднані з входами 33 АЛЕ 17, виходи якого з'єднані з входами q-вхідного елемента АБО-НІ 25 блока 23 налаштування та другими інформаційними входами 34 мультиплексора 16, з третіми інформаційними входами якого з'єднані інформаційні входи 11 групи комірки  $1_{i,j}$ . Вхід 15 керування пристрою з'єднаний з керуючим входом 35 мультиплексора 16, виходи якого з'єднані з входами 36 регістра 19. У блоці 23 налаштування вихід q-вхідного елемента АБО-НІ 25 з'єднаний з D-входом D-тригера 24, а його прямиий вихід з'єднаний з керуючим входом 37 мультиплексора 16 і входом елемента 26 затримки, вихід якого є входом блока 23 налаштування, який з'єднаний з входом 6 скиду комірки  $1_{i,j}$ , вхід 7 скиду якої з'єднаний з входом скиду регістра 19. Вхід  $9_i$  заборони комірки  $1_{i,j}$  з'єднаний з керуючим входом комутатора 21 та керуючим входом мультиплексора 22.

Класифікація масивів даних в однорідній структурі (фіг. 1) виконується таким чином. Перед початком роботи за одиничним сигналом на вході 14 дозволу пристрою і при наявності одиничного сигналу на входах  $9_i$  заборони пристрою  $(i = \overline{1, m})$  всі комірки  $1_{i,j}$  однорідної структури встановлюються у початковий стан. Потім на інформаційні входи 8 групи комірок  $1_{i,j}$  подаються числа, які є елементами  $a_{i,j}^0$  початкової матриці  $A^0$ . Запис виконується паралельно за одиничним сигналом на вході 15 керування пристрою, в результаті чого в комірки  $1_{i,j}$  однорідної структури записано двовимірну матрицю  $A^0$  розмірністю  $m \times n$  вигляду:

$$A^0 = \begin{bmatrix} a_{1,1}^0 & \dots & a_{1,j}^0 & \dots & a_{1,n}^0 \\ \dots & \dots & \dots & \dots & \dots \\ a_{i,1}^0 & \dots & a_{i,j}^0 & \dots & a_{i,n}^0 \\ \dots & \dots & \dots & \dots & \dots \\ a_{m,1}^0 & \dots & a_{m,j}^0 & \dots & a_{m,n}^0 \end{bmatrix} = \left( \overline{1, \dots, A_i, \dots, A_m}^T \right), \quad (1)$$

де рядки представляють собою відповідні масиви чисел  $A_i^0 = \left( \overline{a_{i,1}^0, \dots, a_{i,j}^0, \dots, a_{i,n}^0} \right)$ ,  $(i = \overline{1, m})$ . Отже, у

комірку  $1_{i,j}$  однорідної структури записано число  $a_{i,j}^0$ .

Спочатку у кожному стовпці матриці  $A^{t-1}$  ( $\overline{1, N}$ ), де  $N$  - кількість етапів оброблення, виконують визначення мінімального елемента, в подальшому поіменованого як мінеlement, вигляду

$$\min_j^{t-1} = \min_i a_{i,j}^{t-1}, \quad j = \overline{1, n}. \quad (2)$$

послідовно, починаючи з першого елемента  $a_{1,j}$  кожного стовпця, але паралельно у всіх стовпцях ( $\overline{1, n}$ ). При цьому задіяно інформаційні виходи 2 групи та інформаційні входи 4 групи відповідних комірок  $1_{i,j}$  однорідної структури. Остаточний результат формується на інформаційних виходах 2 групи останніх комірок  $1_{m,j}$  кожного  $j$ -го стовпця ( $\overline{1, n}$ ) як вектор-рядок з  $n$  мінеlementів вигляду:

$$\text{Min}_j^{t-1} = (\min_1^{t-1}, \dots, \min_j^{t-1}, \dots, \min_n^{t-1}). \quad (3)$$

Потім виконують паралельне віднімання кожного мінеlementa  $\min_j^{t-1}$  ( $\overline{1, n}$ ) вигляду (2) від кожного  $i$ -го елемента відповідного  $j$ -го стовпця матриці  $A^{t-1}$  і формують  $t$ -й різницевий зріз у вигляді неупорядкованої матриці  $\overline{A^t}$  вигляду:

$$\overline{A^t} = \begin{bmatrix} a_{1,1}^{t-1} - \min_1^{t-1} & \dots & a_{1,j}^{t-1} - \min_j^{t-1} & \dots & a_{1,n}^{t-1} - \min_n^{t-1} \\ \dots & \dots & \dots & \dots & \dots \\ a_{i,1}^{t-1} - \min_1^{t-1} & \dots & a_{i,j}^{t-1} - \min_j^{t-1} & \dots & a_{i,n}^{t-1} - \min_n^{t-1} \\ \dots & \dots & \dots & \dots & \dots \\ a_{m,1}^{t-1} - \min_1^{t-1} & \dots & a_{m,j}^{t-1} - \min_j^{t-1} & \dots & a_{m,n}^{t-1} - \min_n^{t-1} \end{bmatrix} \quad (4)$$

або

$$\overline{A^t} = \begin{bmatrix} \overline{a_{1,1}^t} & \dots & \overline{a_{1,j}^t} & \dots & \overline{a_{1,n}^t} \\ \dots & \dots & \dots & \dots & \dots \\ \overline{a_{i,1}^t} & \dots & \overline{a_{i,j}^t} & \dots & \overline{a_{i,n}^t} \\ \dots & \dots & \dots & \dots & \dots \\ \overline{a_{m,1}^t} & \dots & \overline{a_{m,j}^t} & \dots & \overline{a_{m,n}^t} \end{bmatrix}, \quad (5)$$

$$\text{де } \overline{a_{i,j}^t} = a_{i,j}^{t-1} - \min_j^{t-1}, \quad t = \overline{1, N}. \quad (6)$$

При цьому задіяно інформаційні входи 5 групи та інформаційні виходи 3 групи відповідних комірок  $1_{i,j}$  однорідної структури.

Після виконання таких дій у кожному стовпці отриманої матриці  $\overline{A^t}$  (5) є хоча б один нульовий елемент. Відповідно, в кожному рядку може бути один, декілька, всі або не бути взагалі нульових елементів. Тому перевіряють умову наявності  $(m-1)$  нульових рядків, тобто:

$$A_1^t = \dots = A_{i-1}^t = A_{i+1}^t = \dots = A_m^t = 0, \quad A_i^t \neq 0, \quad t = \overline{1, N} \quad (7)$$

Якщо умова (7) виконується, формуються одиничні сигнали на виходах 6 скиду комірок  $1_{i,j}$  всіх рядків, крім  $i$ -го рядка однорідної структури, а

отже, на виходах 13<sub>і</sub> ознаки нуля цих рядків, які є виходами відповідних елементів I-II 12<sub>і</sub>, присутні нульові сигнали, то оброблення закінчують, у протилежному випадку виконують такі дії. Для всіх рядків матриці  $\overline{A^t}$  (5) паралельно виконують транспозицію елементів з просуванням праворуч усіх нульових елементів і формують впорядковану матрицю  $A^t$ , яка має вигляд:

$$A^t = \begin{bmatrix} a_{1,1}^t & \dots & a_{1,j}^t & \dots & a_{1,n}^t \\ \dots & \dots & \dots & \dots & \dots \\ a_{i,1}^t & \dots & a_{i,j}^t & \dots & a_{i,n}^t \\ \dots & \dots & \dots & \dots & \dots \\ a_{m,1}^t & \dots & a_{m,j}^t & \dots & a_{m,n}^t \end{bmatrix}. \quad (8)$$

При цьому задіяно вихід 6 скиду і вхід 7 скиду, а також інформаційні входи 11 групи та інформаційні виходи 10 групи двох сусідніх комірок  $1_{i,j}$  та  $1_{i,j+1}$  ( $\overline{1, n-1}$ ) у всіх рядках однорідної структури.

Для отриманої матриці  $A^t$  (8) повторюють етапи оброблення, які складаються з вищезазначеної послідовності дій, починаючи з визначення мінеlementa (2) у кожному стовпці матриці  $A^t$ . На деякому  $t$ -му етапі оброблення у двовимірній матриці  $\overline{A^t}$  (5) з'являється деякий  $k$ -й рядок з усіма нульовими елементами, про що свідчить наявність нульового сигналу на виході 13<sub>к</sub> ознаки нуля  $k$ -го рядка однорідної структури. Цей рядок вказує на  $k$ -й масив чисел  $A_k^0$  ( $\overline{1, m}$ ), який є мінімальним за сумою своїх елементів серед початкових масивів  $A_1^0 \dots A_m^0$ .

Цей  $k$ -й нульовий рядок в подальшому обробленні участі не приймає і значення його елементів в подальшому не беруть до уваги при визначенні мінеlementів кожного стовпця матриці  $A^t$ . Для цього призначений вхід 9<sub>к</sub> заборони пристрою, на якому у цьому випадку присутній нульовий сигнал.

Кожний наступний нульовий рядок, який з'явиться у двовимірній матриці  $\overline{A^t}$  (5), вказує на масив чисел, який є мінімальним за сумою своїх елементів серед тих масивів (відповідних рядків), які ще приймають участь в обробленні.

Оброблення двовимірної матриці  $\overline{A^t}$  (5) триває до тих пір, поки не виконається умова (7) наявності  $(m-1)$  нульових рядків. Тобто, поки не залишиться один єдиний рядок, який буде містити хоча б один ненульовий елемент, а решта рядків будуть виключені з оброблення як нульові.

Цей рядок вказує на деякий  $l$ -й масив чисел  $A_l^0$  ( $\overline{1, m}$ ), який є максимальним за сумою своїх елементів серед початкових масивів чисел  $A_1^0 \dots A_m^0$ . Величина  $N$  дорівнює кількості циклів оброблення, виконаних в процесі пошуку максимального за сумою його елементів масиву чисел серед масивів  $A_1^0 \dots A_m^0$ .

Комірка  $1_{i,j}$  однорідної структури (фіг. 2) працює таким чином. Вона виконує такі операції: а) паралельний запис даних в комірку  $1_{i,j}$  по її інформаційних входах 8 групи; б) визначення мінімального значення серед двох операндів: першого, що знаходиться у комірниці  $1_{i,j}$ , і другого, що подається у комірку  $1_{i,j}$  по інформаційних входах 4 групи, і передачу результату по інформаційних виходах 2 групи комірки  $1_{i,j}$ ; в) формування різниці значень двох операндів: першого, що знаходиться у комірниці  $1_{i,j}$ , і другого, що надходить по інформаційних входах 5 групи комірки  $1_{i,j}$ , з тимчасовим збереженням отриманої різниці у комірниці  $1_{i,j}$ ; г) транзит даних через комірку  $1_{i,j}$  з інформаційних входів 5 групи на інформаційні виходи 3 групи комірки  $1_{i,j}$ ; д) транспозицію даних між комірками  $1_{i,j}$  та  $1_{i,j+1}$  ( $\overline{1, n-1}$ ) з просуванням праворуч на одну позицію нульових значень даних з використанням виходу 6 скиду попередньої та входу 7 скиду наступної комірок; е) виключення з оброблення комірки  $1_{i,j}$  з використанням входу  $9_i$  заборони.

Для встановлення комірки  $1_{i,j}$  у початковий стан з входу 14 дозволу пристрою подається одиничний сигнал на вхід скиду D-тригера 24 блока 23 налаштування. В результаті на його прямому виході встановлюється нульовий сигнал.

На керуючий вхід 35 мультиплектора 16 подається одиничний сигнал з входу 15 керування пристрою, що дозволяє проходження даних з інформаційних входів 8 групи комірки  $1_{i,j}$  через мультиплектор 16 на інформаційні входи 36 регістра 19. Так виконується запис даних у комірку  $1_{i,j}$  по її інформаційних входах 8 групи.

Для визначення мінімального значення серед двох операндів перший операнд подається з інформаційних виходів регістра 19 на інформаційні входи 28 мініматора 18, на інформаційні входи 30 якого подається другий операнд з інформаційних входів 4 групи комірки  $1_{i,j}$ . Результат, тобто мінімальне значення одного з двох операндів, з інформаційних виходів мініматора 18 подається на входи 31 мультиплектора 22, на керуючий вхід якого подається сигнал з входу  $9_i$  заборони. Якщо цей сигнал одиничний, то дані з інформаційних входів 31 мультиплектора 22 записуються в регістр 20, з інформаційних виходів якого подаються на інформаційні виходи 2 групи комірки  $1_{i,j}$ .

Для формування різниці двох операндів задіяно АЛЕ 17, на інформаційні входи 27 якого подається перший операнд, який знаходиться в регістрі 19 комірки  $1_{i,j}$ , а на його інформаційні входи 33 подається другий операнд з виходу комутатора 21. Другий операнд подається на входи комутатора 21 з інформаційних входів 5 групи комірки  $1_{i,j}$  за умо-

ви, що на його керуючий вхід подається одиничний сигнал з входу  $9_i$  заборони. Результат, тобто різниця двох операндів з інформаційних виходів АЛЕ 17 подається на інформаційні входи 34 мультиплектора 16 і записується по інформаційних входах 36 у регістр 19 за умови, якщо на обох керуючих входах 35 і 37 мультиплектора 16 присутні нульові сигнали.

Транспозиція між сусідніми комірками  $1_{i,j}$  та  $1_{i,j+1}$  ( $\overline{1, n-1}$ ) відбувається тоді, коли у комірниці  $1_{i,j}$  дані дорівнюють нулю, а у комірниці  $1_{i,j+1}$  - не дорівнюють нулю. У цьому випадку у блоці 23 налаштування на виході q-вхідного елемента АБО-НІ 25 комірки  $1_{i,j}$  формується одиничний сигнал, який подається на D-вхід D-тригера 24 і встановлює його в одиничний стан. В результаті одиничний сигнал з прямого виходу D-тригера 24 блока 23 налаштування, будучи поданий на керуючий вхід 37 мультиплектора 16, дозволяє проходження через нього даних з комірки  $1_{i,j+1}$ , що надходять на інформаційні входи 11 групи комірки  $1_{i,j}$ , на входи 36 регістра 19 комірки  $1_{i,j}$ . Після цього одиничний сигнал з прямого виходу D-тригера 24 проходить через елемент 26 затримки блока 23 налаштування, з'являється на виході 6 скиду комірки  $1_{i,j}$ , і будучи поданий з певною затримкою на вхід 7 скиду комірки  $1_{i,j+1}$ , викликає обнуління її регістра 19, оскільки подається на його вхід скиду. Для передачі даних з комірки  $1_{i,j+1}$  використовуються інформаційні виходи 10 групи, які з'єднані з виходами регістра 19 цієї комірки. Таким чином виконується просування праворуч на одну позицію нульових значень даних, тобто обмін даними між сусідніми комірками  $1_{i,j}$  та  $1_{i,j+1}$  в i-му рядку однорідної структури.

Виключення з оброблення комірки  $1_{i,j}$  в i-му рядку однорідної структури виконується за наявності нульового сигналу на її вхіді  $9_i$  заборони, що приводить до заборони подання даних з інформаційних входів 5 групи комірки  $1_{i,j}$  через комутатор 21 на входи 33 АЛЕ 17, а також дозволяє проходження даних безпосередньо з інформаційних входів 4 групи комірки  $1_{i,j}$  через інформаційні входи 29 мультиплектора 22 на входи регістра 20, а далі на інформаційні входи 2 групи комірки  $1_{i,j}$ .

Розглянемо приклад реалізації класифікації n-вимірного образу у вигляді векторних масивів чисел на однорідній структурі (фіг. 1). Нехай маємо чотири  $\overline{1, 4}$  масиви чисел  $A_i^0$  за кількістю класів класифікації образів, кожний з яких містить по чотири  $\overline{1, 4}$  числа  $a_{i,j}^0$  за кількістю елементів у вхідному векторному масиві даних, тобто

$$A_1^0 = \begin{pmatrix} 5 & 16 & 12 & 8 \end{pmatrix}$$

$$A_1^0 = \begin{pmatrix} 4 & 9 & 6 & 20 \end{pmatrix}$$

$$A_1^0 = \begin{pmatrix} 0 & 22 & 31 & 5 \end{pmatrix}$$

$$A_1^0 = \begin{pmatrix} 3 & 7 & 21 & 29 \end{pmatrix}$$

які складають початкову матрицю вигляду

$$A^0 = \begin{pmatrix} 25 & 16 & 12 & 8 \\ 14 & 9 & 6 & 20 \\ 10 & 22 & 31 & 5 \\ 13 & 7 & 21 & 29 \end{pmatrix}. \quad (9)$$

Результати оброблення матриці  $A^0$  (9) по циклах представлено у вигляді таблиці 1.

Таблиця 1

Цикл/операції	Дія	Результат (числова матриця або вектор) і коментар
1	2	3
1/1	Формування рядка мінілементів (пошук мінімального елемента у кожному стовпці).	$\text{Min}^0 = \begin{pmatrix} 0 & 7 & 6 & 5 \end{pmatrix}$
1/2	Формування різницевого зрізу у вигляді неупорядкованої матриці (віднімання мінілементів у кожному стовпці матриці).	$\bar{A}^1 = \begin{pmatrix} 25-0 & 16-7 & 12-6 & 8-5 \\ 14-0 & 9-7 & 6-6 & 20-5 \\ 10-0 & 22-7 & 31-6 & 5-5 \\ 13-0 & 7-7 & 21-6 & 29-5 \end{pmatrix} = \begin{pmatrix} 15 & 9 & 6 & 3 \\ 4 & 2 & 0 & 15 \\ 0 & 15 & 25 & 0 \\ 3 & 0 & 15 & 24 \end{pmatrix}$
1/3	Формування впорядкованої матриці (транспозиція елементів у рядках з просуванням нульових елементів праворуч).	$A^1 = \begin{pmatrix} 15 & 9 & 6 & 3 \\ 4 & 2 & 15 & 0 \\ 15 & 25 & 0 & 0 \\ 3 & 15 & 24 & 0 \end{pmatrix}$
2/1	Формування рядка мінілементів.	$\text{Min}^1 = \begin{pmatrix} 2 & 0 & 0 & 0 \end{pmatrix}$
2/2	Формування неупорядкованої матриці.	$\bar{A}^2 = \begin{pmatrix} 15-3 & 9-2 & 6 & 3 \\ 4-3 & 2-2 & 15 & 0 \\ 15-3 & 25-2 & 0 & 0 \\ 3-3 & 15-2 & 24 & 0 \end{pmatrix} = \begin{pmatrix} 12 & 7 & 6 & 3 \\ 1 & 0 & 15 & 0 \\ 12 & 23 & 0 & 0 \\ 0 & 13 & 24 & 0 \end{pmatrix}$
2/3	Формування впорядкованої матриці.	$A^2 = \begin{pmatrix} 12 & 7 & 6 & 3 \\ 1 & 15 & 0 & 0 \\ 12 & 23 & 0 & 0 \\ 13 & 24 & 0 & 0 \end{pmatrix}$
3/1	Формування рядка мінілементів.	$\text{Min}^2 = \begin{pmatrix} 7 & 0 & 0 & 0 \end{pmatrix}$
3/2	Формування неупорядкованої матриці.	$\bar{A}^3 = \begin{pmatrix} 12-1 & 7-7 & 6 & 3 \\ 1-1 & 15-7 & 0 & 0 \\ 12-1 & 23-7 & 0 & 0 \\ 13-1 & 24-7 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 11 & 0 & 6 & 3 \\ 0 & 8 & 0 & 0 \\ 11 & 16 & 0 & 0 \\ 12 & 17 & 0 & 0 \end{pmatrix}$
3/3	Формування впорядкованої матриці.	$A^3 = \begin{pmatrix} 11 & 6 & 3 & 0 \\ 8 & 0 & 0 & 0 \\ 11 & 16 & 0 & 0 \\ 12 & 17 & 0 & 0 \end{pmatrix}$
4/1	Формування рядка мінілементів.	$\text{Min}^3 = \begin{pmatrix} 0 & 0 & 0 & 0 \end{pmatrix}$
4/2	Формування неупорядкованої матриці.	$\bar{A}^4 = \begin{pmatrix} 11-8 & 6 & 3 & 0 \\ 8-8 & 0 & 0 & 0 \\ 11-8 & 16 & 0 & 0 \\ 12-8 & 17 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 3 & 6 & 3 & 0 \\ 0 & 0 & 0 & 0 \\ 3 & 16 & 0 & 0 \\ 4 & 17 & 0 & 0 \end{pmatrix}$ Отримано перший нульовий рядок двовимірної матриці, який вказує на те, що масив чисел $A_2^0$ є мінімальним серед масивів $A_1^0, A_2^0, A_3^0, A_4^0$ . Цей рядок виключають з подальшого оброблення.
4/3	Формування впорядкованої матриці.	$A^4 = \begin{pmatrix} 3 & 6 & 3 & 0 \\ - & - & - & - \\ 3 & 16 & 0 & 0 \\ 4 & 17 & 0 & 0 \end{pmatrix}$

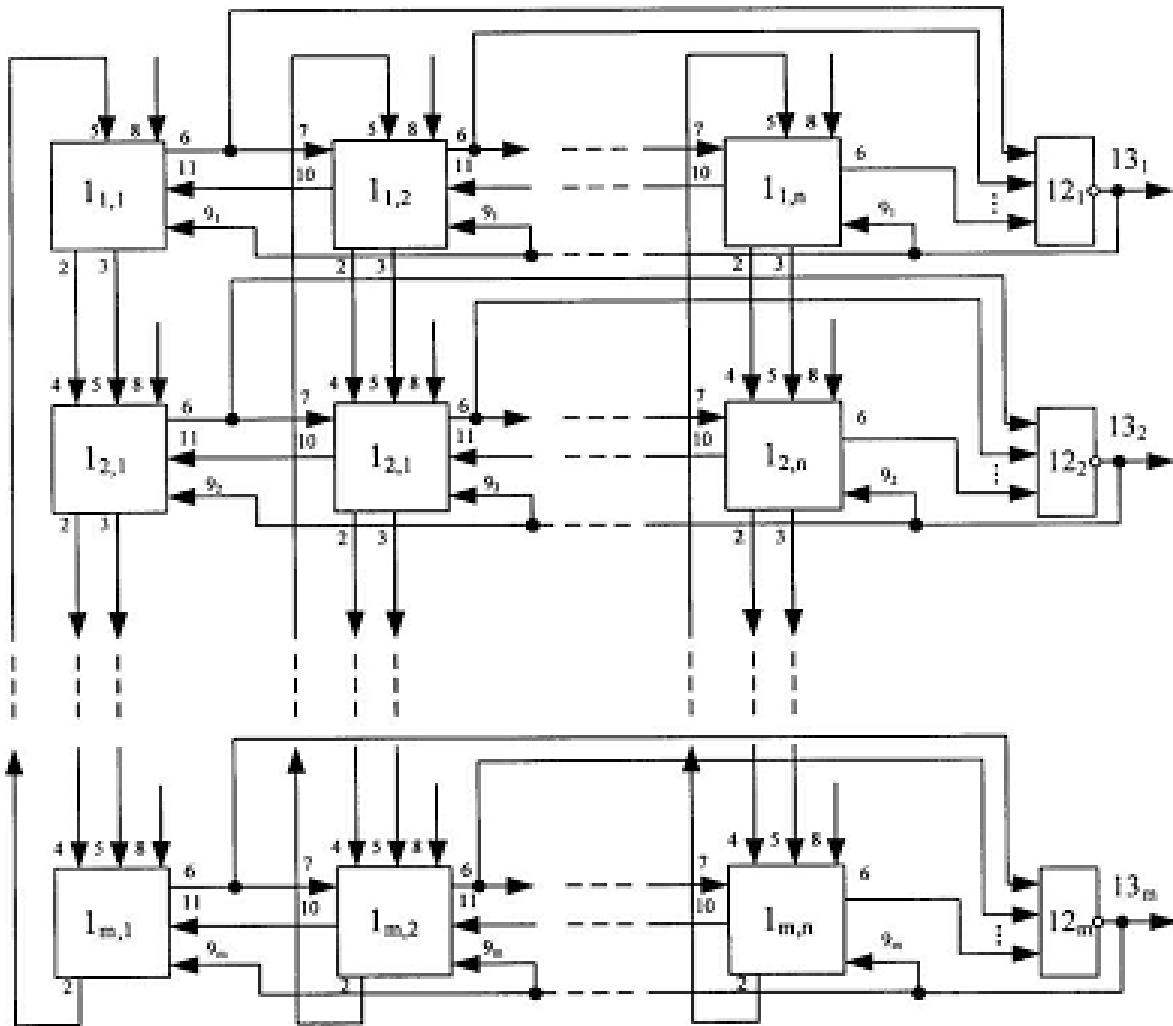
Продовження таблиці 1

5/1	Формування рядка мінеlementів.	$\text{Min}^4 = \left( \begin{array}{cccc} 6 & 0 & 0 & 0 \end{array} \right)$
5/2	Формування неупорядкованої матриці.	$\bar{A}^5 = \begin{pmatrix} 3-3 & 6-6 & 3 & 0 \\ - & - & - & - \\ 3-3 & 16-6 & 0 & 0 \\ 4-3 & 17-6 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 0 & 0 & 3 & 0 \\ - & - & - & - \\ 0 & 10 & 0 & 0 \\ 1 & 11 & 0 & 0 \end{pmatrix}$
5/3	Формування упорядкованої матриці.	$A^5 = \begin{pmatrix} 3 & 0 & 0 & 0 \\ - & - & - & - \\ 10 & 0 & 0 & 0 \\ 1 & 11 & 0 & 0 \end{pmatrix}$
6/1	Формування рядка мінеlementів.	$\text{Min}^5 = \left( \begin{array}{cccc} 0 & 0 & 0 & 0 \end{array} \right)$
6/2	Формування неупорядкованої матриці.	$\bar{A}^6 = \begin{pmatrix} 3-1 & 0 & 0 & 0 \\ - & - & - & - \\ 10-1 & 0 & 0 & 0 \\ 1-1 & 11 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 2 & 0 & 0 & 0 \\ - & - & - & - \\ 9 & 0 & 0 & 0 \\ 0 & 11 & 0 & 0 \end{pmatrix}$
6/3	Формування упорядкованої матриці.	$A^6 = \begin{pmatrix} 2 & 0 & 0 & 0 \\ - & - & - & - \\ 9 & 0 & 0 & 0 \\ 11 & 0 & 0 & 0 \end{pmatrix}$
7/1	Формування рядка мінеlementів.	$\text{Min}^6 = \left( \begin{array}{cccc} 0 & 0 & 0 & 0 \end{array} \right)$
7/2	Формування неупорядкованої матриці.	$\bar{A}^7 = \begin{pmatrix} 2-2 & 0 & 0 & 0 \\ - & - & - & - \\ 9-2 & 0 & 0 & 0 \\ 11-2 & 0 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 \\ - & - & - & - \\ 7 & 0 & 0 & 0 \\ 9 & 0 & 0 & 0 \end{pmatrix}$ Отримано наступний нульовий рядок двовимірної матриці, який вказує на те, що масив чисел $A_1^0$ є мінімальним серед масивів $A_1^0, A_3^0, A_4^0$ . Цей рядок виключають з подальшого оброблення.
7/3	Формування упорядкованої матриці.	$A^7 = \begin{pmatrix} - & - & - & - \\ - & - & - & - \\ 7 & 0 & 0 & 0 \\ 9 & 0 & 0 & 0 \end{pmatrix}$
8/1	Формування рядка мінеlementів.	$\text{Min}^7 = \left( \begin{array}{cccc} 0 & 0 & 0 & 0 \end{array} \right)$
8/2	Формування неупорядкованої матриці.	$\bar{A}^8 = \begin{pmatrix} - & - & - & - \\ - & - & - & - \\ 7-7 & 0 & 0 & 0 \\ 9-7 & 0 & 0 & 0 \end{pmatrix} = \begin{pmatrix} - & - & - & - \\ - & - & - & - \\ 0 & 0 & 0 & 0 \\ 2 & 0 & 0 & 0 \end{pmatrix}$ Отримано наступний нульовий рядок двовимірної матриці, який вказує на те, що масив чисел $A_3^0$ є мінімальним серед масивів $A_3^0, A_4^0$ . Цей рядок виключають з подальшого оброблення. В подальшому вже немає необхідності виконувати зсув нульових елементів праворуч, оскільки залишився лише один рядок з ненульовим елементом. Цей рядок вказує на те, що масив чисел $A_4^0$ є максимальним серед масивів $A_1^0, A_2^0, A_3^0, A_4^0$ .

Отже, максимальним за сумою своїх елементів є масив  $A_4^0$ , тобто вхідний образ належить до четвертого класу образів за даною класифікацією, а кількість циклів оброблення, виконаних в процесі пошуку цього максимуму, дорівнює 8.

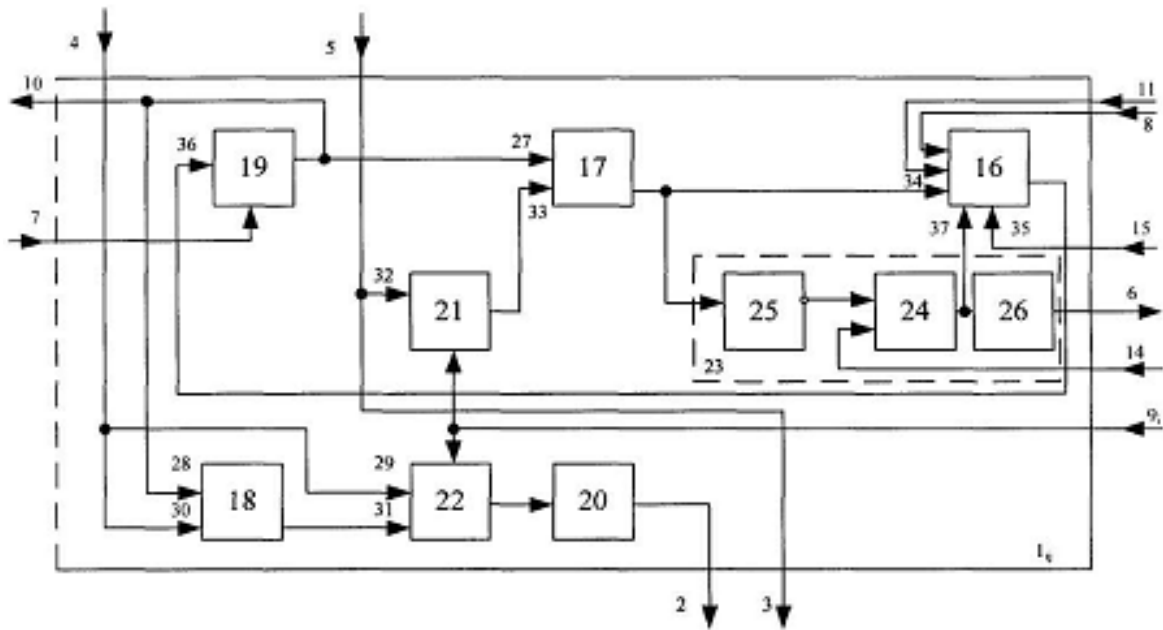
Для виконання наведеної класифікації  $n$ -вимірних образів за  $m$  класами комірки однорідної структури забезпечують реалізацію таких операцій, як паралельний запис даних у кожену комірку, транзит даних через комірки по стовпцях однорід-

ної структури, визначення мінімального елемента та віднімання його у комірках у кожному стовпці однорідної структури, транспозиція даних з просуванням праворуч нульових значень даних між сусідніми комірками у кожному рядку однорідної структури. Крім того, в однорідній структурі передбачено формування внутрішнього сигналу ознаки нуля для кожного рядка матриці комірок, що розширює функціональні можливості однорідної структури.



Фиг. 1





Фіг. 2