



УКРАЇНА

(19) UA (11) 34461 (13) U
(51) МПК (2006)
G06F 7/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ ОБРОБЛЕННЯ ЧИСЕЛ МАСИВУ

1

2

(21) u200803597

(22) 21.03.2008

(24) 11.08.2008

(46) 11.08.2008, Бюл.№ 15, 2008 р.

(72) МАРТИНЮК ТЕТЯНА БОРИСІВНА, UA, ЮР-ЧЕНКО МАРІЯ ОЛЕГІВНА, UA, ШЕВЧУК ВОЛОДИМИР МИКОЛАЙОВИЧ, UA, КОЗЛОВ ОЛЕКСІЙ ОЛЕКСІЙОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, UA

(57) Пристрій для оброблення чисел масиву, який містить генератор тактових імпульсів, лічильники, перший елемент I, другі елементи I, елемент АБО, причому вихід генератора тактових імпульсів з'єднаний з першим входом першого елемента I, який відрізняється тим, що в нього введено блок аналізу і n блоків рангів, де n - розмірність масиву чисел, кожний з яких містить RS-тригер, лічильник, елемент HI та два елементи I, причому блок аналізу містить RS-тригер і елемент I-HI, вихід ознаки нуля i-го лічильника з'єднаний з інверсним входом i-го елемента I з n других елементів I та з i-м входом елемента I-HI блока аналізу, а в i-му блоці рангу - з S-входом RS-тригера, першим входом першого елемента I, входом елемента HI, де $i=1, \dots, n$, вихід елемента I-HI блока аналізу з'єднаний з першим входом другого елемента I всіх блоків рангів, з інверсним R-входом RS-тригера блока

аналізу та другим входом першого елемента I, прямий вихід RS-тригера блока аналізу з'єднаний з третім входом першого елемента I, другий вхід другого елемента I в усіх блоках рангів з'єднаний з виходом елемента HI відповідного блока рангів, а його третій вхід з'єднаний з виходом елемента АБО, входи якого з'єднані з виходом першого елемента I всіх блоків рангів, причому другий вхід першого елемента I в усіх блоках рангів з'єднаний з інверсним виходом RS-тригера відповідного блока рангу, а вихід другого елемента I в усіх блоках рангів з'єднаний з входом прямої лічби лічильника відповідного блока рангу, настановний вхід пристрою з'єднаний з інформаційним входом лічильника в усіх блоках рангів, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, вхід скиду пристрою з'єднаний з входом скиду лічильників, а в усіх блоках рангів з R-входом RS-тригера та входом скиду лічильника, вихід першого елемента I підключений до прямого входу всіх n других елементів I, вихід кожного з яких підключений до входу зворотної лічби відповідного лічильника, входи і виходи лічильників є інформаційними входами і виходами пристрою відповідно, виходи блоків рангів є відповідними виходами рангів пристрою, а інверсний вихід RS-тригера блока аналізу є виходом сигналу "Кінець" пристрою.

Корисна модель відноситься до області обчислювальної техніки і може бути використана для оброблення чисел масиву, величина яких задана кількістю імпульсів.

Відомий пристрій для підсумовування n-розрядних чисел масиву [а. с. СРСР №554537, кл. G 06 F 7/385,1977р., Бюл. №14], який містить суматор зі зсувом, n лічильників з m розрядами кожний, вхід кожного лічильника з'єднаний з виходом відповідного вхідного вентиля, входи всіх вхідних лічильників з'єднані з виходом блока керування, вихід кожного i-го розряду ($1 \leq i \leq m$) кожного j-го лічильника ($1 \leq j \leq n-1$) з'єднаний через відповідний вентиль з входом i-го розряду (j+1) лічильника, вихід кожного i-го розряду n-го лічильника з'єдна-

ний через відповідний вентиль з входом i-го розряду суматора, входи всіх вентилів і нульові входи розрядів першого лічильника з'єднані з виходом блока керування, n-розрядний регістр, вихід кожного q-го розряду якого ($1 \leq q \leq n$) з'єднаний з входом q-го додаткового вентиля, вихід старшого розряду кожного q-го лічильника з'єднаний з входом q-го розряду регістра, вихід q-го додаткового вентиля з'єднаний з входом (q+m)-го розряду суматора, входи всіх додаткових вентилів і нульові входи регістра з'єднані з виходом блока керування.

Недоліком цього пристрою є складна процедура лічби імпульсів з різною частотою для формування суми чисел масиву.

UA (19) 34461 (11) (13) U

Найбільш близьким за технічною суттю є суматор [а. с. СРСР №394783, кл. G 06 F 7/385, 1973р., Бюл. №34], який містить генератор тактових імпульсів, лічильники аргументів, в подальшому поименовані як лічильники, лічильники регенерації та результату, тригери, схеми І, АБО, в подальшому поименовані як елементи І, АБО, та лінії затримки, причому вихід генератора тактових імпульсів з'єднаний з першим входом першого елемента І, до другого входу якого підключено нульовий вихід одного з тригерів, причому до одиничного входу цього тригера підключено вихід лічильника регенерації, а вихід цього елемента І з'єднаний з входами всіх лічильників та лічильників регенерації, а також через лінії затримки підключений до перших входів других елементів І, до других входів цих елементів підключено нульові виходи тригерів, причому до одиничних входів кожного з тригерів підключено один з лічильників, а виходи цих елементів І з'єднані з входами елемента АБО, вихід якого з'єднаний з лічильником результату.

Недоліком цього пристрою є обмежені функціональні можливості і необхідність формування чисел виду $(N - x_i)$, які доповнюють доданки x_i до повної ємності N лічильників.

В основу корисної моделі поставлено задачу створення пристрою для оброблення чисел масиву, в якому за рахунок введення нових блоків та зв'язків між ними забезпечується можливість визначення рангів чисел масиву, тобто виконання операції сортування чисел масиву, що приводить до розширення функціональних можливостей пристрою.

Поставлена задача вирішується тим, що в пристрій для оброблення чисел масиву, який містить генератор тактових імпульсів, лічильники, перший елемент І, другі елементи І, елемент АБО, причому вихід генератора тактових імпульсів з'єднаний з першим входом першого елемента І, введено блок аналізу і n блоків рангів, де n - розмірність масиву чисел, кожний з яких містить RS-тригер, лічильник, елемент НІ та два елементи І, причому блок аналізу містить RS-тригер і елемент І-НІ, вихід ознаки нуля i -го лічильника з'єднаний з інверсним входом i -го елемента І з n других елементів І та з i -м входом елемента І-НІ блока аналізу, а в i -му блоці рангу з S-входом RS-тригера, першим входом першого елемента І, входом елемента НІ, де $i=1, \dots, n$, вихід елемента І-НІ блока аналізу з'єднаний з першим входом другого елемента І всіх блоків рангів, з інверсним R-входом RS-тригера блока аналізу та другим входом першого елемента І, прямий вихід RS-тригера блока аналізу з'єднаний з третім входом першого елемента І, другий вхід другого елемента І в усіх блоках рангів з'єднаний з виходом елемента НІ відповідного блока рангів, а його третій вхід з'єднаний з виходом елемента АБО, входи якого з'єднані з виходом першого елемента І всіх блоків рангів, причому другий вхід першого елемента І в усіх блоках рангів з'єднаний з інверсним виходом RS-тригера відповідного блока рангу, а вихід другого елемента І в усіх блоках рангів з'єднаний з виходом прямої лічби лічильника відповідного блока рангу, настановний вхід пристрою з'єднаний з інформа-

ційним входом лічильника в усіх блоках рангів, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, вхід скиду пристрою з'єднаний з входом скиду лічильників, а в усіх блоках рангів з R-входом RS-тригера та входом скиду лічильника, вихід першого елемента І підключений до прямого входу всіх n других елементів І, вихід кожного з яких підключений до входу зворотної лічби відповідного лічильника, входи і виходи лічильників є інформаційними входами і виходами пристрою відповідно, виходи блоків рангів є відповідними виходами рангів пристрою, а інверсний вихід RS-тригера блока аналізу є виходом сигналу "Кінець" пристрою.

На Фіг. представлена функціональна схема пристрою для оброблення чисел масиву.

Пристрій для оброблення чисел масиву містить лічильники $l_1 \dots l_n$, блок 2 аналізу, генератор 3 тактових імпульсів, елементи І 4, АБО 5 і блоки $b_1 \dots b_n$ рангів.

Блок 2 аналізу містить RS-тригер 7 та елемент І-НІ 8. Кожний блок b_i рангу, де $i=1, \dots, n$, містить RS-тригер 9, лічильник 10 та елементи НІ 11, І 12, І 13. Вихід 14_i ознаки нуля i -го лічильника l_i з'єднаний з S-входом RS-тригера 9, першим входом елемента І 12, входом елемента НІ 11 блока b_i рангу та відповідним i -м входом елемента І-НІ 8 блока 2 аналізу, вихід якого з'єднаний з першим входом елемента І 13 блоків b_1, \dots, b_n рангів, інверсним R-входом RS-тригера 7 блока 2 аналізу та другим входом елемента І 4. Прямий вихід RS-тригера 7 блока 2 аналізу з'єднаний з третім входом елемента І 4, перший вхід якого з'єднаний з виходом генератора 3 тактових імпульсів. Вихід елемента І 4 підключений до прямого входу елементів І $15_1, \dots, 15_n$, інверсний вхід i -го елемента І 15_i з'єднаний з виходом 14_i ознаки нуля відповідного лічильника l_i , а його вихід підключений до входу зворотної лічби відповідного лічильника l_i .

У блоках b_1, \dots, b_n рангів другий вхід елемента І 13 з'єднаний з виходом елемента НІ 11, а його третій вхід з'єднаний з виходом елемента АБО 5, входи якого з'єднані з виходом елемента І 12 всіх блоків b_1, \dots, b_n рангів. У блоках b_1, \dots, b_n рангів вихід елемента І 13 з'єднаний з входом прямої лічби лічильника 10, а другий вхід елемента І 12 з'єднаний з інверсним виходом RS-тригера 9. Вхід 16 запуску пристрою з'єднаний з S-входом RS-тригера 7 блока 2 аналізу, вхід 17 скиду пристрою підключений до входу скиду лічильників l_1, \dots, l_n , R-входу RS-тригера 9 та входу скиду лічильника 10 блоків b_1, \dots, b_n рангів, входи $18_1, \dots, 18_n$ лічильників l_1, \dots, l_n є відповідними k -розрядними інформаційними входами пристрою, виходи $19_1, \dots, 19_n$ лічильників l_1, \dots, l_n є відповідними k -розрядними інформаційними виходами пристрою, де k - розрядність чисел масиву, виходи $20_1, \dots, 20_n$ блоків b_1, \dots, b_n рангів є відповідними p -розрядними ви-

ходами рангів пристрою, де $p = \log_2 n$. Наставний вхід 21 пристрою підключений до інформаційного входу лічильника 10 блоків b_1, \dots, b_n рангів, а інверсний вихід RS-тригера 7 блока 2 є виходом 22 сигналу "Кінець" пристрою.

Пристрій для оброблення чисел масиву працює таким чином. Перед початком роботи сигнал на вході 17 скиду пристрою встановлює у нульовий стан лічильники $1_1, \dots, 1_n$, RS-тригер 9 і лічильник 10 блоків b_1, \dots, b_n рангів. По інформаційних входах $18_1, \dots, 18_n$ пристрою відбувається запис операндів A_1, \dots, A_n у відповідні лічильники $1_1, \dots, 1_n$. Після цього можливе виконання операції порівняння n операндів A_1, \dots, A_n , які зафіксовані у відповідних лічильниках $1_1, \dots, 1_n$. При відсутності нульових операндів A_1, \dots, A_n , а отже, при наявності нульових сигналів на виходах $14_1, \dots, 14_n$ ознаки нуля лічильників $1_1, \dots, 1_n$ на виході елемента I-II 8 блока 2 аналізу присутній одиничний сигнал.

При надходженні на S-вхід RS-тригера 7 блока 2 аналізу одиничного сигналу тривалістю 1τ зі входу 16 запуску пристрою відбувається спрацювання RS-тригера 7 і поява на його прямому виході одиничного сигналу, що надходить на відповідний вхід елемента I 4. Одночасно за допомогою одиничного сигналу тривалістю 1τ зі входу запуску 21 пристрою у лічильниках 10 блоків b_1, \dots, b_n рангів записується одиниця у молодший розряд, тобто операндам у всіх лічильниках $1_1, \dots, 1_n$ присвоюється однаковий ранг 1. При наявності одиничного сигналу на другому вході елемента I 4, який з'єднаний з виходом елемента I-II 8 блока 2 аналізу, тактові імпульси з виходу генератора 3 проходять з першого входу елемента I 4 на його вихід, що викликає спрацювання лічильників $1_1, \dots, 1_n$, оскільки тактові імпульси одночасно подаються на їхні входи зворотної лічби.

Нульові сигнали на виходах $14_1, \dots, 14_n$ ознаки нуля лічильників $1_1, \dots, 1_n$ забезпечують присутність одиничного сигналу на виході елемента I-II 8 блока 2 аналізу та нульового сигналу на виході елемента I 12 всіх блоків b_1, \dots, b_n рангів, а отже, і на виході елемента АБО 5 і елемента I 13 всіх блоків b_1, \dots, b_n рангів, оскільки нульовий сигнал буде надходити на один з його входів з виходу елемента АБО 5, і не змінюють нульовий стан RS-тригера 9 відповідного блока b_i рангу, оскільки нульовий сигнал подається на його S-вхід. В результаті нульовий сигнал на виході елемента I 13 не викликає збільшення на одиницю стану лічильника 10 в усіх блоках b_1, \dots, b_n рангів в процесі обнулення лічильників $1_1, \dots, 1_n$.

Одиничний сигнал з прямого виходу RS-тригера 7 блока 2 аналізу надходить доти, поки не з'явиться нульовий сигнал на його інверсному R-виході, тобто на виході елемента I-II 8 блока 2

аналізу. Таким чином у лічильниках $1_1, \dots, 1_n$ відбувається послідовне зменшення (зчитування) інформації доти, поки всі лічильники $1_1, \dots, 1_n$ не обнуляться повністю.

Розглянемо випадок, коли в одному з лічильників $1_1, \dots, 1_n$ інформація стане дорівнювати нулю. Наприклад, раніше це відбувається в лічильнику 11. Тоді одиничний сигнал на виході 14_i ознаки нуля лічильника 1_i , який з'явиться там, коли обнуляться лічильник 1_i , не змінить одиничний сигнал на виході елемента I-II 8 блока 2 аналізу, не викличе обнулення RS-тригера 7 блока 2 аналізу, а лише припинить надходження тактового сигналу через елемент I 15_i на вхід зворотної лічби лічильника 1_i . Отже, лічильник 1_i є занулений.

Одиничний сигнал на виході 14_i ознаки нуля лічильника 1_i подається на елемент I-II 8 блока 2 аналізу, але при нульових сигналах на виходах 14_j ($j=2, \dots, n$) ознаки нуля всіх інших лічильників $1_2, \dots, 1_n$ на виході елемента I-II 8 блока 2 аналізу залишиться одиничний сигнал, який надходить на один з входів елемента I 13 всіх блоків b_1, \dots, b_n рангів, але не є вирішальним для цих елементів. А оскільки на одному з трьох входів, який з'єднаний з виходом елемента II 11, елемента I 13 блока b_i рангу присутній нульовий сигнал, то в подальшому на його виході також зафіксовано нульовий сигнал, який надходить на вхід прямої лічби лічильника 10 блока b_i рангу. Отже, в даному випадку операнду A_i , що був записаний у лічильник 1_i , буде відповідати ранг, який був зафіксований у лічильнику 10 відповідного блока b_i рангу, тобто його ранг дорівнює 1 на виході 20_i блока b_i рангу.

Одночасно одиничний сигнал з виходу 14_i ознаки нуля лічильника 1_i подається на перший вхід елемента I 12 і S-вхід RS-тригера 9 блока b_i рангу, але одиничний сигнал спочатку з'явиться на виході елемента I 12 і через елемент АБО 5 пройде на третій вхід елемента I 13 блоків b_2, \dots, b_n рангів. Отже, на виході елемента I 13 всіх блоків b_2, \dots, b_n рангів, крім блока b_i рангу, з'явиться одиничний сигнал, який надходить на вхід прямої лічби лічильника 10 блоків b_2, \dots, b_n рангів, що збільшить записаний у них код на одиницю. У блоці b_i рангу з деякою затримкою після спрацювання елемента I 12 спрацює RS-тригер 9, а саме, він встановиться в одиничний стан, а на його інверсному виході з'явиться нульовий сигнал, який встановить у нульовий стан елемент I 12 блока b_i рангу. Отже, в подальшому на відповідний перший вхід елемента АБО 5 надходитиме знову нульовий сигнал, який заборонить зміну стану лічильника 10 в усіх блоках b_1, \dots, b_n рангів до моменту обнулення наступного лічильника $1_2, \dots, 1_n$.

Обнулення інших лічильників $1_2, \dots, 1_n$ здійснюється аналогічно і буде супроводжуватися змінною рангу на відповідному виході $20_2, \dots, 20_n$ блоків b_2, \dots, b_n рангів. Таким чином буде відбуватися

