

Корисна модель відноситься до автоматики і обчислювальної техніки, а саме до пристроїв для обробки зображень.

Пристроєм із аналогічними можливостями функціонування є пристрій для визначення положення об'єкта на зображенні [а.св. СРСР №1427396, М. кл. G061C9/36; бюлетень №36 1988р.], що включає перший блок пам'яті, інформаційний вхід якого є інформаційним входом пристрою, управляючий вхід блоку пам'яті підключено до першого виходу блока керування, а вихід з'єднано з одним інформативним входом комутатора, другий інформаційний вхід підключено до виходу блока часового згладжування, управляючий вхід якого з'єднано з другим входом блока управління, другий блок пам'яті, інформаційний вхід якого підключений до виходу комутатора, управляючий вхід з'єднано з третім виходом блока управління, а вихід підключено до першого інформаційного входу корелятора, вихід якого з'єднано з інформаційним входом блока визначення координат, один вихід якого підключено до інформаційного входу блока управління, вихід першого блока пам'яті з'єднано з другим інформаційним входом корелятора, управляючий вхід якого підключено до четвертого виходу блока управління і до інформаційного входу блока часового згладжування, п'ятий вихід блока управління з'єднано з управлінням входом комутатора, а шостий вихід блока управління підключено до управління входу блока визначення координат, вихід якого є інформаційним виходом пристрою, при цьому вхід запуску блока управління є синхронізуючим входом приладу.

До недоліків аналогу слід віднести вузькі функціональні можливості за рахунок чого не можлива роботи з двома зображеннями, відбувається функціональне перевантаження комутатора, виявляється нечутливість до визначення координат меж зображення та відсутня синхронізація.

Найбільш близьким до пристрою, що заявляється є оптоелектронний елемент матриці для виділення контуру зображення [а.св. СРСР №1439637, М. кл. G06K9/36; бюлетень №43 1988р.], що включає запам'ятовуючий елемент і фотоприймальний елемент, катод якого підключено до шини живлення, елемент АБО і два випрямляючих елемента, а запам'ятовуючий елемент включає резистор, оптично зв'язаний фотодіод та світлодіод, відповідно катод і анод яких з'єднано з шиною живлення, а катод світлодіода є виходом оптоелектронного елемента, транзистор, колектор якого з'єднано з катодом світлодіода, емітер підключено до шини нульового потенціалу, а база з'єднана з анодами фотодіода, фотоприймального елемента, обох випрямляючих елементів і через резистор - з шиною нульового потенціалу, при чому катод одного з випрямляючих елементів є установочним входом оптоелектронного елемента, а катод іншого підключено до виходу елемента АБО, виходи якого є інформаційними входами оптоелектронного елемента.

До недоліків прототипу слід віднести вузькі функціональні можливості за рахунок чого не можливе виконання логічних операцій з двома зображеннями та визначення координат меж зображення.

В основу корисної моделі поставлено задачу створення оптоелектронної о елементу матриці з можливістю визначення контуру зображення, в якому і а рахунок введення нових блоків та зв'язків досягається можливість виконання логічних операцій з двома зображеннями, виконувати паралельно операції кон'юнкції, диз'юнкції і складання по модулю два з двома бінарними зображеннями, а результат представляється на цій же матриці, що приводить розширення функціональних можливостей. Крім того відбувається економія обчислювальних ресурсів при виконанні запропонованих операцій.

Поставлена задача досягається тим, що в оптоелектронний елемент матриці для виділення контуру зображення введені блок формування логічних функцій, що містить, другий - п'ятий фотодіоди, три діоди, блок інвертування оптичного сигналу, що містить шостий фотодіод, другий резистор, другий світлодіод і другий транзистор, колектор якого підключений до катода другого світлодіода, анод якого підключений до шини живлення і до першого виводу другого резистора, другий вивід якого підключений до бази другого транзистора і катода шостого фотодіода, анод якого підключений до емітера другого транзистора і шини нульового потенціалу, база першого транзистора підключена до анода п'ятого фотодіода і катода четвертого фотодіода, анод якого підключений до катодів другого і третього фотодіодів, анод четвертого фотодіода підключений до анода першого діода, катод якого підключений до першої шини управління, анод третього фотодіода підключений до анода другого діода, катод якого підключений до другої шини управління, катод п'ятого фотодіода підключений до катода третього діода, анод якого підключений до третьої шини управління, перший світлодіод оптично пов'язаний з четвертим фотодіодом, другий світлодіод оптично пов'язаний з третім фотодіодом, оптичні входи другого, п'ятого і шостого фотодіодів зв'язані між собою і є другим оптичним входом оптоелектронного елемента матриці.

На кресленні представлена функціональна блок-схема пристрою.(Фіг.)

Пристрій містить запам'ятовуючий елемент 1, фотоприймальний елемент 2, шину 3 живлення, елемент АБО 4, випрямляючі елементи 5 і 6, перший резистор 7, перший фотодіод 8, перший світлодіод 9, вихідну шину 10, перший транзистор 11, шину 12 нульового потенціалу, шину 13 встановлення елемента матриці в початковий стан, входи 14₁-14₅ перші чотири з яких підключені до виходів суміжних оптоелектронних елементів, а п'ятий з'єднаний з входом виділення контуру матриці, три шини 15-17 управління, блок 18 інвертування оптичного сигналу, блок 19 формування логічних функцій, другий - п'ятий фотодіоди 20-23, три діоди 24-26, другий транзистор 27, другий резистор 28, шостий фотодіод 29, другий світло діод 30, при чому запам'ятовуючий елемент 1, складається з першого транзистора(п-р-п) 11 до бази якого приєднано анод першого фотодіода 8, один кінець першого резистора 7 та анод першого діода 5, до емітера приєднано другий кінець першого резистора 7 та є вихід на шину нульового потенціалу 12, до колектора приєднано катод першого світлодіода 9 та вихідна шина 10, шини живлення, що з'єднана з анодом першого світлодіода 9, катодом першого фотодіода 8 та катодом фото приймального елемента 2, інший контакт якого з'єднано з базою першого транзистора 11, елемента АБО, що з одного боку на входах 14₁-14₅; реалізує зв'язок з наступними рівнями виділення зображення, а з іншого зв'язаний з катодом першого діода 5, база першого транзистора 11 також з'єднана з анодом другого діода 6, катод якого приєднано до шини 13 встановлення елемента матриці в початковий стан; блоку 18 інвертування оптичного сигналу, що складається з другого транзистора 27, база якого приєднана до катода

шостого фотодіода 29, що іншим кінцем приєднаний до шини 3 живлення, та другого резистора 28, що іншим кінцем сполучений із шиною живлення 3, колектор якого приєднано до катода другого фотодіода 30, що оптично зв'язаний з третім фотодіодом 21, емітер якого приєднано до анода шостого фотодіода 29 та шини 12 нульового потенціалу; блоку 19 формування логічних функцій, що включає другий та третій діоди 20 і 21, що приєднані анодами до анодів першого та другого діодів 24 і 25 відповідно, інші кінці діодів сполучено із шинами 15 і 16 відповідно, четвертого діоду 22 та першим фотодіодом 8, що оптично зв'язані з першим світлодіодом 9, анод якого приєднано до вузла, з'єднує катода другого та третього фотодіодів 20 і 21, а катод приєднано до бази першого транзистора 11 та до анода п'ятого фотодіода 23, який оптично зв'язано з другим та третім фотодіодами 20 і 21, а катод п'ятого фотодіода 23 приєднано до катода третього діода 26, анод якого з'єднано з шиною управління 17. Пристрій працює наступним чином: якщо на фотоприймальний елемент 2 потрапляє світло, то від шини 3 живлення через нього починає протікати струм. В результаті на базі першого транзистора 11 запам'ятовуючого елементу 1, створюється напруга, що відчиняє його (перший транзистор 11 відкривається). Перший світлодіод 9, подаючи світло на перший фотодіод 8, включає його, тим самим реалізуючи позитивний зворотний зв'язок. Це призводить до того, що на базу першого транзистора і 1 через перший фотодіод 8 протікає струм, утримуючи перший транзистор 11 постійно в режимі зсуву. На його колекторі з'являється нульовий сигнал, який подається на вихідну шину 10.

Якщо всі суміжні з даним оптоелектронні елементи матриці вибуджені (освітлені), то на входах 14₁-14₄ елементу 4 АБО присутні логічні "0". Якщо на п'ятому вході 14₅ присутній логічний "0", то і виходу елементу АБО 4 логічний "0" поступає на катод першого випрямного елементу 5, внаслідок чого шунтується перехід база - емітер першого транзистора 11, і даний елемент матриці обнуляється. Якщо елемент матриці не був збуджений, то залишається в тому ж стані. У разі присутності хоч би на одному вході 14₁-14₄ елементи 4 АБО логічною "1" зміни стану оптоелектронного елементу не відбувається. Якщо на п'ятому вході 14, елементу 4 АБО присутній логічна "1", то виділення контуру не відбувається.

Для установки оптоелектронного елементу в початковий стан на шину 13 подається нульовий потенціал, що поступає на катод другого випрямного елементу 6, внаслідок чого перший транзистор 11 закривається. Перший світлодіод 9 служить також для зовнішньої індикації результату, а перший резистор 7 зсуву служить для завдання напруги зсуву на базі першого транзистора 11.

У режимі виконання операції диз'юнкції (логічне складання) на всі три шини 15-17 управління і п'ятий вхід 14₅ елементу 4 АБО подаються високі позитивні потенціали. Включення першого і другого діодів 24 і 25 блоку 19 формування логічних функцій не дає можливості протікання струму в базу першого транзистора 11 від першої і другої шин 15 і 16 управління.

Операція диз'юнкції проводиться з сигналом, що поступає на другий оптичний вхід, і з власним станом запам'ятовуючого елементу 1 (сигналом на виході першого світлодіода 9), а результат виходить на виході запам'ятовуючого елементу 1 (стан першого світлодіода 9). Присутність оптичного сигналу на другому оптичному вході або на першому світлодіоді 9 відповідає логічною "1", а відсутність - логічному "0". Якщо присутні два логічних "0", то елемент матриці залишається в тому ж стані (логічний "0"). Якщо на першому світлодіоді 9 присутній оптичний сигнал (логічна "1"), а на другому оптичному вході логічний "0", то елемент залишається в стані логічної "1", при цьому другий транзистор 27 блоку 18 інвертування оптичного сигналу відкритий і перший світлодіод 30 цього ж блоку 18 горить за рахунок протікання струму від шини 3 живлення через другий резистор 28 в базу другого транзистора 27.

У випадку, якщо на другому оптичному вході присутній оптичний сигнал, а на першому світлодіоді 9 не присутній, то запам'ятовуючий елемент 1 переходить в стан логічної "1" (перший світлодіод 9 горить) за рахунок того, що з другого оптичного входу на п'ятий фотодіод 23 поступає оптичний сигнал, і струм протікає від третьої шини 17 управління через третій діод 26 і п'ятий фотодіод 23 в базу першого транзистора 11, відмикаючи його.

У разі присутності двох логічних "1", елемент матриці залишається в тому ж стані.

У режимі виконання операції кон'юнкції на перша, друга і третя шини 15-17 управління подаються відповідно одиничний, нульовий і нульовий потенціали напруги.

Якщо присутні два логічних "0", то елемент матриці залишається в стані логічного "0".

Якщо на першому світлодіоді 9 присутній оптичний сигнал, а на другому оптичному вході не присутній (комбінація 10), то елемент матриці переходить в стан логічного "0", оскільки оптичний сигнал від першого світлодіода 9 поступає на четвертий фотодіод 22 блоку 19, а другий транзистор 27 блоку 18 відкритий, і від другого світлодіода 30 світло поступає на третій фотодіод 21 блоку 19.

Відкриті третій та четвертий фотодіоди 21 і 22 блоку 19 шунтують перехід база - емітер першого транзистора 11, замикаючи його. Струм протікатиме не в базу першого транзистора 11, а через четвертий та третій фотодіоди 22 і 21 і другий діод 25 до другої шини 16 управління.

У випадку, якщо на другому оптичному вході присутній оптичний сигнал, а на першому світлодіоді 9 не присутній (комбінація 01), то елемент матриці залишається в стані логічного "0", а другий транзистор 27 блоку 18 замкнений, оскільки на його шостому фотодіоді 29 присутнє світло, яке шунтує перехід база - емітер другого транзистора 27 і замикає його.

Якщо присутня комбінація 11, то елемент матриці залишається в стані логічної "1", оскільки третій діод 26 включений так, що не допускає протікання струму до третьої шини 17 управління.

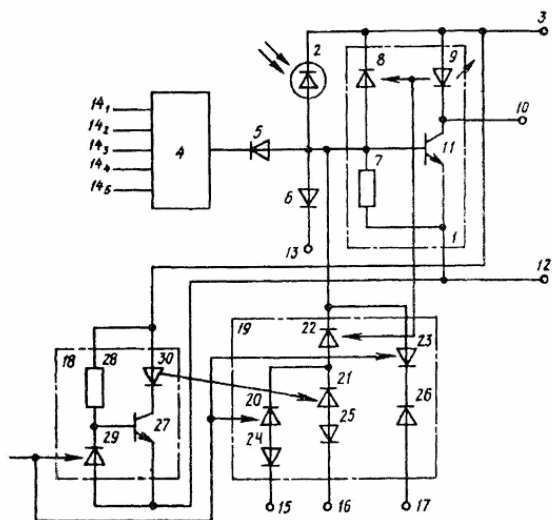
У режимі виконання операції складання по модулю два на третя і друга шини 17 і 16 подається високий позитивний потенціал, а на першу шину 15 управління - нульовий потенціал.

Якщо присутня комбінація 00, то елемент матриці залишається в стані логічною "0" Якщо присутня комбінація 10, то елемент матриці залишається в стані логічної "1", оскільки при даній комбінації не має ланцюга занулення.

У разі присутності комбінації 01, на п'ятому фотодіоді 23 присутнє світло, і струм протікає від третьої шини 17 управління через третій діод 26 і п'ятий фотодіод 23 в базу першою транзистора 11, відмикаючи його. Елемент матриці переходить в стан логічної "1"

У разі присутності комбінації 11, на другому і четвертому фотодіодах 20 і 22 блоки 19 присутнє світло, яке переводить їх в провідний стан Через них і перший діод 24 протікає струм, замикаючи перший транзистор 11. Елемент матриці переходить в стан логічного "0" Блок 18 інвертування оптичного сигналу виконує інверсію оптичного сигналу на другому оптичному вході а блок 19 формування логічних функцій реалізує основні логічні функції і управляє станом першого транзистора 11

Під нульовими потенціалами, що подаються на першу-третю шини 15-17 управління, розуміються такі, що достатні для замикання першою транзистора 11.



Фіг.