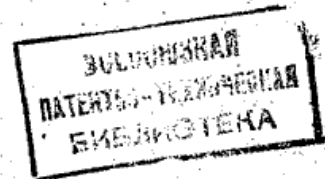




ГОСУДАРСТВЕННОЕ ПАТЕНТНОЕ
ВЕДОМСТВО СССР
(ГОСПАТЕНТ СССР)

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



1

(21) 4924086/24

(22) 02.04.91

(46) 07.04.93. Бюл. № 13

(71) Винницкий политехнический институт

(72) А.Н. Романюк, В.С. Сенчик, Е.П. Мельник и И.Е. Пилипчук

(56) Авторское свидетельство СССР № 1629847, кл. G 05 B 19/415, G 06 F 15/353, 1990.

(54) ЦИФРОВОЙ ЛИНЕЙНЫЙ ИНТЕРПОЛЯТОР

(57) Изобретение относится к автоматике и вычислительной технике и может быть использовано в системах отображения графической информации, а также в системах с ЧПУ. Цифровой линейный интерполятор обеспечивает контроль процесса интерполирования. Интерполятор содержит сдвиговый регистр координатного приращения, регистр разности координатных прираще-

Изобретение относится к автоматике и вычислительной технике и предназначено для использования в системах отображения графической информации, а также в системах числового программного управления.

Цель изобретения – повышение надежности устройства за счет организации контроля процесса интерполирования.

Изобретение поясняется чертежами, где на фиг.1 дана структурная схема интерполятора; на фиг.2 – функциональная схема блока 9 управления; на фиг.3 – функциональная схема блока 8 выходных координат; на фиг.4 – пример аппроксимации отрезка прямой; на фиг. 5–8 – примеры шаговых траекторий для различных вариантов четности M и N и знаков приращений ΔX и ΔY ; на фиг.9 – режимы счета пар координатных

2

ний, регистр координатного приращения, счетчики, мультиплексор, блок управления, накапливающий сумматор, блок выходных координат, ключ. В предлагаемом устройстве осуществляется встречное формирование шаговой траектории отрезка прямой с начальной и конечной точек. Блок контроля сопоставляет координаты точек траектории, сформированные в последнем интерполяционном такте. Блок контроля осуществляет контроль по завершении цикла интерполяции. На входы поступают значения координат точек аппроксимируемой прямой с выходов блока 8 выходных координат. Если координаты этих точек совпадают соответственно по осям X и Y, то на выходе блока контроля появится значение логического "0", сигнализирующее о правильности выполнения аппроксимируемых действий. 19 ил.

счетчиков (77,78) и (79,80); на фиг.10 – граф-схема алгоритма работы интерполятора; на фиг.11 – распределение управляющих воздействий к фронтам и потенциалам опорной импульсной последовательности; на фиг.12 – временная диаграмма работы блока 9 управления в цикле подготовки; на фиг.13 – временные диаграммы работы блока 9 управления при M=9 и N=5; на фиг.14 – временные диаграммы работы блока 9 управления при M=10 и N=3; на фиг.15 – функциональная схема блока контроля; на фиг.16 – функциональное обозначение вычитателя; на фиг.17 – функциональная схема вычитателя; на фиг.18 – функциональная схема одного разряда вычитателя; на фиг.19 – функциональная схема блока выделения нулевого состояния.

Цифровой линейный интерполятор (фиг. 1) содержит сдвиговый регистр 1 координатного приращения, регистр 2 разности координатных приращений, регистр 3 координатного приращения, счетчик 4, мультиплексор 5, ключ 6, накапливающий сумматор 7, блок 8 формирования выходных координат, блок 9 управления.

Интерполятор имеет входы: 11, 12, 17, 18, 19, 40, 13, 14, 15, 16, 38 и выходы: 20, 22, 39, 21, 41.

Блок 1 управления (фиг. 2) содержит узел 42 постоянной памяти, D-триггер 43, элемент И 44, D-триггеры 45-47, формирователь 48 импульсов, первый 49 и второй 50 регистры, элементы И 51-53, элемент ИЛИ 54, элемент ИЛИ-НЕ 55, элементы И 56, 57, элемент И-НЕ 58, элемент ИЛИ 59, D-триггер 60, элемент НЕ 61, D-триггер 62, элемент ИЛИ 63, элементы И 64, 65, позициями 66-70 обозначены связи внутри блока.

Блок 8 выходных координат (фиг. 3) содержит: D-триггер 71, элемент ИЛИ 72, D-триггер 73, элементы И-ИЛИ 74, 75, D-триггер 76, координатные счетчики 77-80.

Сдвиговый регистр 1 координатного приращения служит для хранения большего приращения (M), которое поступает от внешнего устройства по входу 11. Запись в регистр 1 осуществляется передним фронтом сигнала поступающего на второй вход 12 интерполятора. Информационный вход сдвигового регистра 1 соединен с информационным входом счетчика 4, а выход - с информационным входом ключа 6. Первый управляющий вход сдвигового регистра 1 подключен к второму 12 входу интерполятора, управляющему входу регистра 3 координатного приращения, к первому управляющему входу счетчика 4 и первому входу блока 9 управления.

Сдвиг информации осуществляется передним фронтом сигнала, поступающего с выхода 28 блока 9 управления.

Регистр 2 разности координатных приращений служит для хранения разности большего (M) и меньшего (N) приращений. Указанная разность поступает с накапливающего сумматора 7 и записывается в регистр 2 передним фронтом сигнала, поступающего с выхода 28 блока 9 управления. Регистр 3 координатного приращения служит для хранения меньшего (M) приращения, задающего отрезка аппроксимируемой прямой. Запись в регистр 3 осуществляется передним фронтом сигнала, поступающего на второй 12 вход интерполятора.

Счетчик 4 предназначен для определения окончания процесса интерполяции. При задании отрезка прямой в него записывает-

ся значение половины большого приращения, поступающего на первый 11 вход интерполятора. Получение половины большого приращения достигают монтажной коммутацией информационного входа счетчика 4. Для этого каждый l-й разряд информационного входа счетчика 4 подключают к (l+1)-му разряду информационного входа 11, причем l=1, n-1, где n - разрядность задания большого приращения. Запись в счетчик 4 обеспечивается активным уровнем сигнала, поступающего на его первый управляющий вход с второго 12 входа интерполятора, 2-й управляющий вход счетчика 4 соединен с выходом 26 блока 9 управления. На указанном выходе блока 9 формируется опорная импульсная последовательность, с каждым импульсом которой счетчик 4 уменьшает свое состояние на единицу. Выход счетчика 4 соединен с четвертым 25 входом блока управления. На указанном выходе счетчика формируется сигнал переполнения, возникающий при обнулении счетчика. Активный уровень сигнала переполнения удерживается в течение одного такта импульсной последовательности, формируемой на выходе 26 блока 9 управления.

Мультиплексор 5 обеспечивает передачу на свой выход инверсного значения меньшего приращения, поступающего от регистра 3 координатного приращения при значении логической единицы из его управляющем входе, соединенном с входом переноса сумматора 7. При значении логического нуля на управляющем входе мультиплексора 5 последний осуществляет передачу значения (M-N), поступающего от регистра 2, на первый вход сумматора 7.

Ключ 6 при значении логической единицы на его управляющем входе, соединенном с выходом 31 блока 9 управления, обеспечивает передачу значения со своего информационного входа на выход. Вход блока 6 совпадения подключен к парафазным выходам сдвигового регистра 1 координатного приращения, а выход - к установочным входам сумматора 7.

Сумматор 7 представляет собой накапливающий сумматор и осуществляет суммирование значения с его информационного входа со значением, хранящимся в его внутреннем регистре. Сигнал с выхода знакового разряда сумматора поступает на вход 30 блока 9 управления. Сигнал записи суммы во внутренний регистр сумматора 7 осуществляется передним фронтом сигнала, поступающего с выхода 29 блока 9 управления. Суммирование осуществляется

за время действия нулевого уровня сигнала на выходе 29 блока 9.

Блок 8 выходных координат предназначен для формирования координат сразу двух точек шаговой траектории. На выходе 20, первые n разрядов задают координату X_1 первой из точек шаговой траектории, а вторые n разрядов – координату Y_1 первой из точек шаговой траектории, формируемой в данный момент времени. Первые n разрядов выхода 39 определяют координату X_2 , а вторые n разрядов – координату Y_2 второй из точек шаговой траектории, формируемой в данный момент времени.

Первый управляющий и первый информационный входы блока 8 предназначены для выполнения операции позиционирования начальной точки вектора, т.е. занесения в блок 8 координат X_n, Y_n начальной точки вектора. Первый управляющий и первый информационный входы блока 8 соединены соответственно с входами 15 и 14 интерполятора. Управляющие входы блока 8 соединены соответственно с выходами 32–35 блока 9 управления. Второй информационный и седьмой управляющий входы блока 8 соединены соответственно с 38 и 16 входами интерполятора.

Указанные входы предназначены для запоминания в блоке 8 координат X_k и Y_k конечной точки вектора. На третий 17 вход интерполятора от внешнего устройства поступает информация о знаке приращения ΔX . При $\Delta X \geq 0$ значение сигнала на входе 17 интерполятора, соединенном с входом блока 8 выходных координат, равно 1, а при $\Delta X < 0$ – нулю. Совершенно аналогично определяется и знак приращения Y . При $\Delta Y \geq 0$ на четвертый вход интерполятора, соединенный с девятым входом блока 8 выходных координат, выставляется значение логической единицы, в противном случае – значение логического нуля.

Пятый 19 вход интерполятора соединен с десятым входом блока 8 координатных приращений. Сигнал на указанном входе определяет преобладание одного приращения над другим. При $\Delta X \geq \Delta Y$ на вход 19 интерполятора выставляется значение логической "1", в противном случае – логического "0".

Запись признаков, поступающих на входы 17–19, происходит сигналом, поступающим от внешнего устройства на вход 12 интерполятора. Указанный вход подключен к входу 12 блока 8 выходных координат.

Сигналы, формируемые на 34 и 35 выходах блока 9 управления, предназначены для

управления выдачей координатных точек шаговой траектории. На седьмом 33 выходе формируется опорная импульсная последовательность, под воздействием которой осуществляется выдача координат шаговой траектории по ведущей координате, а на выходе 32 блока 9 управления формируется последовательность импульсов, предназначенных для выдачи координат шаговой траектории по ведомой координате.

Блок 9 управления осуществляет управление операционными узлами интерполятора в соответствии с алгоритмом работы. По второму 12 входу интерполятора происходит запуск интерполятора передним фронтом. Вторым 12 входом интерполятора подключен к первому входу блока 9 управления. Единичное значение младшего разряда шины 11 указывает о нечетном значении большего приращения (M), а единичное значение младшего разряда шины 13 – о нечетном значении меньшего приращения (N). Младший разряд входа 11 интерполятора подключен к третьему входу 23 блока 9 управления. Младший разряд входа 13 интерполятора подключен к пятому входу 24 блока 9 управления. Вход 40 интерполятора подключен к шестому входу блока 9. По шестому входу происходит начальная установка интерполятора.

На выходе 21 интерполятора формируется сигнал "конец интерполирования". Значение логического нуля на выходе 21 сигнализирует об интерполяции отрезка в заданный момент времени, т.е. о занятости интерполятора. При значении логической единицы на выходе 21 интерполятор готов к принятию исходного задания отрезка прямой.

Под воздействием сигнала, формируемого на выходе 22 интерполятора, осуществляется запись выходных координат, формируемых на выходах 20, 39, во внешнюю память. Запись происходит задним фронтом сигнала.

Блок 10 контроля предназначен для определения по формируемым координатам точек шаговой траектории правильности работы интерполятора. Блок 10 контроля начинает свою работу по завершении цикла интерполяции. Первый и второй входы блока подключены соответственно к третьему 17 и четвертому 18 входам интерполятора, третий и четвертый – соответственно к младшим разрядам значения большего и меньшего приращений.

На выходах 36, 37 триггеров 45, 46 блока 9 формируются признаки, определяющие четность соответственно большего и меньшего приращений. Единичный уровень сиг-

нала на одном из указанных выходов сигнализирует о нечетности соответствующего приращения, а нулевой – о четности.

На пятый и шестой входы поступают значения координат точек аппроксимируемой прямой с выходов 20 и 39 блока 8 выходных координат. Если координаты этих точек совпадают при активном уровне соответственно по осям X и Y , то на выходе 41 блока контроля появится значение логического нуля, сигнализирующее о правильности выполнения аппроксимирующих действий за цикл интерполирования. В противном случае идентифицируется наличие ошибки в работе устройства.

Состояние седьмого 71 D-триггера определяет соотношение приращений координат $\Delta X, \Delta Y$, задающих исходный отрезок прямой, информационный D-вход триггера 71 соединен с пятым 19 входом интерполятора. Запись в триггер 71 осуществляется передним фронтом сигнала, поступающего на второй 12 вход интерполятора.

При $\Delta X \geq \Delta Y$ на вход 19 интерполятора выставляется значение логической "1", в противном случае – логического "0". Прямой выход триггера соединен с четвертым входом первого 74 и вторым входом второго 75 элементов И-ИЛИ.

Инверсный выход седьмого 71 триггера подключен ко второму входу первого 74 и четвертому входу второго 75 элементов И-ИЛИ. Восьмой 73 триггер служит для хранения знака приращения ΔX . При $\Delta X < 0$ на третий 17 вход интерполятора, соединенный с восьмым входом блока 8 и информационным входом восьмого 73 триггера, поступает значение логического нуля, а при $\Delta X \geq 0$ – значение логической единицы.

Запись в триггер 73 осуществляется передним фронтом сигнала, поступающего на второй вход блока 8, указанный вход соединен с управляющим С-входом триггера 7. Прямой выход триггера 73 подключен к третьему управляющему входу первого 77 координатного счетчика. Инверсный выход триггера 73 подключен к третьему управляющему входу третьего 79 координатного счетчика.

Девятый 76 триггер служит для хранения знака приращения ΔY . Информационный D-вход указанного триггера соединен с девятым входом блока 8. Указанный вход, в свою очередь, соединен с четвертым 18 входом интерполятора. При $\Delta Y \leq 0$ на D-вход триггера 76 выставляется уровень ло-

гического нуля, а при $\Delta Y > 0$ – уровень логической единицы. Запись в триггер 76 осуществляется передним уровнем сигнала, поступающего на второй вход блока 8. Прямой и инверсный выходы триггера 76 подключены соответственно к третьему входу второго 78 и третьему входу четвертого 80 координатных счетчиков.

Первый 74 и второй 75 элементы И-ИЛИ предназначены для формирования импульсных последовательностей координатных счетчиков 77–80. При $\Delta X \geq \Delta Y$ на выходе элемента 74 формируются шаговые приращения по ведущей (большей), а на выходе элемента 75 по ведомой координатам. При $\Delta Y > \Delta X$ имеем обратную ситуацию.

Первый 77 и второй 78 координатные счетчики формируют координаты шаговой траектории с начальной точки вектора, причем счетчик 77 определяет абсциссу, а счетчик 78 – ординату точки отрезка прямой. Координатные счетчики 79 и 80 формируют координаты точек шаговой траектории с конечной точки вектора, причем третий 79 координатный счетчик определяет координату X , а четвертый 80 – координату Y . Информационные входы первого 77 и второго 78 координатных счетчиков образуют первый информационный вход блока 8 и восьмой 14 вход устройства. Информационные выходы третьего 79 и четвертого 80 координатных счетчиков образуют второй информационный вход блока 8 и одиннадцатый 38 вход интерполятора.

Начальная установка счетчиков 77 и 78 осуществляется сигналом, поступающим на первый вход блока 8. Указанный вход соединен с первыми управляющими входами (SF) координатных счетчиков 77 и 78 и девятым 15 входом интерполятора.

Начальная установка счетчиков 79 и 80 осуществляется единичным уровнем сигнала, поступающего на десятый 16 вход интерполятора. Десятый 16 вход интерполятора соединен с седьмым входом блока 8 и первыми управляющими входами координатных счетчиков 79 и 80. При значении логической единицы на четвертом управляющем входе координатных счетчиков 77–80 приостанавливается их счет, т.е. последние переходят в режим хранения информации.

Четвертые управляющие входы счетчиков 77 и 78 подключены к пятому входу блока 8. Четвертые управляющие входы третьего 79 и четвертого 80 счетчиков соединены с выходом четвертого 72 элемента ИЛИ.

Третьи управляющие входы счетчиков 77–80 определяют их режим счета. При раз-

решении счета единичный уровень сигнала на указанном входе определяет счет в прямом направлении, т.е. в режиме сложения, а при значении логического нуля – в обратном направлении, т.е. в режиме вычитания.

Вторые управляющие входы счетчиков 77–80 являются их входами счета. При поступлении переднего фронта сигнала на указанном входе происходит инкрементное изменение содержимого счетчика. Вторые управляющие входы первого 77 и третьего 79 координатных счетчиков соединены с выходом первого 74 элемента И–ИЛИ. Вторые управляющие входы второго 78 и четвертого 80 координатных счетчиков подключены к выходу второго 75 элемента И–ИЛИ.

Выходы первого 77 и второго 78 координатных счетчиков образуют первую группу 20 информационных выходов блока 8, а выходы третьего 79 и четвертого 80 координатных счетчиков образуют вторую информационную группу выходов 39 блока 8.

Первый вход четвертого элемента 72 подключен к пятому входу блока 8, а второй вход – к шестому входу блока 8.

Узел 42 постоянной памяти предназначен для хранения микрокоманд, определяющих выполнение требуемых операций. Первый, второй и третий входы узла 42 памяти подключены к выходам второго регистра, а четвертый вход – к пятому входу блока управления. С первого по четвертый входы узла 42 памяти определяют адрес микрокоманды. Первые пять выходов узла 42 памяти соединены с информационным входом первого 49 регистра, предназначенного для хранения микрокоманды, поступающей с блока 42. Сигналы на шестом, седьмом и восьмом выходах узла 42 памяти совместно со значением сигнала переполнения сумматора 7 образуют адрес микрокоманды, которая будет выполняться в следующем такте. С шестого по восьмой выходы узлов 42 памяти соединены соответственно с первым, вторым и третьим входами второго 50 регистра. С первого по третий выходы первого 49 регистра подключены соответственно к пятому 31, третьему 27 и первому 28 выходам блока управления. Четвертый 69 выход регистра 49 соединен с первыми входами элементов 56, 59, 58. Пятый 70 выход регистра 49 соединен с первым входом элемента 57.

Управляющие R-входы регистров 49 и 50 подключены к выходу первого 44 элемента И и R-входам первого 43 и четвертого 47 D-триггеров. На выходе элемента 44 формируется сигнал установки в начальное состо-

яние регистров 49, 50 и триггеров 43 и 47. Управляющие С-входы первого 49 и второго 50 регистров подключены соответственно к выходам второго 51 и третьего 52 элементов И. Триггеры 43 и 47 предназначены для синхронизированного начала работы интерполятора с первым импульсом, вырабатываемым формирователем импульсов 48, после поступления сигнала "Пуск" на первый вход блока 9 управления. Информационный D-вход триггера 43 соединен с выходом логической единицы, а управляющий С-вход – с входом 12 блока 9 управления, С-входами 45 и 46 D-триггеров с входом элемента И 53.

Выход триггера 43 подключен к информационному D-входу триггера 47, управляющий С-вход которого соединен с прямым выходом формирователя импульсов 48, вторым входом второго элемента 51 и вторыми входами элементов 54, 59, 63 ИЛИ.

Прямой выход триггера 47 подключен к первому входу первого 51 и второго 52 элементов И. Инверсный выход формирователя 48 импульсов подключен к входам элементов И 52, 56, 57, входу элемента И 58 И–НЕ.

Выход шестого 57 элемента И соединен с четвертым 29 выходом блока 9 управления.

Блок 10 контроля (фиг.15) состоит из элементов 82, 85, 87, 92 ИЛИ, элементов 83, 86 И, инвертора 84, вычитателей 88, 89, блоков 90, 91 выделения нулевого состояния, элемента ИЛИ–НЕ 81.

Из фиг.3 следует, что выход 20 блока 8 образован выходами приращений, образованных выходами координатных счетчиков 75, 76. Обозначим через XI информационные разряды выхода 20, принадлежащие счетчику 75, а через VI – счетчику 76. Введем аналогичные обозначения и для выхода 39, а именно выходы счетчика 72 – X2, выходы счетчика 78 – Y2.

Первый и второй информационные входы вычитателя соединены соответственно с выходами X1 и X2, что обеспечивает передачу значений координатных точек аппроксимируемой прямой по оси X. На выходе элементов 85 ИЛИ и 86 И формируются значения переносов в младших разряд вычитателя.

Функциональная схема вычитателя представлена на фиг.17.

Блок 90 выделения нулевого состояния представляет собой многовходовый элемент ИЛИ (фиг.19). На его выходе формируется результат проверки правильности выполнения аппроксимирующих действий по оси абсцисс. Значение лог. "0" указывает на правильность выполнения этих действий.

По аналогии построена схема контроля по оси Y. Первый и второй информационные входы вычитателя соединены соответственно с входами Y1 и Y2, что обеспечивает передачу значений координат точек аппроксимируемой прямой по оси Y. На выходе элементов 83 и 87 ИЛИ формируются значения переносов в младший разряд вычитателя. Функциональная схема вычитателя по оси Y идентична схеме вычитателя по оси X. На выходе блока 91 выделения нулевого состояния формируется результат проверки правильности работы интерполатора по оси ординат. На выходе 41 элемента 92 ИЛИ формируется результат работы блока 10 контроля в целом.

Рассмотрим работу линейного интерполатора. Для этого докажем, что последовательность шаговых приращений по ведомой координате при аппроксимации отрезка прямой с максимальной точностью симметрична относительно своего центра, за исключением не более двух ближайших к нему значений приращения.

Пусть аппроксимируемый отрезок прямой задан меньшим N и большим M приращения, причем $M \geq 2N$.

Отклонение идеальной прямой $Y=N/M$ от ближайшего ординатного уровня решетки в точке $X=D$ равно:

$$\delta(D) = \lfloor \frac{N}{M} D - 0,5 \rfloor - \frac{N}{M} D,$$

где $L \downarrow$ — оператор выделения целой части числа.

В точке $X = M-D$

$$\delta(M-D) = L(M-D) \frac{N}{M} + 0,5 \downarrow -$$

$$-(M-D) = -L \frac{M}{M} + 0,5 \downarrow + \frac{N}{M} D$$

Отсюда следует, что

$$\delta(D) = -\delta(M-D).$$

Поскольку отклонение идеальной прямой от ближайших точек решетки совпадает по модулю при значениях абсцисс, равных D, (M-D) ($D < L \frac{M}{2} \downarrow$), то ввиду одновариантности выполнения элементарных шагов при аппроксимации вектора с максимальной точностью заключаем, что последовательность шаговых приращений по ведомой координате симметрична относительно своего центра.

Определим значения шаговых приращений по ведомой координате, которые являются ближайшими к центру последовательности, поскольку их значения могут отличаться ввиду различного числа единичных приращений за первый и второй полуциклы.

Если M и N — четные, то точка (N/2, M/2) идеальной прямой совпадает с точкой решетки, а числа единичных шаговых приращений по ведомой координате за первый и второй полуциклы совпадают. Отсюда следует, что при четных M и N свойство симметричности шаговых приращений по ведомой координате выполняется для всех $D = \overline{1, M/2}$.

Для обозначения четности и нечетности N и M введем вспомогательные параметры

$$\alpha_1 = LN/2 \downarrow \text{ и } Z_1 = LM/2 \downarrow.$$

При четном M и нечетном N

$$\delta(M/2) = \left\{ \frac{N}{M} \cdot \frac{M}{2} \right\} =$$

$$= \left\{ \frac{2\alpha_1 + 1}{2Z_1} \cdot Z_1 \right\} = 0,5$$

В данном случае в M/2 такте по ведомой координате можно выполнять как нулевой, так и единичный элементарный шаг, поскольку точность аппроксимации в обоих случаях не превышает половины шага дискретизации. Для первого полуоктанта наличие двух единичных шаговых приращений по ведомой координате в смежные тактовые моменты времени невозможно. Отсюда следует, что если при четном M и нечетном N в M/2 такте выполняется единичное шаговое приращение по ведомой координате, то в (M/2+1)-м такте значение шагового приращения по ведомой координате нулевое, и наоборот.

При нечетном M и четном N ордината идеальной прямой в точке M/2 равна α_1 . Отклонение точки (Z1, α_1) решетки от указанного ординатного уровня равно:

$$\alpha_1 - \frac{2\alpha_1}{2Z_1 + 1} \cdot Z_1 = \frac{\alpha_1}{2Z_1 + 1}.$$

а точки (Z1+1, α_1) — $\alpha_1(2Z_1+1)$. Учитывая, что указанные отклонения меньше по модулю 0,5, а также их знаки, заключаем, что в такте (Z1+1) по ведомой координате шаговое приращение не формируют, т.е. в указанном такте выполняют горизонтальное перемещение.

Совершенно аналогично можно показать, что при нечетном значении M и N в такте (Z1+1) по ведомой координате выполняются единичное шаговое приращение.

Таким образом, последовательность шаговых приращений по ведомой координате симметрична относительно своего центра. Исключение составляют не более двух значе- 5 ний шаговых приращений, непосредственно прилегаемых к центру и определяемых четностью M и N .

Используя известное свойство двойственности шаговых приращений распространим полученные результаты на второй 10 полуоктант. (Свойство двойственности: аппроксимацию отрезка прямой с приращениями M и N , принадлежащего второму полуоктанту, можно свести к интерполяции отрезка с приращениями M , $M-N$, принадлежащего первому полуоктанту, путем инвертирования его шаговых приращений по ведомой координате).

Ниже приведена табл.1, в которой отражены значения шаговых приращений по 20 ведомой координате в центре последовательности.

Здесь важно заметить, что при определении разницы $M-N$ (в случае применения свойства двойственности) четность последней зависит от четности M и N , например при нечетном M и N разница ($M-N$) четная. 25

Из приведенных теоретических выкладок следует, что при аппроксимации отрезка прямой в дискретном координатном пространстве с максимальной точностью аппроксимации ввиду одновариантности выполнения элементарных шагов возможна процедура определения координат сразу 30 двух точек шаговой траектории, что и положено в основу работы интерполятора. Покажем на конкретном примере.

На фиг.4 приведен пример аппроксимации отрезка прямой. Он задан координатами X_n , Y_n начальной точки вектора, приращениями координат ΔX , ΔY и координатами X_k , Y_k конечной точки. 40

Очевидно, что координаты второй точки вектора можно определить зная X_0 , Y_0 и значения шагового приращения в первом интерполяционном такте. Поскольку шаговые приращения по ведомой координате в первом и последнем такте совпадают, то, зная координаты конечной точки Y_{12} , X_{12} и значение шагового приращения в первом интерполяционном такте, можно найти координаты точки A_{12} шаговой траектории. 50 Здесь важно отметить, что при определении координат точек a_1 и a_{12} шаговые приращения учитываются различным образом, поскольку в первом случае интерполирование производится с начала вектора, а во втором случае - с его конца. 55

Ниже приводится табл.2, в которой приведен расчет координат точек шаговой траектории при $N=4$, $M=11$ (фиг.4).

Из приведенных выше выкладок следует, что при встречной интерполяции с начальной и конечной точек вектора только при четном M и нечетном N шаговые приращения в центре последовательности в соседних тактах отличаются. Указанное составляет особый случай интерполяции, который требует особой реализации (в дальнейшем это будет учтено при синтезе блока 9 управления).

В качестве метода линейной интерполяции для предлагаемого цифрового интерполятора используется метод оценочной функции, начальное значение которой принимают равным половине большого приращения M . Метод обеспечивает максимальную точность аппроксимации при гарантированном попадании в конечную точку вектора. Значение оценочной функции OF определяется согласно следующим выражениям:

$$\begin{aligned} OF_1 &= LM/2J \\ OF_{i+1} &= OF_i + (M-N) \text{ при } OF_i < 0 \\ OF_i &= OF_i - N \text{ при } OF_i \geq 0. \end{aligned}$$

При $OF_i < 0$ выполняется комбинированный диагональный шаг, т.е. одновременные шаги по ведущей и ведомой координатах. При $OF_i \geq 0$ выполняется шаг по ведущей координате. 30

При интерполяции отрезка прямой от внешнего устройства поступают исходные операнды, определяющие заданный отрезок прямой и его направление в дискретном координатном пространстве. 35

Первоначально в координатные счетчики 77 и 78 блока 8 выходных приращений записываются значения координат X_n , Y_n начальной точки вектора, которые выставляются на восьмой 14 информационный вход интерполятора. Запись производится сигналом, поступающим на девятый 15 вход интерполятора. В координатных счетчиках 79 и 80 под воздействием сигнала, на десятом 16 входе интерполятора запоминаются координаты X_k , Y_k конечной точки вектора. После этого на информационную шину 11 выставляется значение большего приращения M , которое записывается в сдвиговый регистр 1. В счетчике 4 запоминается значение $LM/2J$, полученное контактной коммутацией. Для этого каждый $(i+1)$ -й разряд информационной шины 11 соединен с i -м разрядом информационного входа счетчика 4. Значение $LM/2J$, записанное в счетчик 4, 40

определяет число интерполяционных тактов.

В регистр 3 координатного приращения записывается значение меньшего приращения, выставляемое на седьмой 13 информационный вход интерполятора. Поскольку выход регистра 3 координатного приращения образован известными выходами его триггеров, то регистр 3 координатного приращения обеспечивает хранение значения меньшего приращения и его инвертирование, т.е. получение обратного кода меньшего приращения.

В блоке 9 управления запоминаются значения младших разрядов М и N, выставляемые соответственно на входы 11 и 13 интерполятора. Значения младших разрядов М и N определяют их четность (единичное значение младшего разряда операнда указывает на его нечетность). Кроме того, в блоке 8 запоминается ряд признаков, определяющих ориентацию отрезка прямой по отношению к координатным осям. Это знаки исходных приращений, а также признак, определяющий их мажоритарность.

На третий 17 вход интерполятора поступает значение логической единицы при $\Delta X \geq 0$, где ΔX — значение приращения исходного отрезка прямой по оси абсцисс, и логического нуля при $\Delta X < 0$.

Логическая единица на четвертом 18 входе определяет положительный знак приращения ΔY , где ΔY — значение приращения исходного отрезка прямой по оси ординат. При $\Delta Y < 0$ на четвертом 17 входе интерполятора выставляется значение логического нуля.

При $\Delta X \geq \Delta Y$ на пятый 19 вход интерполятора выставляется уровень логической единицы, а при $\Delta X < \Delta Y$ — уровень логического нуля.

Запись исходных приращений, а также всех перечисленных выше признаков производится сигналом, поступающим на второй 11 вход интерполятора. Передний фронт указанного сигнала является сигналом запуска интерполятора.

В первом такте цикла подготовки на выходе 31 блока 9 управления устанавливается значение логической единицы, что позволяет передачу парафазного кода большего приращения на выход блока ключей 6. Под воздействием сигналов с выхода ключа 6 накапливающий сумматор 7 принимает значение большего приращения.

Во втором такте цикла подготовки на третьем 27 выходе блока 9 управления формируется уровень логической единицы, ко-

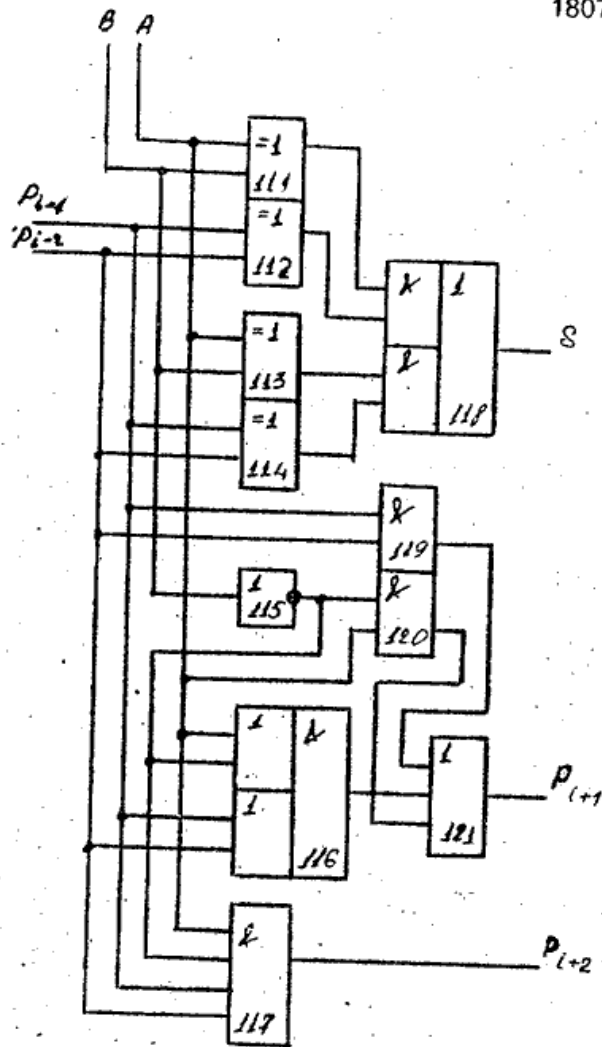
торый разрешает передачу инверсного кода меньшего приращения от регистра 3 на первый вход накапливающего сумматора. В последнем определяется разность большего и меньшего приращений. В следующий тактовый момент времени разность большего и меньшего приращений переписывается с накапливающего сумматора 7 в регистр 2 разности координатных приращений. Одновременно с этим в сдвиговом регистре 1 производится сдвиг на один разряд большего приращения в сторону младших разрядов, т.е. определяется значение $LM/2J$.

В четвертом такте цикла подготовки значения половины большего приращения через блок 6 переносятся в накапливающий сумматор 7. Указанное содержимое сумматора 7 образует начальное значение оценочной функции.

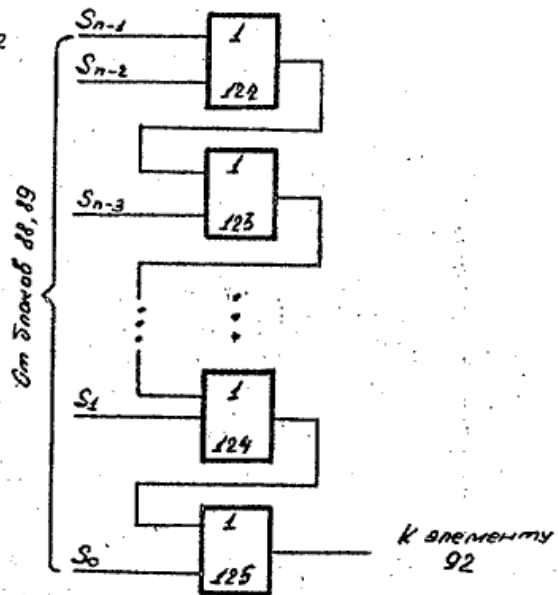
Указанные действия собственно предшествуют процессу интерполяции и образуют цикл подготовки. Причем, в регистре 3 координатного приращения хранится значение меньшего приращения N, в счетчике 4 — значение половины большего приращения, т.е. $LM/2J$, в регистре 2 разности координатных приращений — значение $(M-N)$, а в накапливающем сумматоре 7 — значение $LM/2J$.

В цикле интерполяции в каждый тактовый момент времени в накапливающем сумматоре 7 определяется значение оценочной функции согласно приведенным выше выражениям. Поскольку $SФ_0 \geq 0$, то в первый тактовый момент времени из содержимого сумматора 7 вычитается значение меньшего приращения, т.е. обеспечивается передача инверсного значения меньшего приращения через мультиплексор 5 на информационный вход сумматора 7 и на его вход переноса выставляется значение логической единицы. Следует отметить, что поскольку по алгоритму работы предлагаемого линейного интерполятора при вычислении значения оценочной функции используется операция вычитания только значения меньшего приращения, то сигнал переноса для накапливающего сумматора 7 формируется при формировании для коммутатора 5 сигнала передачи на его выход значения меньшего приращения.

При отрицательном значении оценочной функции, хранящейся в сумматоре 7, к содержимому последнего прибавляется значение $M-N$, хранящееся в регистре 2. Передача значения $M-N$ на информационный вход сумматора 7 достигается подачей на управляющий вход мультиплексора логического нуля.



Фиг. 18.



Фиг. 19

Редактор

Составитель А.Романюк
Техред М.Моргентал

Корректор М.Андрушенко

Заказ 1379

Тираж

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул.Гагарина, 101

При положительном знаке оценочной функции, хранящейся в сумматоре 7, от содержимого последнего вычитается значение МП.

В зависимости от знака оценочной функции, знаков исходных приращений и их мажоритарности в блоке 8 выходных координат на выходах элементов И-ИЛИ 74 и 75 формируются шаговые приращения по ведомой и ведущим координатам, причем шаговые приращения по ведущей координате формируются в каждом интерполяционном такте.

С каждым интерполяционным тактом происходит изменение содержимого координатных счетчиков 77, 78, определяющих координаты интерполируемой прямой в направлении от начальной к конечной точке. Монтажной коммутацией обеспечено изменение содержимого координатных счетчиков 79, 80 таким образом, чтобы последние интерполировали отрезок прямой от конечной точки к начальной, т.е. в обратном направлении по отношению к счетчикам 77 и 78.

Поскольку пары координатных счетчиков (77,78), (79,80) учитывают одни и те же шаговые приращения, и работают в противоположных режимах счета, то обеспечивается выдача в каждом интерполяционном такте координат сразу двух точек шаговой траектории, которые симметричны относительно центра прямой. На фиг.9 показаны режимы счета координатных счетчиков для конкретных направлений отрезков. Из приведенных примеров видно, что если счетчик 77 работает в режиме сложения, то счетчик 80 – в режиме вычитания (поскольку производится встречная интерполяция отрезка прямой с начальной и конечной точки. Аналогичная картина характерна и для координатных счетчиков 78 и 79.

На фиг.5 показаны примеры аппроксимации отрезков прямой в зависимости от четности и нечетности большего М и меньшего N приращений при $M \geq 2N$, причем точки a_i шаговой траектории получают координатными счетчиками 77,78, а точки b_i – координатными счетчиками 79 и 80.

Из фиг.5, а следует, что в последнем (седьмом) интерполяционном такте пары координатных счетчиков (77,78) и (79,80) формируют координаты одной и той же точки.

При четном М и нечетном N (фиг.5,б) сочетание шаговых приращений по ведомой координате в центре отрезка должно быть равным 01. В предлагаемом линейном интерполяторе указанное реализуется следующим образом. Координатные счетчики (77,78), (79,80) формируют совместно шаговую траекторию шесть тактов, т.е. от точки a_0 до

точки a_6 (счетчика 77,78), от точки b_0 до точки b_6 (счетчики 79,80). В седьмом интерполяционном такте запрещается счет координатными счетчиками 79,80, т.е. они сохраняют координату точки b_6 . При этом координатные счетчики продолжают воспринимать шаговые приращения еще одного интерполяционного такта, что обеспечивает воспроизведение точки a_7 шаговой траектории.

При нечетном М и четном N пары координатных счетчиков работают совместно в течение семи тактов. При этом счетчики (77,78) отработывают траекторию от точки a_0 до точки a_7 и счетчики (79,80) – от точки b_0 до точки b_7 . Таким образом, формирование горизонтального приращения (a_7, b_7) в центре последовательности получают автоматически.

Аналогичная ситуация, т.е. воспроизведение диагонального перемещения в результате совместной потактовой работы двух пар координатных счетчиков, имеет место и нечетных М и N.

Совершенно очевидно, что аналогичные ситуации характерны и при $M < 2N$. Особый случай, как и при $M \geq 2N$, несет место при четном N и нечетном N.

В предлагаемом устройстве контроль основан на сопоставлении координат точек шаговой траектории, сформированных в последнем интерполяционном такте. В устройстве прототипа, в каждом интерполяционном такте формируются координаты сразу двух точек шаговой траектории, причем, процесс аппроксимации осуществляется встречно с начальной и конечной точки. Очевидно (см.фиг.5), что при такой процедуре интерполирования координаты точек шаговой траектории, сформированных в последнем интерполяционном такте или совпадают или отличаются не более чем на единицу. Следует отметить, что факт совпадения указанных координат или отличие их на единицу полностью определяется четностью М и N.

Факт рассогласования координат может быть установлен путем выполнения микрооперации вычитания одноименных координат точек шаговой траектории сформированных в последнем интерполяционном такте. Следует отметить, что в счетчиках 77, 78 формируются координаты точек шаговой траектории с начальной точки вектора, а счетчиках 79, 80 с конечной точки вектора (см.фиг.9).

Для полной определенности будем от содержимого счетчика 79 (хранит координаты точек X с конца вектора) вычитать содержимое счетчика 77 (хранит координаты абсцисс точек вектора, формируемых от его начальной точки). Совершенно аналогично поступаем и со счетчиками, формирующими координаты

У шаговой траектории, а именно, от содержимого счетчика 80 будем вычитать содержимое счетчика 78.

На фиг.5 представлены примеры аппроксимации отрезка прямой при различной четности M и N и условии, что $\Delta X > 0$ и $\Delta Y > 0$.

Рассмотрим указанные примеры более детально.

При четных M и N (фиг.5,а) координаты точек, сформированных в последнем интерполяционном такте a_7 и b_7 , будут совпадать по осям X и Y, т.е., отклонение по осям X и Y будет равно 0.

В случае четного M и нечетного N (фиг.5, б) координаты точек a_7 и b_7 будут иметь различия на 1 по осям X и Y.

При нечетном M и четном N (фиг.5, в) координаты точек a_7 и b_7 по оси X будут различаться на 1, а по оси Y будут совпадать.

Если M и N - нечетные (фиг.5, г), то отклонение по осям X и Y для координат точек a_7 и b_7 будет равно 1.

На фиг.6-8 представлены все остальные возможные случаи формирования шаговой траектории прямой при различной четности M и N и различных знаках исходных приращений ΔX и ΔY . На приведенных фиг. 5-8 символами δ_x и δ_y обозначены значения отклонений соответственно по осям X и Y, получаемых при вычитании от содержимого счетчика 79 содержимого счетчика 77 и при вычитании от содержимого счетчика 80 содержимого счетчика 78.

Рассогласование δ_x, δ_y может быть и отрицательным (см., например, фиг.6,г).

Значения рассогласования δ_x и δ_y полностью определяются четностью M и N и их знаками.

В табл.3 сведены все возможные значения отклонений по осям X и Y в зависимости от четности M и N, а также от знаков приращений ΔX и ΔY . Функциональная схема, выделяющая три возможных значения отклонений δ , требует больших аппаратных затрат, поскольку такие схемы многоразрядны. Более целесообразно было бы за счет манипулирования сигналами переноса и младших разрядов вычитательной свести значения рассогласования только к нулю. В этом случае требуется только схема выделения нулевого состояния, практическая реализация которой достаточно проста, например, в виде многовходного элемента ИЛИ (см.фиг.19). При такой процедуре вычисления отклонений входной сигнал перекода вычитателя и его младший разряд является функцией от четности большего и

меньшего приращений и их знаков. На фиг.16 представлено функциональное обозначение вычитателя.

В табл. 4 по содержимому табл.3 представлены значения сигналов $P_{вх}$ и $d_{доп}$ в зависимости от четности M, N и их знаков для координат X и Y.

Рассмотрим процесс составления табл.4 на конкретном примере (фиг.6,б).

Координаты точки b_6 для рассматриваемого случая равны (6,2), а точки a_7 - (7,2). Определим рассогласование по оси X. Для этого необходимо произвести вычитание от значения 6 значения 7. Вычитание будем производить в дополнительном коде.

Двоичный код значения 6 равен 0110, а обратный код значения 7 - 1000. Для получения дополнительного кода необходимо к последнему значению добавить 1. Получим 1001. Определим сумму:

$$\begin{array}{r} 0110 \\ 1001 \\ \hline 1111 \end{array}$$

Из последнего результата следует, что для получения нулевого результата необходимо добавление еще одной единицы в младший разряд.

Из приведенного примера получаем, что при результате, равном 1, необходимо добавление единицы, т.е. $d_{доп} = 1$. При этом $P_{вх}$ тоже должно быть равно 1.

Рассмотрим еще один пример (фиг.8,б). Абсцисса точки b_6 равна 8, а точки a_7 - 7. Определим δ_x , для чего к прямому коду числа 8 прибавим дополнительный код числа 7.

$$\begin{array}{r} 0110 \\ 1001 \\ \hline 1111 \end{array}$$

Полученное выражение - ненулевое. Для его достижения, очевидно, нужно входной перенос принять равным 0, т.е. выполнить вычитание в обратном коде. Покажем это. Действительно, обратный код числа 7 равен 1000. Производим вычитание:

$$\begin{array}{r} 1000 \\ 1000 \\ \hline 0000 \end{array}$$

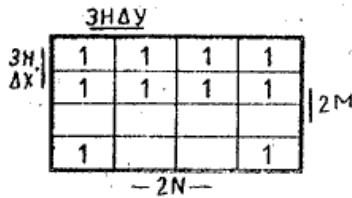
что и необходимо.

Аналогично определяются значения $d_{доп}$ и $P_{вх}$ для остальных случаев.

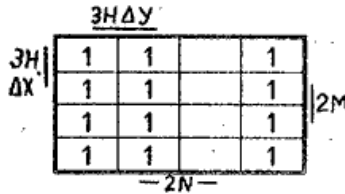
По табл.4 проведем синтез схем для формирования сигналов $P_{вх}$ и $d_{доп}$, для чего составим карты Венча.

$$P_{\text{вх}}^x = 3H \Delta X - 2\bar{M}_x \cdot 2N =$$

$$= 3H \Delta X + 2\bar{M} + 2N$$



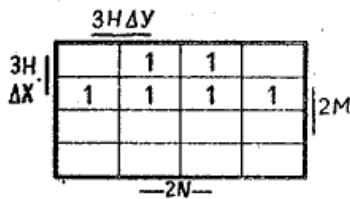
$$P_{\text{вх}}^y = 3H \Delta Y + 2\bar{N}$$



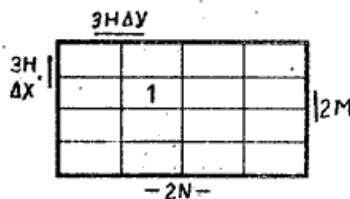
$$d_{\text{доп}}^x = 3H \cdot \Delta X 2M +$$

$$+ 3H \cdot \Delta X 2N =$$

$$= 3H \cdot \Delta X (2M + 2N)$$



$$a_{\text{доп}}^y = 3H \Delta Y 2M 2N$$



Функциональные схемы, формирующие переносы $P_{\text{вх}}^x$ (элементы ИЛИ 81,85), $P_{\text{вх}}^y$ (элементы НЕ 84 и ИЛИ 87) и сигналы $a_{\text{доп}}^x$ (элементы ИЛИ 82 и И 86), $a_{\text{доп}}^y$ (элемент И 83) представлены на фиг.13 в составе функциональной схеме блока контроля.

По табл.5 проведем синтез схемы одного разряда вычитателя при условии, что в таблице символом А обозначено значение одного разряда шины X_2 или Y_2 , а символом В обозначено соответственно значение одного разряда шины X_2 или Y_2 , а символом В обозначено соответственно значение сдви-

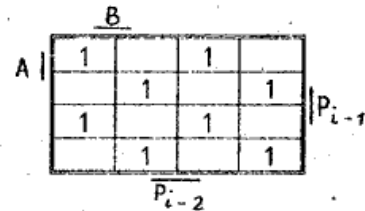
га разряда шины X_1 или Y_1 , для чего также составим карты Венча для значений разницы S и переносов P_{i+1} и P_{i+2} .

$$S = AB \bar{P}_{i-1} \bar{P}_{i-2} + \bar{A} B \bar{P}_{i-1} P_{i-2} + \bar{A} B P_{i-1} \bar{P}_{i-2} +$$

$$5 \quad \bar{A} B P_{i-1} P_{i-2} + \bar{A} \bar{B} \bar{P}_{i-1} \bar{P}_{i-2} + \bar{A} \bar{B} P_{i-1} P_{i-2} + \bar{A} \bar{B} P_{i-1} \bar{P}_{i-2} + \bar{A} \bar{B} P_{i-1} P_{i-2} = \bar{A} B (P_{i-1} \bar{P}_{i-2} + \bar{P}_{i-1} P_{i-2}) +$$

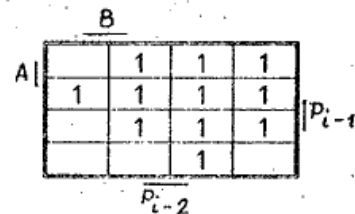
$$\bar{A} \bar{B} (P_{i-1} \bar{P}_{i-2} + \bar{P}_{i-1} P_{i-2}) + \bar{A} B (P_{i-1} \bar{P}_{i-2} + \bar{P}_{i-1} P_{i-2}) +$$

$$10 \quad \bar{A} \bar{B} (P_{i-1} \bar{P}_{i-2} + \bar{P}_{i-1} P_{i-2}) = (P_{i-1} \bar{P}_{i-2} + \bar{P}_{i-1} P_{i-2}) (\bar{A} B + \bar{A} \bar{B}) + (P_{i-1} \bar{P}_{i-2} + \bar{P}_{i-1} P_{i-2}) (\bar{A} B + \bar{A} \bar{B})$$

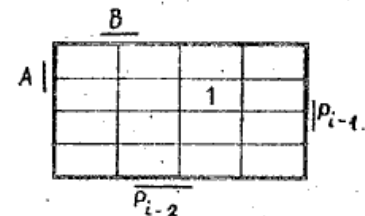


$$P_{i+1} = AP_{i-1} + P_{i-2} B + AP_{i-2} + \bar{A} B + P_{i-1} P_{i-2}$$

$$20 \quad + P_{i-1} B = A(P_{i-1} + P_{i-2}) + B (P_{i-1} + P_{i-2}) + \bar{A} B + P_{i-1} P_{i-2}$$



$$P_{i+2} = \bar{A} B P_{i-1} P_{i-2}$$



Функциональная схема вычитателя представлена на фиг.17. Поскольку в последнем и предпоследнем разрядах вычитателя значения выходных переносов соответственно P_{i-1} , P_{i-2} для дальнейших вычислений не нужны, то с целью уменьшения аппаратных затрат значения этих переносов вообще не формируются. Функциональная схема всех остальных разрядов вычитателя представлена на фиг.18.

Граф-схема алгоритма работы интерполятора приведена на фиг.10. Рассмотрим работу блока 9 управления. Для избежания гонок и состязаний при синтезе блока был использован принцип единой временной организации.

В цикле подготовки в триггерах 45 и 46 передним фронтом сигнала на втором 12 входе интерполятора запоминаются соответственно младшие разряды М и N, кото-

рые указывают об четности и нечетности исходных приращений. Нулевым уровнем сигнала на втором 12 входе интерполятора устанавливается в единичное состояние триггер 62, что запрещает в цикле подготовки работы координатных счетчиков 77-80. Последнее исключает возможные срабатывания указанных счетчиков, например, при переходе триггера 62 из нулевого в единичное состояние. Единичное состояние триггера 62 запрещает прохождение синхроимпульсов записи выходных координат во внешнюю память, формируемых на выходе элемента 63.

Нулевой уровень сигнала на втором 12 входе интерполятора переводит триггер 60 в нулевое состояние, что приводит к нулевому уровню сигнала на выходе элемента 64. Указанный сигнал является сигналом "Конец интерполяции". Передним фронтом сигнала на входе 12 интерполятора (указанным фронтом сигнала разрешается работа интерполятора) устанавливается в единичное состояние триггер 43. При появлении после этого переднего фронта сигнала на выходе формирователя импульсов 48 устанавливается в единичное состояние триггер 47, что разрешает прохождение импульсной последовательности от формирователя 48 на выходы элементов 51 и 52. Указанные действия по запуску интерполятора обеспечивают присинхронизированную его работу к переднему фронту импульса от формирователя 48 после поступления сигнала "Пуск" (передний фронт сигнала на входе 12 интерполятора).

В интерполяторе не предусмотрена начальная установка знакового разряда накапливающего сумматора 7. Карта прошивки узла 42 ПЗУ, приведенная в табл. 2, составлена таким образом, чтобы обеспечить правильную работу интерполятора до момента обнуления знакового разряда накапливающего сумматора 7.

Поскольку исходное состояние второго 50 регистра нулевое, то с приходом через элемент 51 первого импульса от формирователя 48 в регистре 49 запомнится первая микрокоманда, имеющая адрес 0000 или 1000 в зависимости от значения знакового разряда сумматора 7. Микрокоманды по указанным адресам идентичны и имеют один и тот же адресный переход (содержимое регистра 50) - 001. Во втором такте, следовательно, будут выполняться микрокоманды с адресами 1001 или 0001, которые также идентичны и имеют адресный переход 010. Во втором такте цикла подготовки из большего приращения вычитается меньшее и, следовательно, знаковый разряд сумматора 7 принимает нулевое состояние.

Дальнейшие переходы производятся в соответствии с таблицей, представленной на фиг. 9, узла 42 постоянной памяти.

Временная работа блока 9 управления. По окончании цикла подготовки (см. граф-схему алгоритма работы интерполятора карту прошивки блока 42 и временную диаграмму работы интерполятора в цикле подготовки (фиг. 12) на выходах 69 и 70 регистра 49 устанавливается уровень логической единицы, который разрешает прохождение импульса на счетчик 4 через элемент 56, на накапливающий сумматор 7 через элемент 37.

Единичный уровень сигнала на выходе 69 первого регистра 49 при единичном уровне сигнала на инверсном выходе формирователя импульсов 48 приводит к установке триггера 62 в нулевое состояние. Последнее разрешает прохождение импульсов от формирователя 48 через элемент ИЛИ 63. Под воздействием импульсной последовательности на выходе элемента ИЛИ 63 происходит запись выходных координат во внешнюю память.

Распределение управляющих воздействий по отношению к опорной импульсной последовательности, формируемой элементом 48, приведена на фиг. 11.

С каждым импульсом, формируемым на выходе элемента И 56, содержимое счетчика 4 уменьшается на единицу. После поступления на вычитающий вход счетчика $[M/2]$ импульсов на его выходе формируется сигнал переноса, который поступает на четвертый 25 вход блока 9 управления. При наличии сигнала переноса счетчика (нулевой уровень сигнала) и появлении переднего фронта сигнала на прямом выходе формирователя импульсов 48 триггер 60 устанавливается в состояние логической единицы, что в свою очередь приводит к переводу триггеров 43 и 47 в нулевое состояние, а также обнулению регистров 49 и 50. Нулевое состояние триггера 47 запрещает прохождение импульсов через логические элементы 51 и 52, а нулевое состояние регистра 49 приводит к прекращению передачи импульсных последовательностей через элементы 56, 57, 58. Процесс интерполяции отрезка прямой закончен, однако для обеспечения записи последних выходных приращений во внешнюю память предусмотрена установка триггера 62. В единичное состояние только передним фронтом следующего синхроимпульса от формирователя импульсов 48. Процесс интерполяции и запись выходных приращений закончены. Об этом сигнализирует единичный уровень сигнала на выходе элемента 64 И, который появляется при установке триггера 60 и 62 в единичное

состояние. В этом случае интерполятор готов к принятию приращений следующего интерполируемого отрезка прямой.

Рассмотрим характерную особенность работы блока 9 управления. Как было показано выше, при четном M и нечетном N сочетание шаговых приращений в центре отрезка должно быть равным 01 (фиг.5,б). Для обеспечения указанного введено 2 триггера 45 и 46, которые хранят значение признаков, определяющих четность и нечетность M и N . В частности, при четном M и нечетном N , а также при наличии сигнала переноса счетчика 4 на всех входах элемента ИЛИ-НЕ 55 будут уровни логического нуля, что, в свою очередь, приведет к появлению логической единицы на выходе элемента ИЛИ-НЕ. Указанным уровнем в последнем интерполяционном такте запрещается счет пары счетчиков (79,80). При этом пара счетчиков (77,78) отработает горизонтальный шаг. Указанные действия и приведут к формированию сочетания шаговых приращений по ведомой координате в центре отрезка, равному 01.

Блок 8 выходных координат работает следующим образом. При задании исходного отрезка прямой в триггеры 73,76 записываются соответственно знаки приращений ΔX , ΔY (положительному знаку соответствует единичное состояние). При этом в триггере 71 запоминается признак, определяющий мажоритарность исходных приращений ΔX и ΔY , причем единичное состояние триггера 71 имеет место при $\Delta X \geq \Delta Y$.

В зависимости от состояния триггера 71 и знака оценочной функции на выходах элементов 74 и 75 формируются шаговые приращения, которые поступают на счетные входы координатных счетчиков 77-80. Режим счета пар координатных счетчиков (77,78) и (79,80) определяют триггеры 73,76. На выходах пар координатных счетчиков (77,78) и (79,80) формируются координаты точек шаговой траектории, которые записываются во внешнюю память задним фронтом сигнала, формируемым на втором 22 выходе интерполятора.

Из приведенных диаграмм видно, что первый задний фронт сигнала на выходе 22 формируется до момента выдачи первых шаговых приращений, что позволяет записать во внешнюю память начальные (исходящие) точки вектора. После выдачи всех шаговых приращений и изменений под их воздействием состояний координатных счетчиков формируется задний фронт сигнала записи выходных координат.

Процедура контроля следующая. По окончании процесса интерполирования на

выходе 21 "Конец интерполирования" возникает сигнал об окончании аппроксимирующих действий. Если на выходе 41 интерполятора присутствует уровень лог.нуля, интерполирование выполнено верно. В противном случае имеет место ошибка.

В устройстве-прототипе контроль отсутствовал. В предлагаемом устройстве за счет вычисления рассогласования он достигнут, что и определяет технический эффект.

Ф о р м у л а и з о б р е т е н и я

15 Цифровой линейный интерполятор, содержащий сдвиговой регистр координатного приращения, регистр координатного приращения, счетчик импульсов, мультиплексор, блок управления, накапливающий сумматор, блок ключей, группа информационных входов которого соединена с группой парафазных выходов сдвигового регистра координатного приращения, группа выходов - с группой установочных входов накапливающего сумматора, а управляющий вход - с установочным выходом блока управления, управляющий вход которого подключен к выходу знакового разряда накапливающего сумматора, группа информационных входов которого соединена с группой выходов мультиплексора, вход переноса подключен к управляющему выходу блока управления и управляющему входу мультиплексора, суммирующий вход - к 20 первому тактовому выходу блока управления, а группа информационных выходов соединена с группой информационных входов регистра разности координатных приращений, группа выходов которого подключена к 25 первой группе информационных входов мультиплексора, вторая группа информационных входов которого соединена с группой инверсных выходов регистра координатного приращения, а вход записи соединен с 30 управляющим входом сдвига сдвигового регистра координатного приращения и выходом сдвига блока управления, второй тактовый выход которого соединен с вычитающим входом счетчика, выход нуля которого подключен к входу останова блока 35 управления, вход запуска которого соединен с входом "Пуск" интерполятора, входами записи счетчика, регистра координатного приращения и входом записи сдвигового регистра координатного приращения, группа информационных входов которого подключена к первой группе информационных входов интерполятора, вторая группа информационных входов которого соединена с группа информаци-

онных входов регистра координатного приращения, вход начальной установки блока управления является входом начальной установки интерполятора, а также блок формирования выходных координат, первый и второй знаковые входы и управляющий вход которого являются соответственно, первым, вторым знаковыми и управляющим входами интерполятора, первая и вторая группы информационных выходов блока формирования выходных координат является первой и второй группами информационных выходов интерполятора, первый и второй тактовые входы которого соединены, соответственно, с третьим и четвертым тактовыми выходами блока управления, первый и второй входы запрета соединены соответственно с первым и вторым выходами запрета блока управления, выход "Конец интерполирования" и выход записи которого являются, соответственно выходом "Конец интерполирования" и стробирующим выходом интерполятора, третья и четвертая группы информационных входов интерполятора подключены соответственно к первой и второй группам информационных входов блока формирования выходных координат, первый и второй установочные входы которого являются, соответственно первым и вторым установочными входами интерполятора, а вход записи соединен с входом "Пуск" интерполятора, первый и второй информационные входы блока управления подключены, соответственно к младшим разрядам первой и второй групп информационных входов интерполятора, при этом, i -й разряд ($i=1, n-1$) группы информационных входов счетчика соединен с $(i+1)$ -м разрядом первой группы информационных входов интерполятора, где n - разрядность этой группы, о т л и ч а ю щ и с я тем, что, с целью повышения надежности интерполятора путем организации контроля, в него введен блок контроля, выход которого подключен к пятому выходу интерполятора, третий и четвертый входы которого соединены, соответственно, с первым и вторым входами блока контроля, третий и четвертый входы которого подключены соответственно, к выходу четности и нечетности исходных приращений блока управления, первая и вторая

5 группы входов блока контроля соединены, соответственно, с первой и второй группами информационных выходов блока формирования выходных координат, при этом блок контроля содержит четыре элемента ИЛИ, два элемента И, инвертор, элемент ИЛИ-НЕ, первый и второй вычитатели, первый и второй блоки выделения нулевого состояния, выходы которых подключены соответственно, к первому и второму входам первого элемента ИЛИ, выход которого соединен с выходом блока контроля, первый вход которого подключен к вторым входам второго элемента ИЛИ, первого элемента И, 10 выход которого соединен с дополнительным входом младшего разряда первого вычитателя, выходы которого подключены, соответственно, к входам первого блока выделения нулевого состояния, второй вход блока контроля соединен с третьим входом второго элемента И и с вторым входом 15 третьего элемента ИЛИ, выход которого подключен к входу переноса второго вычитателя, выходы которого соединены, соответственно с входами второго блока выделения нулевого состояния, первая и 20 вторая группы информационных входов второго вычитателя подключены соответственно к группе входов первой и второй групп входов блока, дополнительный вход 30 младшего разряда вычитателя соединен с выходом второго элемента И, второй вход которого подключен к третьему входу блока контроля, первому входу элемента ИЛИ-НЕ, первому входу четвертого элемента ИЛИ, выход которого соединен с первым входом первого элемента И, четвертый вход 35 блока контроля подключен к второму входу элемента ИЛИ-НЕ, второму входу четвертого элемента ИЛИ, первому входу второго элемента И, входу инвертора, выход которого соединен с первым входом третьего элемента ИЛИ, вход переноса первого вычитателя подключен к выходу второго 40 элемента ИЛИ, первый вход которого соединен с выходом элемента ИЛИ-НЕ, первая и вторая группы информационных входов первого вычитателя подключены соответственно к группе входов первой и второй 45 групп входов блока контроля.

Таблица 1

	Четность M	Четность N	Шаговые приращения в центре последовательности
$M \geq 2$	0	0	00 или 11
	0	1	01
	1	0	0
	1	1	1
$M \leq 2$	0	0	11 или 10
	0	1	10
	1	0	0
	1	1	1

Таблица 2

Интерполяционный такт	Значение шагового приращения по ведомой координате	Точка	Координаты точки	Точка	Координаты точки
0	-	a_0	$X_0=2$ $Y_0=3$	a_{13}	$X_{12}=13$ $Y_{12}=7$
1	0	a_2	$X_1=2+1=3$ $Y_1=3+0=3$	a_{12}	$X_{11}=13-1=12$ $Y_{11}=7-0=7$
2	1	a_2	$X_2=3+1=4$ $Y_2=3+1=4$	a_{11}	$X_{10}=12-1=11$ $Y_{10}=7-1=6$
3	0	a_3	$X_3=4+1=5$ $Y_3=4+0=4$	a_{10}	$X_9=11-1=10$ $Y_9=6-0=6$
4	0	a_4	$X_4=5+1=6$ $Y_4=4+0=4$	a_9	$X_8=10-1=9$ $Y_8=6-0=6$
5	1	a_5	$X_5=6+1=7$ $Y_5=4+1=5$	a_8	$X_7=9-1=8$ $Y_7=6-1=5$

Таблица 3

ЗН. ΔX	ЗН. ΔY	Четн. M	Четн. N	δ_x	δ_y
0	0	0	0	0	0
0	0	0	0	0	0
0	0	1	1	1	1
0	0	1	0	1	0
0	1	1	1	1	1
0	1	0	0	0	0
0	1	1	1	1	0
0	1	1	0	1	0
1	0	0	1	1	-1
1	0	0	0	0	0
1	0	1	1	-1	1
1	0	1	0	-1	0
1	1	0	1	-1	1
1	1	0	0	0	0
1	1	0	1	-1	0

Продолжение таблицы 3

ЗН. ΔX	ЗН. ΔY	Четн. M	Четн. N	δ_x	δ_y
1	1	1	0	-1	0
1	1	1	1	-1	-1

Таблица 4

ЗН. ΔX	ЗН. ΔY	Четн. M	Четн. N	$P_{\text{вх}}^x$	$P_{\text{вх}}^y$	$a_{\text{доп}}^x$	$a_{\text{доп}}^y$
0	0	0	0	1	1	0	0
0	0	0	1	0	0	0	0
0	0	1	0	0	1	0	0
0	0	1	1	0	0	0	0
0	1	0	0	1	1	0	0
0	1	0	1	0	1	0	0
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	1
1	0	0	0	1	1	0	0
1	0	0	1	1	0	1	0
1	0	1	0	1	1	1	0
1	0	1	1	1	0	1	0
1	1	0	0	1	1	1	0
1	1	0	1	1	1	1	0
1	1	1	0	1	1	1	0
1	1	1	1	1	1	1	1

Таблица 5

A	B	P_{i-2}	P_{i-1}	S	P_{i+1}	P_{i+2}
0	0	0	0	1	0	0
0	0	0	1	0	1	0
0	0	1	0	0	1	0
0	0	1	1	1	1	0
0	1	0	0	0	0	0
0	1	0	1	1	0	0
0	1	1	0	1	1	0
0	1	1	1	0	1	0
1	0	0	0	1	1	0
1	0	0	1	1	1	0
1	0	1	0	1	1	1
1	0	1	1	0	1	0
1	1	0	0	1	1	0
1	1	0	1	0	1	0
1	1	1	0	0	1	0
1	1	1	1	1	1	0

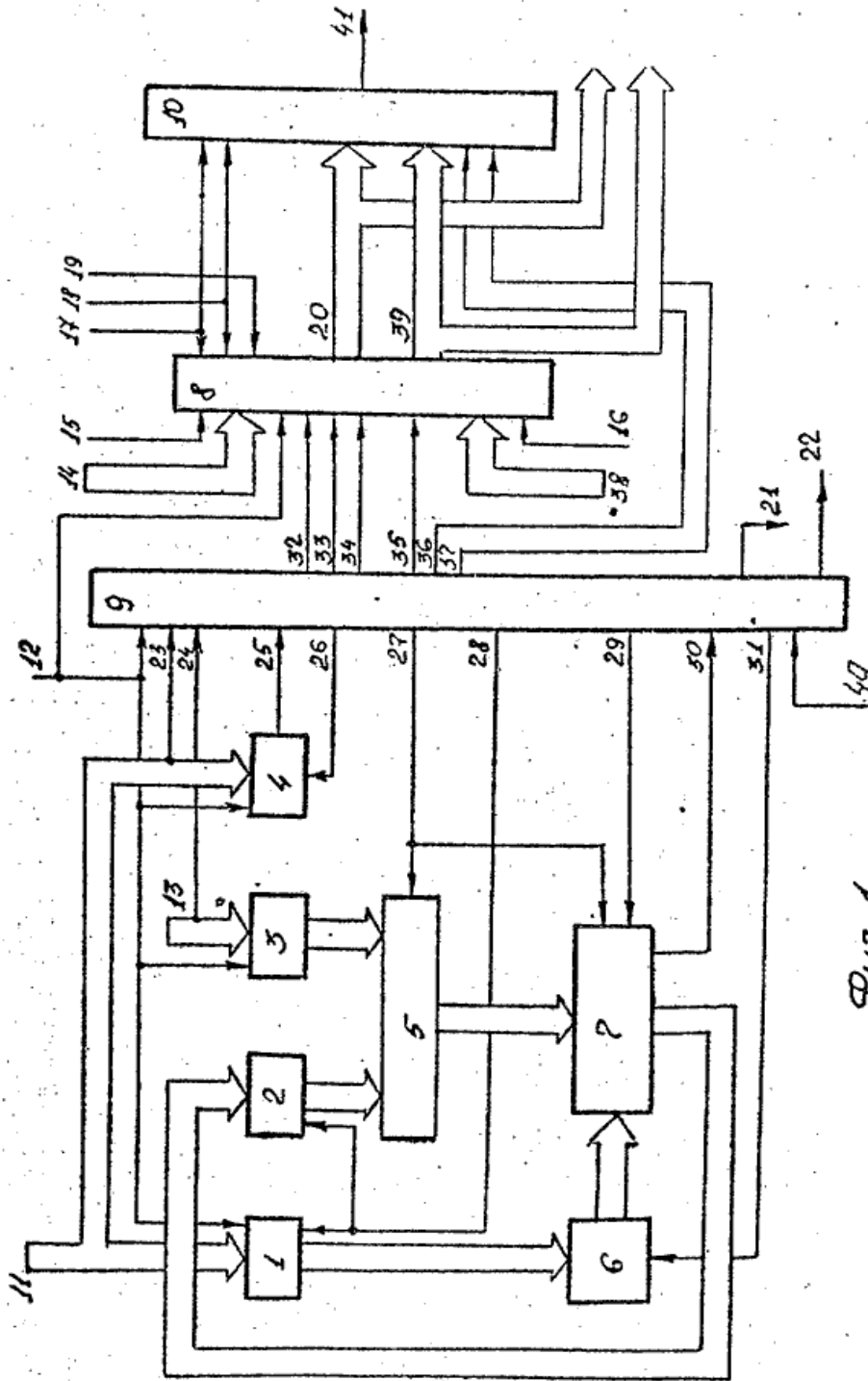


Fig. 1

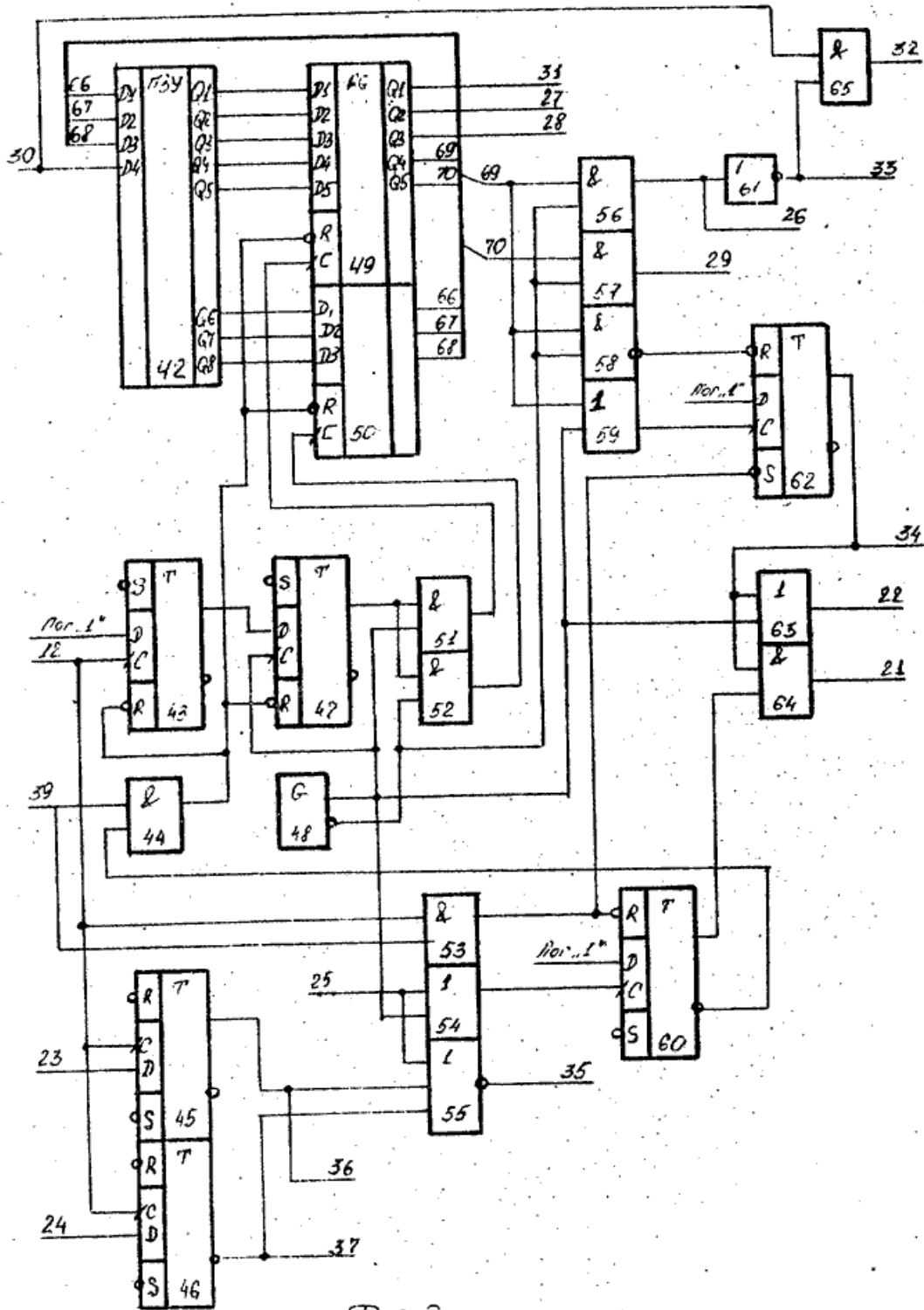
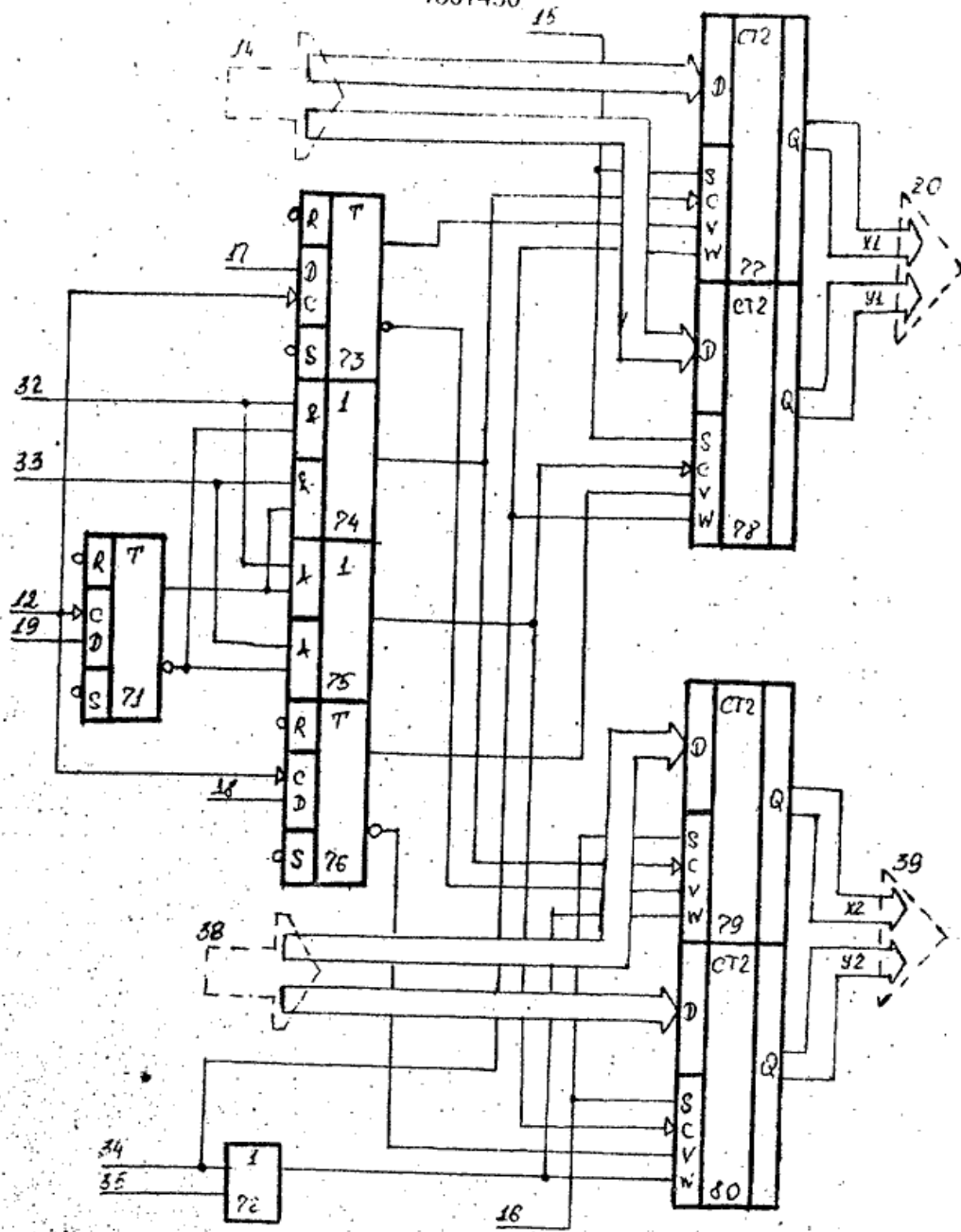
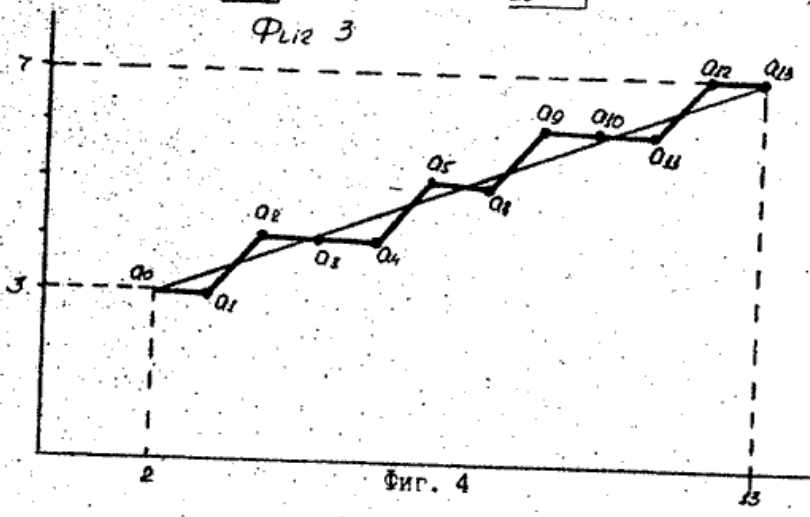


Fig 2



Фиг. 3



Фиг. 4