



УКРАЇНА

(19) **UA** (11) **119336** (13) **U**
(51) МПК

H03F 3/26 (2006.01)

H03K 5/24 (2006.01)

G05B 1/01 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

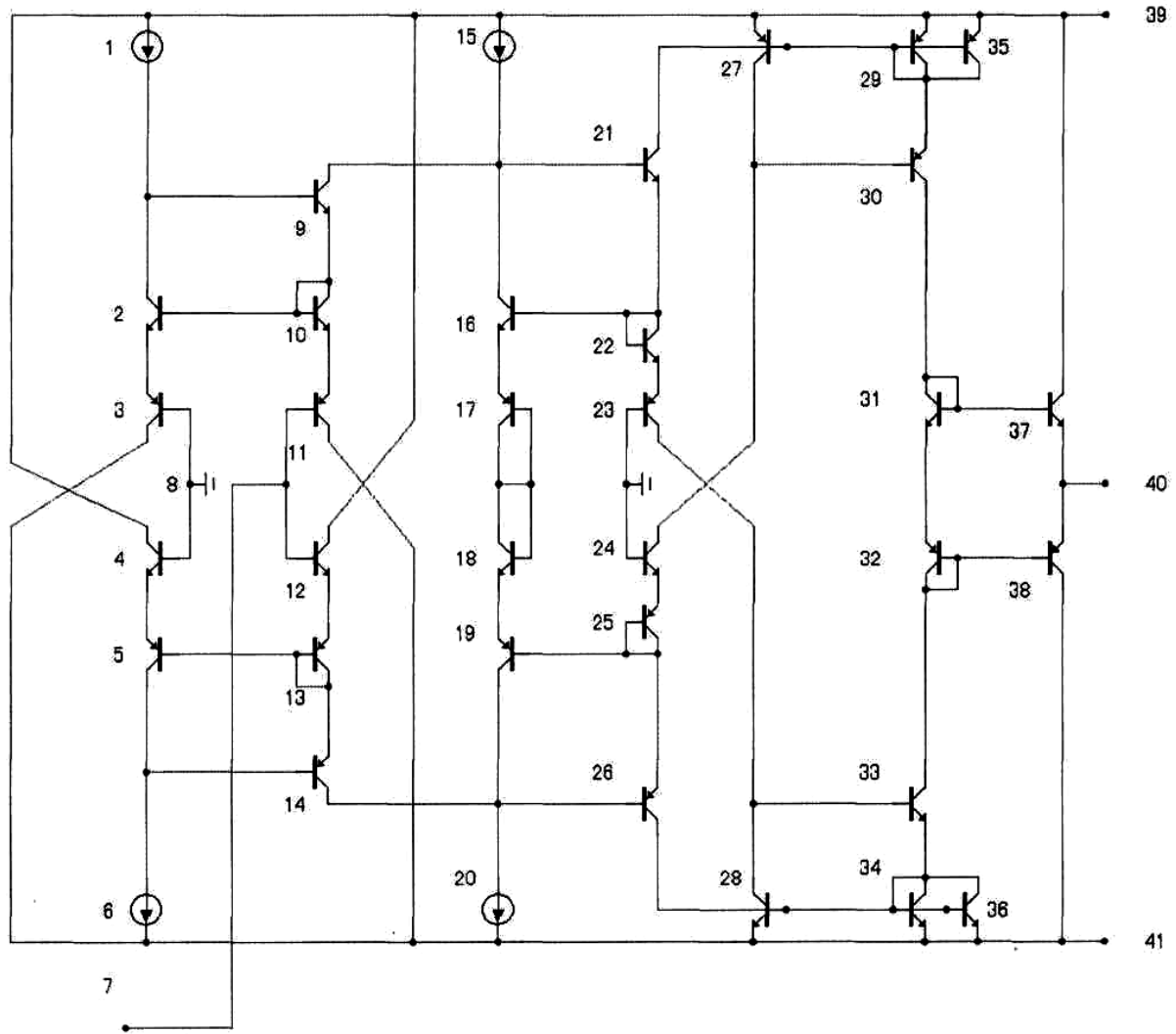
<p>(21) Номер заявки: u 2017 02324</p> <p>(22) Дата подання заявки: 13.03.2017</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.09.2017</p> <p>(46) Публікація відомостей про видачу патенту: 25.09.2017, Бюл.№ 18</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Гарнага Володимир Анатолійович (UA), Лисак Дмитрій Сергійович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця 21021 (UA)</p>
--	--

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори. Додатково введено десять транзисторів.

UA 119336 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму (Multi-stage current feedback amplifier, United States Patent 5,742,154, April 21, 1998), який містить джерело струму, операційний підсилювач, шини додатного і від'ємного живлення, вхідну і вихідну шини, шістнадцять транзисторів, причому вхідну шину з'єднано з емітерами четвертого та п'ятого транзисторів та емітерами дванадцятого та тринадцятого транзисторів відповідно, колектори третього та четвертого транзисторів об'єднано та з'єднано з базами першого та четвертого транзисторів, колектори п'ятого та шостого транзисторів об'єднано та з'єднано з базами другого та п'ятого транзисторів, емітери першого та другого транзисторів об'єднано між собою, бази третього та дев'ятого транзисторів об'єднано і з'єднано з колектором дев'ятого транзистора і першим входом джерела струму, бази шостого та десятого транзисторів об'єднано і з'єднано з колектором десятого транзистора і другим входом джерела струму, бази дванадцятого та тринадцятого транзисторів з'єднано з базами четвертого та п'ятого транзисторів відповідно, бази сьомого та одинадцятого транзисторів об'єднано та з'єднано з колекторами сьомого та першого транзисторів, бази восьмого та чотирнадцятого транзисторів об'єднано та з'єднано з колекторами восьмого та другого транзисторів, колектори одинадцятого та дванадцятого транзисторів об'єднано і з'єднано з базою п'ятнадцятого транзистора, колектори тринадцятого та чотирнадцятого транзисторів об'єднано і з'єднано з базою шістнадцятого транзистора, колектори п'ятнадцятого та шістнадцятого транзисторів з'єднано з входом операційного підсилювача, вихід операційного підсилювача з'єднано з вихідною шиною, емітери третього, сьомого, дев'ятого, одинадцятого та п'ятнадцятого транзисторів підключено до шини додатного живлення, емітери шостого, восьмого, десятого, чотирнадцятого та шістнадцятого транзисторів підключено до шини від'ємного живлення. Недоліком пристрою є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

За прототип вибрано двотактний симетричний підсилювач струму (патент України на корисну модель №107585 Н03К 5/24, G05B 1/01, опубл. 10.06.2016, бюл. №11), який містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому вхідну шину з'єднано з емітерами четвертого та п'ятого транзисторів, емітер третього та колектор четвертого транзисторів об'єднано та з'єднано з базами першого та четвертого транзисторів, колектор п'ятого та емітер шостого транзисторів об'єднано та з'єднано з базами другого та п'ятого транзисторів, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу третього транзистора з'єднано з колектором першого транзистора та другим входом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора та першим входом другого джерела струму, колектори третього та сьомого транзисторів об'єднано та з'єднано з базою дев'ятого транзистора та другим входом третього джерела струму, колектори шостого та восьмого транзисторів об'єднано та з'єднано з базою десятого транзистора та першим входом четвертого джерела струму, емітер сьомого транзистора об'єднано з емітером восьмого транзистора, емітер дев'ятого транзистора з'єднано з базою одинадцятого транзистора та другим входом п'ятого джерела струму, емітер десятого транзистора з'єднано з базою шістнадцятого транзистора та першим входом шостого джерела струму, колектори дев'ятого та десятого транзисторів з'єднані з шиною нульового потенціалу, емітери дванадцятого та тринадцятого транзисторів об'єднано і з'єднано з базою сьомого транзистора, емітери чотирнадцятого та п'ятнадцятого транзисторів об'єднано і з'єднано з базою восьмого транзистора, бази тринадцятого та чотирнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітер одинадцятого транзистора з'єднано з колектором та базою дванадцятого транзистора, емітер шістнадцятого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор одинадцятого транзистора з'єднано з базами сімнадцятого та дев'ятнадцятого транзисторів, колектор шістнадцятого транзистора з'єднано з базами вісімнадцятого та двадцять другого транзисторів, бази сімнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з колектором дев'ятнадцятого та емітером двадцятого транзисторів та другим входом сьомого джерела струму, бази вісімнадцятого та двадцять другого транзисторів об'єднано та з'єднано з колектором двадцять другого та емітером двадцять першого транзисторів та першим входом восьмого джерела струму, колектори чотирнадцятого та сімнадцятого транзисторів об'єднано та з'єднано з базою двадцятого транзистора, колектори тринадцятого та вісімнадцятого транзисторів об'єднано та з'єднано з базою двадцять першого транзистора, перші входи першого, третього, п'ятого та сьомого джерел струму та емітери сімнадцятого та дев'ятнадцятого транзисторів підключено до шини додатного живлення, другі входи другого, четвертого, шостого та восьмого джерел струму

та емітери вісімнадцятого та двадцять другого транзисторів підключено до шини від'ємного живлення, колектори двадцятого та двадцять першого транзисторів з'єднано з вихідною шиною.

Недоліком прототипу є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми, які впливають на точність роботи пристрою і обмежують

5 галузь використання.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи завдяки збільшенню коефіцієнта передачі, це розширює галузь

10 використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматика тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому емітер третього та колектор четвертого транзисторів об'єднано та з'єднано з базами першого і четвертого транзисторів,

15 колектор п'ятого та емітер шостого транзисторів об'єднано та з'єднано з базами другого і п'ятого транзисторів, базу третього транзистора з'єднано з колектором першого транзистора та другим

входом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора і першим входом другого джерела струму, колектори третього та сьомого

20 транзисторів об'єднано і з'єднано з другим входом третього джерела струму, колектори шостого та восьмого транзисторів об'єднано та з'єднано з першим входом четвертого джерела струму,

емітери дванадцятого і тринадцятого транзисторів об'єднано, емітери чотирнадцятого та п'ятнадцятого транзисторів об'єднано, бази тринадцятого і чотирнадцятого транзисторів

25 об'єднано та з'єднано з шиною нульового потенціалу, емітер одинадцятого транзистора з'єднано з колектором і базою дванадцятого транзистора, емітер шістнадцятого транзистора

з'єднано з колектором та базою п'ятнадцятого транзистора, колектор одинадцятого транзистора з'єднано з базами сімнадцятого і дев'ятнадцятого транзисторів, колектор шістнадцятого

30 транзистора з'єднано з базами вісімнадцятого та двадцять другого транзисторів, бази сімнадцятого і дев'ятнадцятого транзисторів об'єднано та з'єднано з колектором

дев'ятнадцятого і емітером двадцятого транзисторів, бази вісімнадцятого та двадцять другого транзисторів об'єднано і з'єднано з колектором двадцять другого та емітером двадцять першого

35 транзисторів, колектори чотирнадцятого і сімнадцятого транзисторів об'єднано та з'єднано з базою двадцятого транзистора, колектори тринадцятого і вісімнадцятого транзисторів об'єднано

та з'єднано з базою двадцять першого транзистора, перші входи першого і третього джерел струму та емітери сімнадцятого і дев'ятнадцятого транзисторів підключено до шини додатного

40 живлення, другі входи другого та четвертого джерел струму і емітери вісімнадцятого та двадцять другого транзисторів підключено до шини від'ємного живлення, введено десять

транзисторів, причому вхідну шину з'єднано з базами двадцять п'ятого та двадцять шостого транзисторів, колектор двадцять п'ятого транзистора з'єднано з шиною від'ємного живлення,

45 колектор двадцять шостого транзистора з'єднано з шиною додатного живлення, емітери двадцять п'ятого та двадцять шостого транзисторів з'єднані з емітерами четвертого та п'ятого

транзисторів відповідно, емітери першого і другого транзисторів з'єднано з емітерами двадцять третього та двадцять четвертого транзисторів відповідно, бази двадцять третього та двадцять

40 четвертого транзисторів об'єднано і з'єднано з шиною нульового потенціалу, колектори третього та сьомого транзисторів об'єднано і з'єднано з базою одинадцятого транзистора, колектори

шостого та восьмого транзисторів об'єднано і з'єднано з базою шістнадцятого транзистора, емітери сьомого та восьмого транзисторів з'єднано з емітерами дев'ятого та десятого

45 транзисторів відповідно, колектори і бази дев'ятого та десятого транзисторів об'єднано і з'єднано між собою, колектор та базу дванадцятого транзистора об'єднано і з'єднано з базою

сьомого транзистора, колектор та база п'ятнадцятого транзистора об'єднані і з'єднані з базою восьмого транзистора, емітер двадцять сьомого транзистора з'єднано з емітером двадцять

50 восьмого транзистора, колектор двадцять сьомого транзистора об'єднано та з'єднано з базами двадцять сьомого, двадцять дев'ятого транзисторів та колектором двадцятого транзистора,

колектор двадцять восьмого транзистора об'єднано і з'єднано з базами двадцять восьмого, тридцятого транзисторів та колектором двадцять першого транзистора, емітери двадцять

55 дев'ятого та тридцятого транзисторів об'єднано і з'єднано з вихідною шиною, емітер тридцять першого транзистора підключено до шини додатного живлення, емітер тридцять другого

транзистора підключено до шини від'ємного живлення.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 8, яку з'єднано з базами двадцять п'ятого 11 та двадцять шостого 12 транзисторів, колектор двадцять п'ятого 11 транзистора з'єднано з шиною від'ємного живлення 41, колектор двадцять шостого 12 транзистора з'єднано з шиною додатного живлення 39, емітери двадцять п'ятого 11 та двадцять шостого 12 транзисторів з'єднані з емітерами четвертого 10 та п'ятого 13 транзисторів відповідно, бази першого 2 та четвертого 10 транзисторів об'єднано і з'єднано з емітером третього 9 та колектором четвертого 10 транзисторів, бази другого 5 та п'ятого 13 транзисторів об'єднано і з'єднано з емітером шостого 14 та колектором п'ятого 13 транзисторів, емітери першого 2 та другого 5 транзисторів з'єднано з емітерами двадцять третього 3 та двадцять четвертого 4 транзисторів, бази двадцять третього 3 та двадцять четвертого 4 транзисторів об'єднано і з'єднано з шиною нульового потенціалу 8, базу третього 9 транзистора з'єднано з колектором першого 2 транзистора та другим входом першого 1 джерела струму, базу шостого 14 транзистора з'єднано з колектором другого 5 транзистора та першим входом другого 6 джерела струму, колектори третього 9 та сьомого 16 транзистора об'єднано і з'єднано з базою одинадцятого 21 транзистора та другим входом третього 15 джерела струму, колектори шостого 14 та восьмого 19 транзистора об'єднано і з'єднано з базою шістнадцятого 26 транзистора та першим входом четвертого 20 джерела струму, емітер сьомого 16 та восьмого 19 транзисторів з'єднано з емітером дев'ятого 17 та десятого 18 транзисторів відповідно, колектори і бази дев'ятого 17 та десятого 18 транзисторів об'єднано і з'єднано між собою, емітери дванадцятого 22 та тринадцятого 23 транзисторів об'єднано, колектор та база дванадцятого 22 транзистора об'єднана і з'єднана з емітером одинадцятого 21 та базою сьомого 16 транзисторів, емітери чотирнадцятого 24 та п'ятнадцятого 25 транзисторів об'єднано, бази тринадцятого 23 та чотирнадцятого 24 транзисторів об'єднано і з'єднано з шиною нульового потенціалу 8, колектори чотирнадцятого 24 та сімнадцятого 27 транзисторів об'єднано і з'єднано з базою двадцятого 30 транзистора, колектори тринадцятого 23 та вісімнадцятого 28 транзисторів об'єднано і з'єднано з базою двадцять першого 33 транзистора, емітер шістнадцятого 26 транзистора з'єднано з колектором та базою п'ятнадцятого 25 транзистора та базою восьмого 19 транзистора, колектор одинадцятого 21 транзистора з'єднано з базами сімнадцятого 27 та дев'ятнадцятого 29 транзисторів, колектор шістнадцятого 26 транзистора з'єднано з базами вісімнадцятого 28 та двадцять другого 34 транзисторів, бази сімнадцятого 27 та дев'ятнадцятого 29 транзисторів об'єднано і з'єднано з колектором дев'ятнадцятого 29 та емітером двадцятого 30 транзисторів, бази вісімнадцятого 28 та двадцять другого 34 транзисторів об'єднано і з'єднано з колектором двадцять другого 34 та емітером двадцять першого 33 транзисторів, емітер двадцять сьомого 31 транзистора з'єднано з емітером двадцять восьмого 32 транзистора, колектор двадцять сьомого 31 транзистора з'єднано та об'єднано з базою двадцять сьомого 31 та двадцять дев'ятого 37 транзисторів та колектором двадцятого транзистора 30, колектор двадцять восьмого 32 транзистора з'єднано та об'єднано з базою двадцять восьмого 32 та тридцятого 38 транзисторів та колектором двадцять першого 33 транзистора, емітери двадцять дев'ятого 37 та тридцятого 38 транзисторів об'єднано і з'єднано з вихідною шиною 40, перші входи першого 1 та третього 15 джерел струму та емітери сімнадцятого 27, дев'ятнадцятого 29, тридцять першого 35 та колектор двадцять дев'ятого 37 транзисторів підключено до шини додатного живлення, другі входи другого 6 та четвертого 20 джерел струму та емітери вісімнадцятого 28, двадцять другого 34, тридцять другого 36 та колектор тридцятого 38 транзисторів підключено до шини від'ємного живлення 41.

45 Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 7. Якщо вхідний струм втікає у схему, то п'ятий 13 та шостий 14 транзистори трохи відкриваються, а третій 9 та четвертий 10 транзистори трохи закриваються, відповідно шістнадцятій 26 транзистор трохи відкривається, а одинадцятий 21 транзистор трохи закривається, відповідно двадцять перший 33 транзистор трохи відкривається, а двадцятій 30 транзистор трохи закривається. При цьому потенціал точки об'єднання колекторів двадцятого 30 та двадцять першого 33 транзисторів наближається до напруги живлення.

Якщо вхідний струм витікає зі схеми, то третій 9 та четвертий 10 транзистори трохи відкриваються, а п'ятий 13 та шостий 14 транзистори трохи закриваються, відповідно одинадцятий 21 транзистор трохи відкривається, а шістнадцятій 26 транзистор трохи закривається, відповідно двадцятій 30 транзистор трохи відкривається, а двадцять перший 33 транзистор трохи закривається. При цьому потенціал точки об'єднання колекторів двадцятого 30 та двадцять першого 33 транзисторів наближається до напруги живлення.

Вхідна 7 та вихідна 40 шини утворюють вхід та вихід схеми.

Шини додатного 39 та від'ємного 41 живлення, а також шина нульового потенціалу 8 задають необхідний рівень напруги для живлення схеми.

Джерело один 1, та два 6 слугують для задання робочого струму вхідного каскаду.

5 Відбивачі на другому 5, п'ятому 13, шостому 14 та першому 2, третьому 9, четвертому 10 транзисторах служать для того, щоб передати струм у шістнадцятий 26 та одинадцятий 21 транзистори відповідно.

Шістнадцятий 26 та одинадцятий 21 транзистори утворюють проміжний підсилювальний каскад.

10 Двадцять третій 3 та двадцять четвертий 4 утворюють прямий вхід інверторів, двадцять п'ятий 11 та двадцять шостий 12 утворюють двотактний вхідний каскад.

Двадцять сьомий 31, двадцять восьмий 32, двадцять дев'ятий 37 та тридцятий 38 утворюють двотактний вихідний каскад.

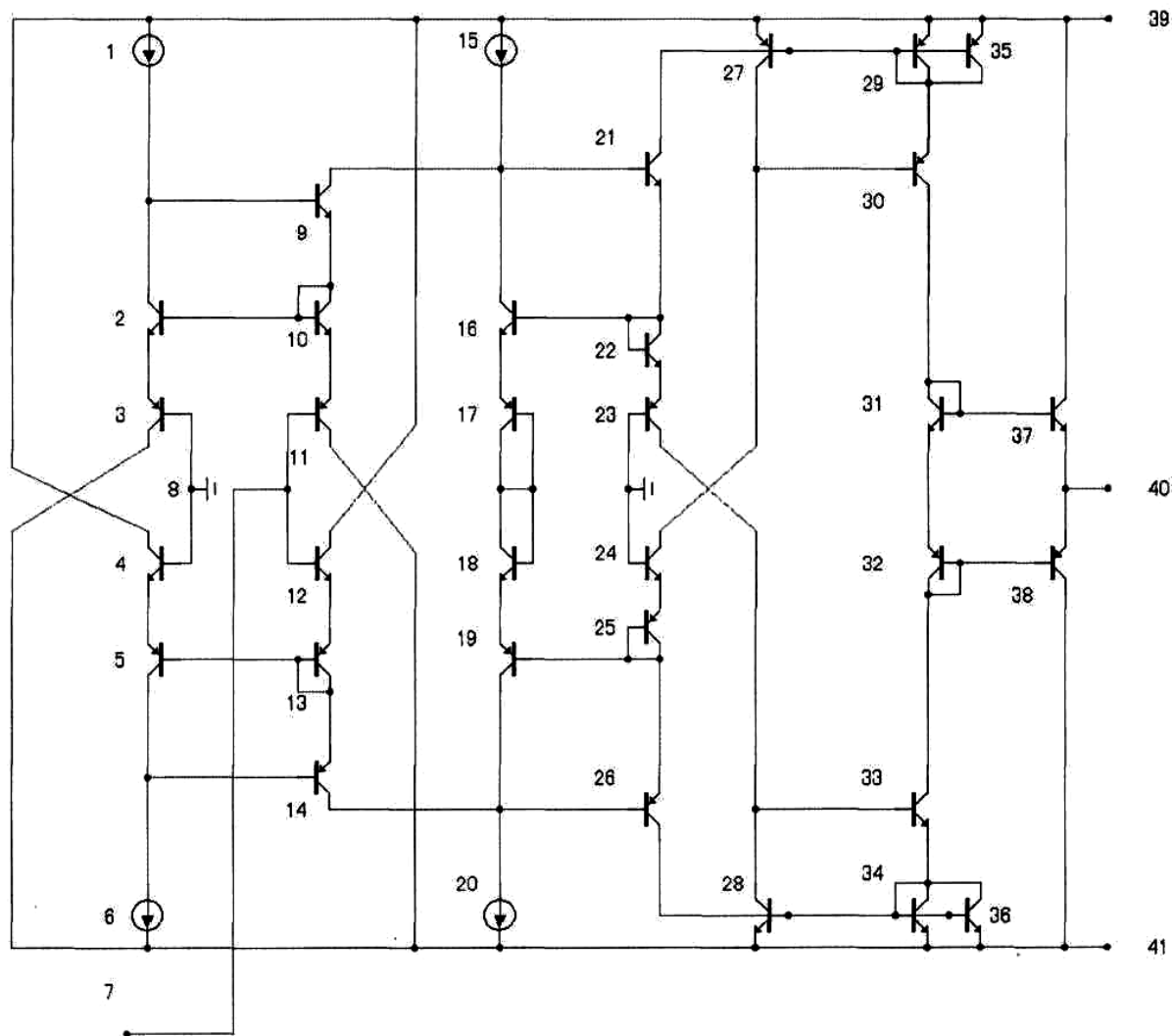
15 Сьомий 16, восьмий 19, дев'ятий 17, десятий 18, дванадцятий 22, тринадцятий 23, чотирнадцятий 24 та п'ятнадцятий 25 транзистори утворюють двонаправлений відбивач струму, який разом з джерелами струму три 15 та чотири 20, які є компенсаторами, та задають режим роботи для транзисторів одинадцять 21 та шістнадцять 26.

20 Відбивачі струму на сімнадцятому 27, дев'ятнадцятому 29, тридцять першому 35 та двадцятому 30 транзисторах з'єднує проміжний каскад з вихідним каскадом схеми, аналогічно відбивачі струму на вісімнадцятому 28, двадцять другому 34, тридцять другому 36 та двадцять першому 33 транзисторах з'єднує проміжний каскад з вихідним каскадом схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

25 Двотактний симетричний підсилювач струму, який містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому емітер третього та колектор четвертого транзисторів об'єднано та з'єднано з базами першого і четвертого транзисторів, колектор п'ятого та емітер шостого транзисторів об'єднано та з'єднано з базами другого і п'ятого транзисторів, базу третього транзистора з'єднано з колектором першого транзистора та другим входом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора і першим входом другого джерела струму, колектори третього та сьомого транзисторів об'єднано і з'єднано з другим входом третього джерела струму, колектори шостого та восьмого транзисторів об'єднано та з'єднано з першим входом четвертого джерела струму, емітери дванадцятого і тринадцятого транзисторів об'єднано, емітери чотирнадцятого та п'ятнадцятого транзисторів об'єднано, бази тринадцятого і чотирнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітер одинадцятого транзистора з'єднано з колектором і базою дванадцятого транзистора, емітер шістнадцятого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор одинадцятого транзистора з'єднано з базами сімнадцятого і дев'ятнадцятого транзисторів, колектор шістнадцятого транзистора з'єднано з базами вісімнадцятого та двадцять другого транзисторів, бази сімнадцятого і дев'ятнадцятого транзисторів об'єднано та з'єднано з колектором дев'ятнадцятого і емітером двадцятого транзисторів, бази вісімнадцятого та двадцять другого транзисторів об'єднано і з'єднано з колектором двадцять другого та емітером двадцять першого транзисторів, колектори чотирнадцятого і сімнадцятого транзисторів об'єднано та з'єднано з базою двадцятого транзистора, колектори тринадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з базою двадцять першого транзистора, перші входи першого і третього джерел струму та емітери сімнадцятого і дев'ятнадцятого транзисторів підключено до шини додатного живлення, другі входи другого та четвертого джерел струму і емітери вісімнадцятого та двадцять другого транзисторів підключено до шини від'ємного живлення, який **відрізняється** тим, що у нього введено десять транзисторів, причому вхідну шину з'єднано з базами двадцять п'ятого та двадцять шостого транзисторів, колектор двадцять п'ятого транзистора з'єднано з шиною від'ємного живлення, колектор двадцять шостого транзистора з'єднано з шиною додатного живлення, емітери двадцять п'ятого та двадцять шостого транзисторів з'єднані з емітерами четвертого та п'ятого транзисторів відповідно, емітери першого і другого транзисторів з'єднано з емітерами двадцять третього та двадцять четвертого транзисторів відповідно, бази двадцять третього та двадцять четвертого транзисторів об'єднано і з'єднано з шиною нульового потенціалу, колектори третього та сьомого транзисторів об'єднано і з'єднано з базою одинадцятого транзистора, колектори шостого та восьмого транзисторів об'єднано і з'єднано з базою шістнадцятого транзистора, емітери сьомого та восьмого транзисторів з'єднано з емітерами дев'ятого та десятого транзисторів відповідно, колектори і бази дев'ятого та десятого

транзисторів об'єднано і з'єднано між собою, колектор та базу дванадцятого транзистора об'єднано і з'єднано з базою сьомого транзистора, колектор та база п'ятнадцятого транзистора об'єднані і з'єднані з базою восьмого транзистора, емітер двадцять сьомого транзистора з'єднано з емітером двадцять восьмого транзистора, колектор двадцять сьомого транзистора об'єднано та з'єднано з базами двадцять сьомого, двадцять дев'ятого транзисторів та колектором двадцятого транзистора, колектор двадцять восьмого транзистора об'єднано і з'єднано з базами двадцять восьмого, тридцятого транзисторів та колектором двадцять першого транзистора, емітери двадцять дев'ятого та тридцятого транзисторів об'єднано і з'єднано з вихідною шиною, емітер тридцять першого транзистора підключено до шини додатного живлення, емітер тридцять другого транзистора підключено до шини від'ємного живлення.



Комп'ютерна верстка Л. Ціхановська

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601