



УКРАЇНА

(19) **UA** (11) **119997** (13) **U**
(51) МПК

H03F 3/26 (2006.01)

H03K 5/22 (2006.01)

G05B 1/01 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

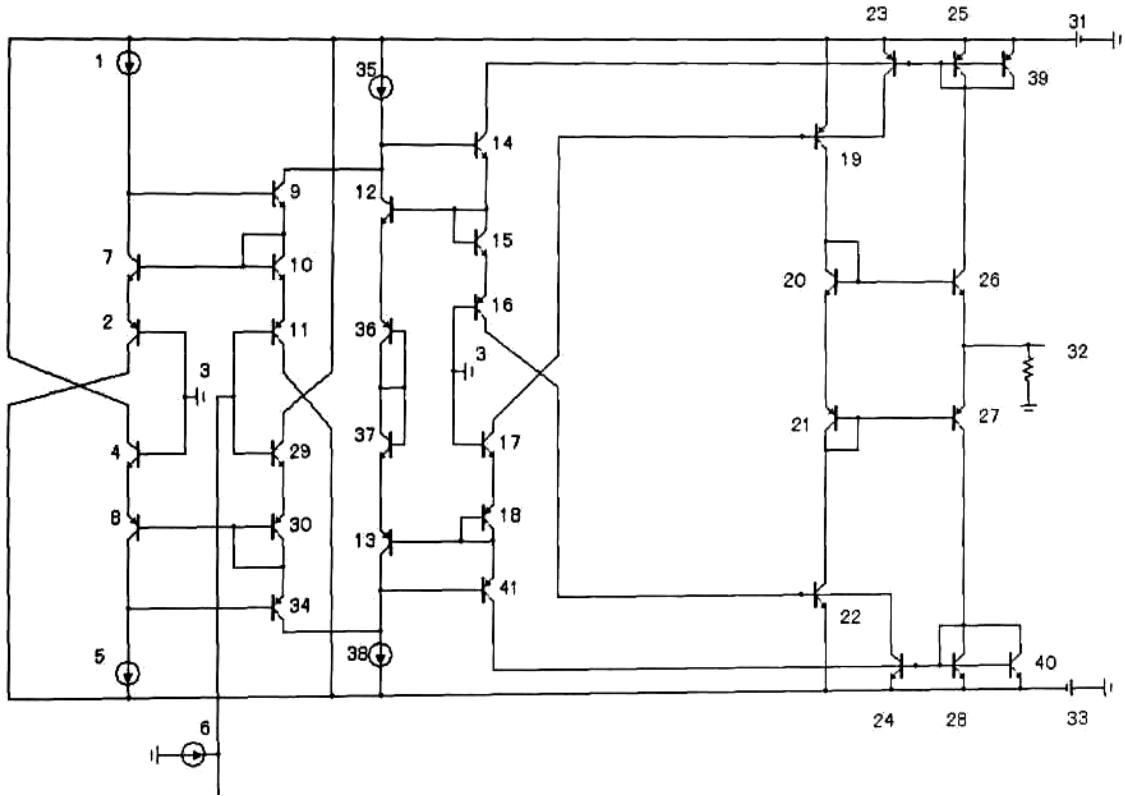
<p>(21) Номер заявки: u 2017 00090</p> <p>(22) Дата подання заявки: 03.01.2017</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.10.2017</p> <p>(46) Публікація відомостей про видачу патенту: 25.10.2017, Бюл.№ 20</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Гарнага Володимир Анатолійович (UA), Бац Андрій Вікторович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
--	--

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить перше джерело струму, перший, п'ятий, шостий транзистори та друге джерело струму, четвертий, дев'ятий, десятий транзистори утворюють схему завдання напруги зміщення на вхідному каскаді. Одинадцятий, дванадцятий, шістнадцятий, сімнадцятий та тринадцятий, чотирнадцятий, вісімнадцятий, дев'ятнадцятий транзистори утворюють двонаправлений відбивач струму. П'ятнадцятий та двадцятий транзистори утворюють проміжний підсилювальний каскад. Двадцять другий, тридцятий, двадцять сьомий, двадцять восьмий та двадцять п'ятий, двадцять шостий, тридцять перший, тридцять другий транзистори відповідно утворюють струмове дзеркало, яке передає на вихідний каскад сигнал. Двадцять третій, двадцять дев'ятий, двадцять четвертий та тридцятий транзистори утворюють вихідний каскад схеми.

UA 119997 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму [Патент України № 69740, Н03К 5/24, G05B 1/01, бюл. № 9, 2012 р.], що містить вхідну шину, яку з'єднано з точкою об'єднання емітерів третього та четвертого транзисторів, емітери першого та другого транзисторів об'єднано, колектори та бази першого і другого транзисторів об'єднано та з'єднано з базами п'ятого та шостого транзисторів, емітери п'ятого та шостого транзисторів об'єднано між собою, бази чотирнадцятого та шістнадцятого транзисторів з'єднано з базами тринадцятого та п'ятнадцятого транзисторів, колектори третього та четвертого транзисторів з'єднано з колекторами восьмого та десятого транзисторів, а також з базами одинадцятого та дванадцятого транзисторів, колектори одинадцятого та дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною, емітери тринадцятого, сьомого, восьмого та одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери п'ятнадцятого, дев'ятого, десятого та дванадцятого транзисторів з'єднано з шиною від'ємного живлення, бази сімнадцятого та вісімнадцятого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, точку об'єднання емітерів п'ятого та шостого транзисторів з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднано з емітерами дев'ятнадцятого та двадцятого транзисторів відповідно, колектори п'ятого та шостого транзисторів з'єднано з колекторами чотирнадцятого та шістнадцятого транзисторів, а також базами дев'ятнадцятого та двадцятого транзисторів відповідно, бази та колектори сьомого та дев'ятого транзисторів об'єднано та з'єднано з базами восьмого та десятого транзисторів, а також колекторами дев'ятнадцятого та двадцятого транзисторів відповідно, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з шинами від'ємного і додатного живлення відповідно, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з першими виводами першого та другого джерел струму, а також з базами третього та четвертого транзисторів відповідно, другі виводи першого та другого джерел струму з'єднано з шинами додатного та від'ємного живлення відповідно, колектор третього транзистора з'єднано з базами чотирнадцятого, тринадцятого та одинадцятого транзисторів, колектор четвертого транзистора з'єднано з базами шістнадцятого, п'ятнадцятого та дванадцятого транзисторів, емітери чотирнадцятого та шістнадцятого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого та п'ятнадцятого транзисторів з'єднано з колекторами одинадцятого та дванадцятого транзисторів відповідно.

Недоліком є низька точність роботи схеми за умови змінення напруги живлення, а також низький коефіцієнт підсилення.

Найближчим аналогом є двотактний симетричний підсилювач струму [Патент № 99336, бюл. № 10, 2015 р.], який містить чотири джерела струму, двадцять чотири транзистори, вхідну шину, яка з'єднана з точкою об'єднання емітерів третього та четвертого транзисторів, колектори третього та четвертого транзисторів з'єднано з колекторами восьмого та десятого транзисторів, бази сімнадцятого та вісімнадцятого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, бази та колектори сьомого та дев'ятого транзисторів об'єднано та з'єднано з базами восьмого та десятого транзисторів, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з шинами від'ємного і додатного живлення відповідно, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з першими виводами першого та другого джерел струму, а також з базами третього та четвертого транзисторів відповідно, емітери восьмого та сьомого транзисторів та другий вивід першого джерела струму з'єднано з шиною додатного живлення відповідно, емітери десятого та дев'ятого транзисторів та другого джерела струму з'єднано з шиною від'ємного живлення, бази чотирнадцятого та тринадцятого транзисторів з'єднано з колекторами третього та четвертого транзисторів, колектори сьомого та дев'ятого транзисторів з'єднано з колекторами шостого та п'ятого транзисторів відповідно, емітери шостого та п'ятого транзисторів об'єднано, емітери дванадцятого та одинадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів, а також з базами шостого та п'ятого транзисторів, емітер тринадцятого транзистора з'єднано з базою другого та колектором двадцять третього транзисторів, бази дванадцятого та одинадцятого транзисторів з'єднано з шиною нульового потенціалу, емітер чотирнадцятого транзистора з'єднано з базою першого та колектором двадцять четвертого транзисторів, колектор дванадцятого транзистора з'єднаний в точці об'єднання баз двадцять третього та шістнадцятого транзисторів, колектор одинадцятого транзистора з'єднаний в точці об'єднання баз двадцять четвертого та п'ятнадцятого транзисторів, бази та колектори п'ятнадцятого та шістнадцятого транзисторів об'єднано, емітери другого, двадцять третього, шістнадцятого транзисторів та другий вихід третього джерела струму з'єднано з шиною від'ємного живлення, емітери першого,

двадцять четвертого, п'ятнадцятого транзисторів та другий вихід четвертого джерела струму з'єднано з шиною додатного живлення, бази та колектори дев'ятнадцятого та двадцятого транзисторів об'єднано та з'єднано з базами двадцять першого та двадцять другого транзисторів, емітери дев'ятнадцятого та двадцятого транзисторів об'єднані, емітери двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з вихідною шиною, колектори першого та другого транзисторів з'єднані з колекторами дев'ятнадцятого та двадцятого транзисторів, колектори п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами двадцять першого та двадцять другого транзисторів, та першими виходами четвертого та третього джерел струму відповідно.

Недоліком є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи завдяки збільшенню коефіцієнта передачі, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, що містить чотири джерела струму, двадцять чотири транзистори, який містить вхідну шину, яка з'єднана з точкою об'єднання емітерів третього та четвертого транзисторів, колектори третього та четвертого транзисторів з'єднано з колекторами восьмого та десятого транзисторів, бази сімнадцятого та вісімнадцятого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, бази та колектори сьомого та дев'ятого транзисторів об'єднано та з'єднано з базами восьмого та десятого транзисторів, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з шинами від'ємного і додатного живлення відповідно, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з першими виводами першого та другого джерел струму, а також з базами третього та четвертого транзисторів відповідно, емітери восьмого та сьомого транзисторів та другий вивід першого джерела струму з'єднано з шиною додатного живлення відповідно, емітери десятого та дев'ятого транзисторів та другого джерела струму з'єднано з шиною від'ємного живлення, бази чотирнадцятого та тринадцятого транзисторів з'єднано з колекторами третього та четвертого транзисторів, колектори сьомого та дев'ятого транзисторів з'єднано з колекторами шостого та п'ятого транзисторів відповідно, емітери шостого та п'ятого транзисторів об'єднано, емітери дванадцятого та одинадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів, а також з базами шостого та п'ятого транзисторів, емітер тринадцятого транзистора з'єднано з базою другого та колектором двадцять третього транзисторів, бази дванадцятого та одинадцятого транзисторів з'єднано з шиною нульового потенціалу, емітер чотирнадцятого транзистора з'єднано з базою першого та колектором двадцять четвертого транзисторів, колектор дванадцятого транзистора з'єднаний в точці об'єднання баз двадцять третього та шістнадцятого транзисторів, колектор одинадцятого транзистора з'єднаний в точці об'єднання баз двадцять четвертого та п'ятнадцятого транзисторів, бази та колектори п'ятнадцятого та шістнадцятого транзисторів об'єднано, емітери другого, двадцять третього, шістнадцятого транзисторів та другий вихід третього джерела струму з'єднано з шиною від'ємного живлення, емітери першого, двадцять четвертого, п'ятнадцятого транзисторів та другий вихід четвертого джерела струму з'єднано з шиною додатного живлення, бази та колектори дев'ятнадцятого та двадцятого транзисторів об'єднано та з'єднано з базами двадцять першого та двадцять другого транзисторів, емітери дев'ятнадцятого та двадцятого транзисторів об'єднані, емітери двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з вихідною шиною, колектори першого та другого транзисторів з'єднані з колекторами дев'ятнадцятого та двадцятого транзисторів, колектори п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами двадцять першого та двадцять другого транзисторів, та першими виходами четвертого та третього джерел струму відповідно, введено вісім транзисторів, причому емітери другого та третього транзисторів з'єднано з емітерами першого та четвертого транзисторів, колектори першого та четвертого транзисторів з'єднано з першим та другим джерелами струму, перший вивід першого джерела струму з'єднано з шиною додатного живлення, другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, вхідну шину з'єднано з точкою об'єднання баз сьомого та восьмого транзисторів, емітери сьомого та восьмого транзисторів з'єднано з емітерами шостого та дев'ятого транзисторів, базу шостого та дев'ятого транзисторів об'єднано з базами першого та четвертого транзисторів, базу п'ятого транзистора об'єднано з колектором першого транзистора та другим виводом першого джерела струму, базу десятого транзистора об'єднано з колектором четвертого транзистора та першим виводом другого

джерела струму, колектори шостого та дев'ятого транзисторів об'єднано та з'єднано з базами першого та четвертого транзисторів, колектор шостого та дев'ятого транзисторів з'єднано з емітерами п'ятого та десятого транзисторів, колектори сьомого та восьмого транзисторів з'єднано з шинами додатного та від'ємного живлення, перший вивід третього джерела струму з'єднано з шиною додатного живлення, другий вивід четвертого джерела струму з'єднано з шиною від'ємного живлення, колектор п'ятого транзистора з'єднано з другим виводом третього джерела струму та колектором одинадцятого транзистора, колектор десятого транзистора з'єднано з першим виводом четвертого джерела струму та колектором чотирнадцятого транзистора, емітер одинадцятого та чотирнадцятого транзисторів з'єднано з емітерами дванадцятого та тринадцятого транзисторів, бази дванадцятого та тринадцятого транзисторів об'єднано та з'єднано з колекторами дванадцятого та тринадцятого транзисторів, базу п'ятнадцятого транзистора з'єднано з другим виводом третього джерела струму та колектором одинадцятого транзистора, базу двадцятого транзистора з'єднано з першим виводом четвертого джерела струму та колектором чотирнадцятого транзистора, бази шістнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з базами одинадцятого та чотирнадцятого транзисторів та з колекторами п'ятнадцятого та двадцятого транзисторів, емітери шістнадцятого та дев'ятнадцятого транзисторів з'єднано з емітерами сімнадцятого та вісімнадцятого транзисторів, колектори п'ятнадцятого та двадцятого транзисторів з'єднано з базами двадцять першого, двадцять сьомого, двадцять восьмого та двадцять шостого, тридцять першого, тридцять другого транзисторів, колектори двадцять восьмого та тридцять другого транзисторів з'єднано з базами двадцять першого, двадцять сьомого та двадцять шостого, тридцять першого транзисторів відповідно.

Суть корисної моделі пояснюється кресленням, де представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 6, яку з'єднано з точкою об'єднання баз сьомого 12 та восьмого 29 транзисторів, емітери другого 2 та третього 4 транзисторів з'єднано з емітерами першого 7 та четвертого 8 транзисторів, колектори першого 7 та четвертого 8 транзисторів з'єднано з першим 7 та другим джерелами струму, перший вивід першого 1 джерела струму з'єднано з шиною додатного живлення 31, другий вивід другого 5 джерела струму з'єднано з шиною від'ємного живлення 33, емітери сьомого 12 та восьмого транзисторів 29 з'єднано з емітерами шостого 10 та дев'ятого 30 транзисторів, базу шостого 10 та дев'ятого 30 транзисторів об'єднано з базами першого 7 та четвертого 8 транзисторів, базу п'ятого 9 транзистора об'єднано з колектором першого 7 транзистора та другим виводом першого 1 джерела струму, базу десятого 34 транзистора об'єднано з колектором четвертого 8 транзистора та першим виводом другого 5 джерела струму, колектори шостого 10 та дев'ятого 30 транзисторів об'єднано та з'єднано з базами першого 7 та четвертого 8 транзисторів, колектор шостого 10 та дев'ятого 30 транзисторів з'єднано з емітерами п'ятого 9 та десятого 34 транзисторів, колектори сьомого 11 та восьмого 29 транзисторів з'єднано з шинами додатного 31 та від'ємного живлення 33, перший вивід третього 35 джерела струму з'єднано з шиною додатного 31 живлення, другий вивід четвертого 38 джерела струму з'єднано з шиною від'ємного живлення 33, колектор п'ятого 9 транзистора з'єднано з другим виводом третього 35 джерела струму та колектором одинадцятого 12 транзистора, колектор десятого 34 транзистора з'єднано з першим виводом четвертого 38 джерела струму та колектором чотирнадцятого 13 транзистора, емітер одинадцятого 12 та чотирнадцятого 13 транзисторів з'єднано з емітерами дванадцятого 36 та тринадцятого 37 транзисторів, бази дванадцятого 36 та тринадцятого 37 транзисторів об'єднано та з'єднано з колекторами дванадцятого 36 та тринадцятого 37 транзисторів, базу п'ятнадцятого 14 транзистора з'єднано з другим виводом третього 35 джерела струму та колектором одинадцятого 12 транзистора, базу двадцятого 36 транзистора з'єднано з першим виводом четвертого 38 джерела струму та колектором чотирнадцятого 13 транзистора, бази шістнадцятого 15 та дев'ятнадцятого 18 транзисторів об'єднано та з'єднано з базами одинадцятого 12 та чотирнадцятого 13 транзисторів та з колекторами п'ятнадцятого 14 та двадцятого 41 транзисторів, емітери шістнадцятого 15 та дев'ятнадцятого 18 транзисторів з'єднано з емітерами сімнадцятого 16 та вісімнадцятого 17 транзисторів, колектори п'ятнадцятого 14 та двадцятого 41 транзисторів з'єднано з базами двадцять першого 23, двадцять сьомого 25, двадцять восьмого 39 та двадцять шостого 24, тридцять першого 28, тридцять другого 40 транзисторів, колектори двадцять восьмого 39 та тридцять другого 40 транзисторів з'єднано з базами двадцять першого 23, двадцять сьомого 25 та двадцять шостого 24, тридцять першого 28 транзисторів, колектори другого 2 та третього 4 транзисторів з'єднано з шинами від'ємного 33 та додатного 31 живлення, бази другого 2 та третього 4 транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу 3, бази сімнадцятого 16 та

вісімнадцятого 17 транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу 3, колектори сімнадцятого 16 та вісімнадцятого 17 транзисторів з'єднано з базами двадцять п'ятого 22 та двадцять другого 19 транзисторів, а також колекторами двадцять шостого 24 та двадцять першого 23 транзисторів, колектори двадцять другого 26 та двадцять п'ятого 22 з'єднано з колекторами двадцять третього 20 та двадцять четвертого 21 транзисторів, емітери двадцять третього 20 та двадцять четвертого 21 транзисторів з'єднано між собою, бази двадцять третього 20 та двадцять четвертого 21 транзисторів об'єднано та з'єднано з емітерами двадцять другого 19 та двадцять п'ятого 22 транзисторів, а також з базами двадцять дев'ятого 26 та тридцятого 27 транзисторів, колектори двадцять сьомого 25 та тридцять першого 28 транзисторів з'єднано з колекторами двадцять дев'ятого 26 та тридцятого 27 транзисторів, емітери двадцять дев'ятого та тридцятого 27 транзисторів об'єднано між собою та з'єднано з вихідною шиною 32 відповідно.

Пристрій працює таким чином. Вхідний сигнал у вигляді струму надходить на вхідну шину 6. Якщо вхідний струм втікає у схему, то восьмий 29 та дев'ятий 30 транзистори привідкриваються, а двадцять шостий 10 та сьомий 12 транзистори призакриваються, відповідно вісімнадцятий 17 та дев'ятнадцятий 18 транзистори привідкриваються, а шістнадцятий 15 та сімнадцятий 16 транзистори призакриваються, відповідно двадцять шостий 24 та двадцять дев'ятий 26 привідкриваються, а тридцять тридцятий 27 та двадцять перший 23 призакриваються.

Якщо вхідний струм витікає зі схеми, то восьмий 29 та дев'ятий 30 транзистори призакриваються, а двадцять шостий 10 та сьомий 12 транзистори привідкриваються, відповідно вісімнадцятий 17 та дев'ятнадцятий 18 транзистори призакриваються, а шістнадцятий 15 та сімнадцятий 16 транзистори привідкриваються, відповідно двадцять шостий 24 та двадцять дев'ятий 26 призакриваються, а тридцять тридцятий 27 та двадцять перший 23 привідкриваються.

Якщо вхідний струм витікає зі схеми, то двадцять четвертий 15 та другий 16 транзистори призакриваються, а двадцять третій 14 та перший 13 транзистори привідкриваються, відповідно тридцять другий 24 та шістнадцятий 25 транзистори призакриваються, а п'ятнадцятий 22 та тридцять перший 23 транзистори привідкриваються, відповідно двадцять шостий 33 та двадцять сьомий транзистори 14 призакриваються, а тридцять четвертий 29 та двадцять восьмий 15 привідкриваються.

Вхідна 6 та вихідна 32 шини утворюють вхід та вихід схеми. Шини додатного 31 та від'ємного 33 живлення, а також шина нульового потенціалу 3 задають необхідний рівень напруги для живлення схеми.

Перше джерело струму 1, перший 7, п'ятий 9, шостий 10 транзистори та друге 5 джерело струму, четвертий 8, дев'ятий 30, десятий 34 транзистори утворюють схему завдання напруги зміщення на вхідному каскаді.

Одинадцятий 12, дванадцятий 36, шістнадцятий 15, сімнадцятий 16 та тринадцятий 37, чотирнадцятий 13, вісімнадцятий 17, дев'ятнадцятий 18 транзистори утворюють двонаправлений відбивач струму.

П'ятнадцятий 14 та двадцятий 41 транзистори утворюють проміжний підсилювальний каскад.

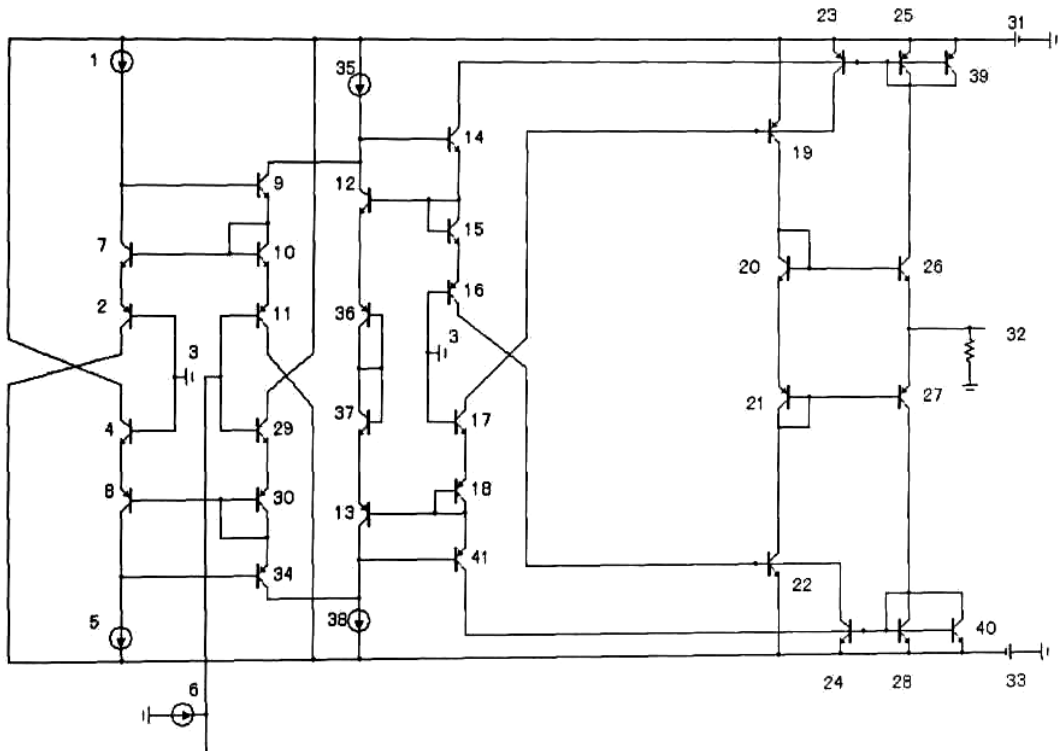
Двадцять другий 19, тридцятий 23, двадцять сьомий 25, двадцять восьмий 39 та двадцять п'ятий 22, двадцять шостий 24, тридцять перший 28, тридцять другий 40 транзистори відповідно утворюють струмове дзеркало, яке передає на вихідний каскад сигнал.

Двадцять третій 20, двадцять дев'ятий 26, двадцять четвертий 21 та тридцятий 27 транзистори утворюють вихідний каскад схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, який містить чотири джерела струму, двадцять чотири транзистори, який містить шину додатного та від'ємного живлення, шину нульового потенціалу, вихідну шину, вхідну шину, яка з'єднана з точкою об'єднання емітерів третього та четвертого транзисторів, колектори третього та четвертого транзисторів з'єднано з колекторами восьмого і десятого транзисторів, бази сімнадцятого та вісімнадцятого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, бази та колектори сьомого і дев'ятого транзисторів об'єднано та з'єднано з базами восьмого та десятого транзисторів, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з першими виводами першого та другого джерел струму, а також з базами третього та четвертого транзисторів відповідно, емітери восьмого і сьомого транзисторів та другий вивід першого

джерела струму з'єднано з шиною додатного живлення відповідно, емітери десятого і дев'ятого транзисторів та другого джерела струму з'єднано з шиною від'ємного живлення, бази чотирнадцятого і тринадцятого транзисторів з'єднано з колекторами третього та четвертого транзисторів, колектори сьомого і дев'ятого транзисторів з'єднано з колекторами шостого та п'ятого транзисторів відповідно, емітери шостого і п'ятого транзисторів об'єднано, емітери дванадцятого та одинадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів, а також з базами шостого та п'ятого транзисторів, емітер тринадцятого транзистора з'єднано з базою другого та колектором двадцять третього транзисторів, бази дванадцятого і одинадцятого транзисторів з'єднано з шиною нульового потенціалу, емітер чотирнадцятого транзистора з'єднано з базою першого та колектором двадцять четвертого транзисторів, колектор дванадцятого транзистора з'єднаний в точці об'єднання баз двадцять третього і шістнадцятого транзисторів, колектор одинадцятого транзистора з'єднаний в точці об'єднання баз двадцять четвертого та п'ятнадцятого транзисторів, бази і колектори п'ятнадцятого та шістнадцятого транзисторів об'єднано, емітери другого, двадцять третього, шістнадцятого транзисторів та другий вихід третього джерела струму з'єднано з шиною від'ємного живлення, емітери першого, двадцять четвертого, п'ятнадцятого транзисторів і другий вихід четвертого джерела струму з'єднано з шиною додатного живлення, бази та колектори дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з базами двадцять першого та двадцять другого транзисторів, емітери дев'ятнадцятого і двадцятого транзисторів об'єднані, емітери двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з вихідною шиною, колектори першого і другого транзисторів з'єднані з колекторами дев'ятнадцятого та двадцятого транзисторів, колектори п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами двадцять першого та двадцять другого транзисторів та першими виходами четвертого та третього джерел струму відповідно, який **відрізняється** тим, що у нього введено вісім транзисторів, причому емітери другого та третього транзисторів з'єднано з емітерами першого і четвертого транзисторів, колектори першого та четвертого транзисторів з'єднано з першим та другим джерелами струму, перший вивід першого джерела струму з'єднано з шиною додатного живлення, другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, вхідну шину з'єднано з точкою об'єднання баз сьомого і восьмого транзисторів, емітери сьомого та восьмого транзисторів з'єднано з емітерами шостого і дев'ятого транзисторів, базу шостого та дев'ятого транзисторів об'єднано з базами першого і четвертого транзисторів, базу п'ятого транзистора об'єднано з колектором першого транзистора та другим виводом першого джерела струму, базу десятого транзистора об'єднано з колектором четвертого транзистора і першим виводом другого джерела струму, колектори шостого та дев'ятого транзисторів об'єднано і з'єднано з базами першого та четвертого транзисторів, колектор шостого та дев'ятого транзисторів з'єднано з емітерами п'ятого та десятого транзисторів, колектори сьомого та восьмого транзисторів з'єднано з шиною додатного і від'ємного живлення, перший вивід третього джерела струму з'єднано з шиною додатного живлення, другий вивід четвертого джерела струму з'єднано з шиною від'ємного живлення, колектор п'ятого транзистора з'єднано з другим виводом третього джерела струму та колектором одинадцятого транзистора, колектор десятого транзистора з'єднано з першим виводом четвертого джерела струму і колектором чотирнадцятого транзистора, емітер одинадцятого та чотирнадцятого транзисторів з'єднано з емітерами дванадцятого та тринадцятого транзисторів, бази дванадцятого та тринадцятого транзисторів об'єднано і з'єднано з колекторами дванадцятого та тринадцятого транзисторів, базу п'ятнадцятого транзистора з'єднано з другим виводом третього джерела струму і колектором одинадцятого транзистора, базу двадцятого транзистора з'єднано з першим виводом четвертого джерела струму та колектором чотирнадцятого транзистора, бази шістнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з базами одинадцятого та чотирнадцятого транзисторів та з колекторами п'ятнадцятого і двадцятого транзисторів, емітери шістнадцятого та дев'ятнадцятого транзисторів з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів, колектори п'ятнадцятого та двадцятого транзисторів з'єднано з базами двадцять першого, двадцять сьомого, двадцять восьмого і двадцять шостого, тридцять першого, тридцять другого транзисторів, колектори двадцять восьмого та тридцять другого транзисторів з'єднано з базами двадцять першого, двадцять сьомого і двадцять шостого, тридцять першого транзисторів, відповідно.



Комп'ютерна верстка М. Мацело

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601