



УКРАЇНА

(19) **UA** (11) **120312** (13) **U**
(51) МПК (2017.01)
G05B 1/00
H03K 5/22 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

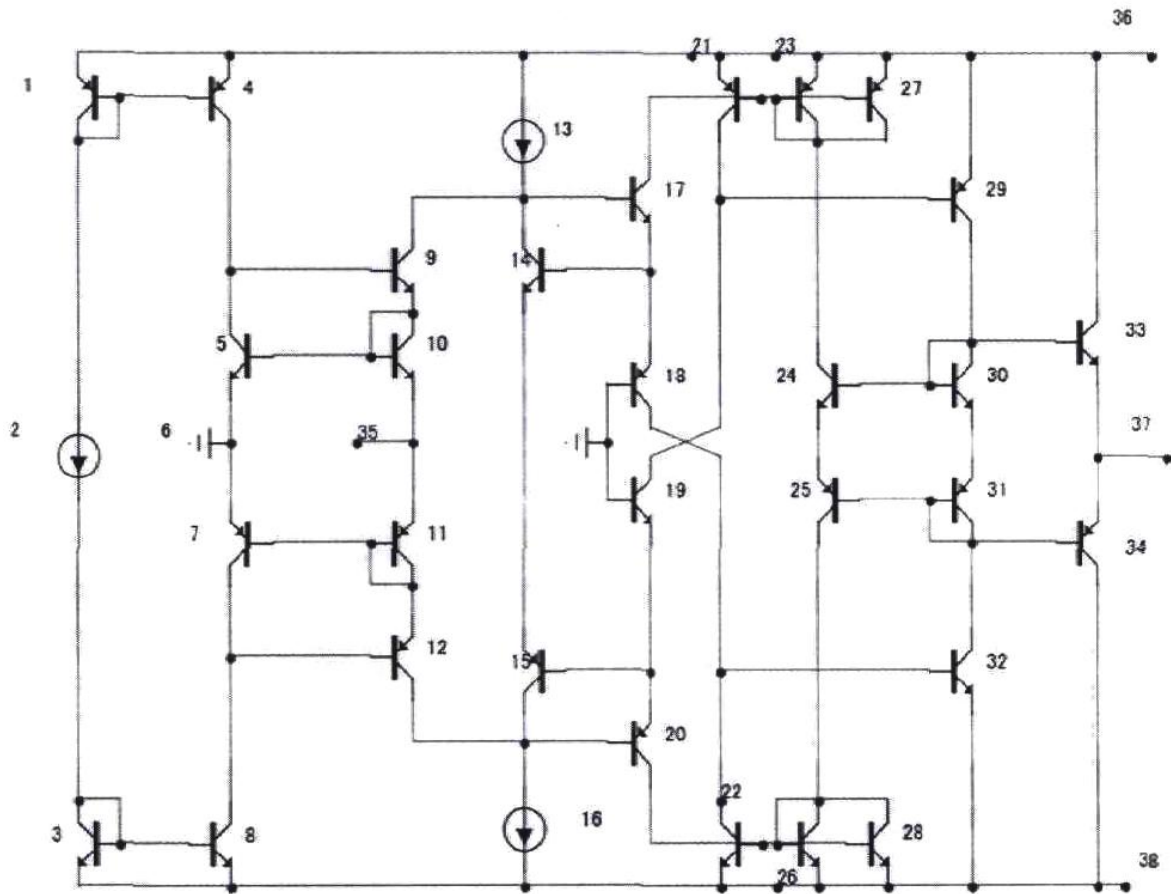
<p>(21) Номер заявки: u 2017 04891</p> <p>(22) Дата подання заявки: 22.05.2017</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.10.2017</p> <p>(46) Публікація відомостей про видачу патенту: 25.10.2017, Бюл.№ 20</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Медяний Роман Михайлович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
--	--

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить двадцять чотири транзистори, джерело струму, шини додатного та від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи схеми за умови зміни напруги живлення. Транзистори двадцять перший, одинадцятий, двадцять сьомий та двадцять другий, чотирнадцятий та двадцять восьмий утворюють відбивачі струму, які забезпечують передачу корисного сигналу з проміжних каскадів на наступні підсилювальні каскади, які побудовано на п'ятнадцятому та шістнадцятому транзисторах відповідно. Транзистори сімнадцятий, вісімнадцятий, дев'ятнадцятий та двадцятий утворюють двотактний вихідний підсилювальний каскад. Транзистори сімнадцятий, вісімнадцятий, дванадцятий, тринадцятий утворюють двонаправлений відбивач струму, який разом із відбивачами, які побудовано на двадцять першому, одинадцятому, двадцять сьомому та двадцять другому, чотирнадцятому, двадцять восьмому транзисторах відповідно. Коло двонаправленого відбивача струму, що забезпечує задання робочої точки проміжних підсилювальних каскадів п'ятнадцятого та шістнадцятого транзисторах відповідно. Двадцять шостим та двадцять дев'ятим разом із двадцять третім, двадцять четвертим транзисторами та другим, третім джерелами струм задають режим роботи проміжного підсилювального каскаду на двадцять п'ятому та тридцятому транзисторах відповідно, що підвищує точність роботи.

UA 120312 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо різницевий підсилювач струму [патент України № 11301, бюл. № 6, 2005 р], який містить резистор зворотного зв'язку, шину нульового потенціалу, додатну і від'ємну шини живлення, вхідну та вихідну шини. Перший вивід резистора зворотного зв'язку з'єднано з вхідною шиною та емітерами першого і другого транзисторів, база другого транзистора з'єднана з базою і колектором третього транзистора та колектором четвертого транзистора, база четвертого транзистора з'єднана з базою і колектором п'ятого транзистора та першим виводом другого резистора, емітери п'ятого і четвертого транзисторів з'єднано з шиною додатного живлення, другий вивід другого транзистора з'єднано з базою і колектором шостого транзистора та колектором сьомого транзистора, колектор сьомого транзистора з'єднано з базою і колектором восьмого транзистора, емітери шостого і сьомого транзисторів з'єднано з шиною від'ємного живлення, база першого транзистора з'єднана з базою і колектором восьмого транзистора, емітери третього і восьмого транзисторів з'єднано з шиною нульового потенціалу, колектор другого транзистора з'єднано з базою дев'ятого транзистора, колектор дев'ятого транзистора з'єднано з базою і колектором десятого транзистора та базою тринадцятого транзистора, емітер десятого транзистора з'єднано з емітером одинадцятого транзистора, база і колектор одинадцятого транзистора з'єднані з базою чотирнадцятого транзистора і колектором дванадцятого транзистора, база дванадцятого транзистора з'єднана з колектором першого транзистора, колектор тринадцятого транзистора з'єднано з шиною додатного живлення, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з вихідною шиною, колектор чотирнадцятого транзистора та емітери п'ятнадцятого, шістнадцятого, сімнадцятого транзисторів з'єднано з шиною додатного живлення, колектор п'ятнадцятого транзистора з'єднано з колектором другого транзистора, база п'ятнадцятого транзистора з'єднана з базою і колектором сімнадцятого транзистора та колектором двадцять другого транзистора та з першим виводом третього резистора, другий вивід третього резистора з'єднано з базою і колектором сімнадцятого транзистора та колектором дев'ятого транзистора, емітери вісімнадцятого, дев'ятнадцятого, двадцятого транзисторів з'єднано з шиною від'ємного живлення, колектор вісімнадцятого транзистора з'єднано з колектором першого транзистора, база вісімнадцятого транзистора з'єднано з базою і колектором дев'ятнадцятого транзистора, колектором двадцять першого транзистора та першим виводом четвертого резистора, другий вивід четвертого резистора, з'єднаний з базою і колектором двадцятого транзистора та колектором дванадцятого транзистора, емітери двадцять першого і двадцять другого транзисторів з'єднані між собою, база тринадцятого транзистора з'єднана з базами двадцять третього і двадцять четвертого транзисторів, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з шиною додатного живлення, емітери двадцять третього і двадцять четвертого транзисторів з'єднано з вихідною шиною, бази двадцять п'ятого і двадцять шостого транзисторів з'єднано з базою чотирнадцятого транзистора, колектори двадцять п'ятого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять п'ятого і двадцять шостого транзисторів з'єднано з вихідною шиною, другий вивід транзистора зворотного зв'язку з'єднано з вихідною шиною, перший вивід корегуючого конденсатора з'єднано з емітерами першого і другого транзисторів, другий вивід корегуючого конденсатора з'єднано з вихідною шиною.

До недоліків слід віднести низьку точність завдання коефіцієнта передачі схеми, яка визначається низьким значенням коефіцієнта підсилення по струму при розірваній петлі зворотного зв'язку.

За прототип вибрано двотактний симетричний підсилювач струму [патент України № 23898, Н03К 5/22, G05B 1/00, бюл. № 8, 2007 р], який містить двадцять чотири транзистори, джерело струму, резистор зворотного зв'язку, коригуючий конденсатор, шини додатного та від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, причому виводи першого джерела струму з'єднано з базами та колекторами дев'ятого і десятого транзисторів, а також з базами сьомого і восьмого транзисторів, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори сьомого і восьмого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів, а також з базами першого і другого транзисторів, емітери п'ятого і шостого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери першого і другого транзисторів об'єднано та з'єднано з вхідною шиною, а також з першими виводами резистора зворотного зв'язку та коригуючого конденсатора, колектори першого і другого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори двадцять першого і

двадцять другого транзисторів з'єднано з базами двадцять третього і двадцять четвертого транзисторів відповідно, емітери одинадцятого і двадцять першого транзисторів з'єднано з шиною додатного живлення, емітери чотирнадцятого і двадцять другого транзисторів з'єднано з шиною від'ємного живлення, бази та колектори одинадцятого і чотирнадцятого транзисторів з'єднано з колекторами дванадцятого і тринадцятого транзисторів відповідно, емітери дванадцятого і тринадцятого транзисторів об'єднано, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, бази та колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами дев'ятнадцятого і двадцятого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другими выводами резистора зворотного зв'язку та коригуючого конденсатора, а також з вихідною шиною, причому бази та колектори третього і четвертого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами першого і другого транзисторів відповідно, емітери третього і четвертого транзисторів з'єднано з колекторами двадцять першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами одинадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, бази дванадцятого і тринадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять третього і двадцять четвертого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно.

До недоліків слід віднести низьку точність завдання коефіцієнта передачі схеми, яка визначається низьким значенням коефіцієнта підсилення по струму при розірваній петлі зворотного зв'язку.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи схеми за умови зміни напруги живлення, а також зменшення кількості обладнання, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить тридцять транзисторів, три джерела струму, шини додатного та від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, причому виводи першого джерела струму з'єднано з базами та колекторами дев'ятого та десятого транзисторів відповідно, а також з базами сьомого та восьмого транзисторів відповідно, емітери дев'ятого, сьомого та восьмого, десятого транзисторів з'єднані з шинами додатного та від'ємного живлення, колектори сьомого та п'ятого транзисторів з'єднано з базою третього транзистора відповідно, колектори шостого та восьмого транзисторів з'єднано з базою четвертого транзистора, бази першого та п'ятого транзисторів з'єднано з емітером третього транзистора та колектором першого транзистора, бази шостого та другого транзисторів з'єднані з емітером четвертого транзистора та колектором другого транзистора, емітери першого та другого транзисторів з'єднано з вхідною шиною, емітери п'ятого та шостого транзисторів з'єднано з шиною нульового потенціалу, колектори третього та двадцять третього транзисторів з'єднано з базою двадцять п'ятого та виводом другого джерела струму, емітер двадцять третього транзистора з'єднано з емітером двадцять четвертого транзистора, колектори четвертого та двадцять четвертого транзисторів з'єднано з базою тридцятого та виводом третього джерела струму, емітери двадцять п'ятого та двадцять шостого транзисторів з'єднано з базою двадцять третього транзистора, бази двадцять шостого та двадцять дев'ятого транзисторів з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого та тридцятого транзисторів з'єднано з базою двадцять четвертого транзистора, колектори двадцять п'ятого, одинадцятого, двадцять сьомого та дванадцятого транзисторів з'єднано з базами двадцять першого, одинадцятого та двадцять сьомого транзисторів відповідно, колектори двадцять дев'ятого та двадцять першого транзисторів з'єднано з базою п'ятнадцятого транзистора відповідно, емітери двадцять першого, одинадцятого, двадцять сьомого, п'ятнадцятого та колектор дев'ятнадцятого транзисторів з'єднано з шиною додатного живлення, колектори двадцять шостого та двадцять другого транзисторів з'єднано з базою шістнадцятого транзистора, емітери двадцять другого, чотирнадцятого, двадцять восьмого, шістнадцятого та колектор двадцятого транзисторів з'єднано з шиною від'ємного живлення,

колектори тридцятого, тринадцятого, чотирнадцятого та двадцять восьмого транзисторів з'єднано з базами двадцять другого, чотирнадцятого та двадцять восьмого транзисторів відповідно, колектори сімнадцятого та п'ятнадцятого транзисторів з'єднано з базами сімнадцятого, дев'ятнадцятого та дванадцятого транзисторів відповідно, колектори вісімнадцятого та шістнадцятого транзисторів з'єднано з базами вісімнадцятого, двадцятого, тринадцятого транзисторів, емітер дванадцятого транзистора з'єднано з емітером тринадцятого транзистора, емітер сімнадцятого транзистора з'єднано з емітером двадцятого транзистора, емітери дев'ятнадцятого та двадцятого транзисторів з'єднано з вихідною шиною.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 35, яку з'єднано з емітерами першою 10 та другого 11 транзисторами відповідно, бази п'ятого 5, першого 10 транзисторів з'єднано з емітером третього 9 та колектором першого 10 транзисторів відповідно, бази другого 11 та шостого 7 транзисторів з'єднано з емітером четвертого 12 та колектором другого 11 транзисторів відповідно, емітери п'ятого 5 та шостого 7 транзисторів з'єднано з шиною нульового потенціалу 6 відповідно, колектори п'ятого 5 та сьомого 4 транзисторів з'єднано з базою третього 9 транзистора відповідно, колектори шостого 7 та восьмого 8 транзисторів з'єднано з базою четвертого 12 транзистора, емітери восьмого 8 та десятого 3 з'єднано з шиною від'ємного живлення 38 відповідно емітери дев'ятого 1 та сьомого 4 з'єднано з шиною додатного живлення 36 відповідно, бази сьомого 4, восьмого 8, дев'ятого 1 та десятого 3 транзисторів з'єднано з колекторами дев'ятого 1, десятого 3 транзисторів та підключено до першого джерела струму 2 відповідно, колектори третього 9 та двадцять третього 14 транзисторів з'єднано з базою двадцять п'ятого 17 та виводом другого джерела струму 13, емітер двадцять третього 14 транзистора з'єднано з емітером двадцять четвертого 15 транзистора відповідно, колектори четвертого 12 та двадцять четвертого 15 транзисторів з'єднано з базою тридцятого 20 та виводом третього джерела струму 16, емітери двадцять п'ятого 17 та двадцять шостого 18 транзисторів з'єднано з базою двадцять третього 14 транзистора, бази двадцять шостого 18 та двадцять дев'ятого 19 транзисторів з'єднано з шиною нульового потенціалу 6 відповідно, емітери двадцять дев'ятого 19 та тридцятого 20 транзисторів з'єднано з базою двадцять четвертого 15 транзистора, колектори двадцять п'ятого 17, одинадцятого 23, двадцять сьомого 27 та дванадцятого 24 транзисторів з'єднано з базами двадцять першого 21, одинадцятого 23 та двадцять сьомого 27 транзисторів відповідно, колектори двадцять дев'ятого 19 та двадцять першого 21 транзисторів з'єднано з базою п'ятнадцятого 29 транзисторів відповідно, емітери двадцять першого 21, одинадцятого 23, двадцять сьомого 27, п'ятнадцятого 29 та колектор дев'ятнадцятого 33 транзисторів з'єднано з шиною додатного живлення 36 відповідно, колектори двадцять шостого 18 та двадцять другого 22 транзисторів з'єднано з базою шістнадцятого 32 транзистора відповідно, емітери двадцять другого 22, чотирнадцятого 26, двадцять восьмого 38, шістнадцятого 32 та колектор двадцятого 34 транзисторів з'єднано з шиною від'ємного живлення 38 відповідно, колектори тридцятого 20, тринадцятого 25, чотирнадцятого 26 та двадцять восьмого 28 транзисторів з'єднано з базами двадцять другого 22, чотирнадцятого 26 та двадцять восьмого 28 транзисторів відповідно, колектори сімнадцятого 30 та п'ятнадцятого 29 транзисторів з'єднано з базами сімнадцятого 30, дев'ятнадцятого 33 та дванадцятого 24 транзисторів відповідно, колектори вісімнадцятого 31 та шістнадцятого 32 транзисторів з'єднано з базами вісімнадцятого 31, двадцятого 34, тринадцятого 25 транзисторів, емітер дванадцятого 24 транзистора з'єднано з емітером тринадцятого 25 транзистора, емітер сімнадцятого 30 транзистора з'єднано з емітером двадцятого 34 транзистора відповідно та емітери дев'ятнадцятого 33 та двадцятого 34 транзисторів з'єднано з вихідною шиною 37.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 35. Якщо вхідний струм втікає у схему, то другий 11 транзистор при відкривається, що призводить до збільшення емітерного струму четвертого 12 транзистора, який в свою чергу призводить до збільшення колекторного струму четвертого транзистора 12, а перший 10 транзистор при закривається, що призводить до зменшення емітерного струму третього 9 транзистора, який у свою чергу призводить до зменшення колекторного струму третього транзистора 9. Відповідно збільшення колекторного струму четвертого 12 призводить до збільшення базового струму тридцятого 20 транзистора, що у свою чергу призводить до збільшення колекторного струму тридцятого 20 транзистора, який у свою чергу передається на складений відбивач Вільсона, що складається з двадцять другого 22, чотирнадцятого 26 та двадцять восьмого 28 транзисторів, які підключені до шини від'ємного живлення, які призводять до зменшення колекторного струму третього 9

транзистора, що призводить до зменшення базового струму двадцять п'ятого 17 транзистора, який у свою чергу призводить до зменшення колекторного струму двадцять п'ятого 17 транзистора, який у свою чергу передається на складений відбивач Вільсона, що складається з двадцять першого 21, одинадцятого 23 та двадцять сьомого 27 транзисторів, які підключені до шини додатного живлення. Відповідно при передачі на складений відбивач Вільсона, що складається з транзисторів: двадцять першого 21, одинадцятого 23, двадцять сьомого 27 призводить до зменшення емітерного струму п'ятнадцятого 29 транзистора та збільшення емітерного струму п'ятнадцятого 29 транзистора. Відповідно при передачі на складений відбивач Вільсона, що складається з транзисторів: двадцять другого 22, чотирнадцятого 26, двадцять восьмого 28 призводить до зменшення базового струму шістнадцятого 32 транзистора, який у свою чергу призводить до призакривання емітерного струму двадцятого 34 транзистора, що підключений до шини від'ємного живлення. При цьому зменшення колекторного струму шістнадцятого 32 призводить до зменшення базового струму двадцятого 34 транзистора, який підключений до шини від'ємного живлення. Відповідно збільшення колекторного струму п'ятнадцятого 29 транзистора зумовлює збільшення базового струму дев'ятнадцятого 33 транзистора, що у свою чергу збільшує колекторний струм дев'ятнадцятого 33 транзистора, який підключений до шини додатного живлення, що призводить до збільшення емітерного струму дев'ятнадцятого 33 транзистора, що з'єднаний з вихідною шиною.

Якщо вхідний струм втікає у схему, то другий 11 транзистор призакривається, що призводить до зменшення емітерного струму четвертого 12 транзистора, який в свою чергу призводить до зменшення колекторного струму четвертого транзистора 12, а перший 10 транзистор привідкривається, що призводить до збільшення емітерного струму третього 9 транзистора, який у свою чергу призводить до збільшення колекторного струму третього транзистора 9. Відповідно зменшення колекторного струму четвертого 12 призводить до зменшення базового струму тридцятого 20 транзистора, що у свою чергу призводить до зменшення колекторного струму тридцятого 20 транзистора, який у свою чергу передається на складений відбивач Вільсона, що складається з двадцять другого 22, чотирнадцятого 26 та двадцять восьмого 28 транзисторів, які підключені до шини від'ємного живлення, які призводять до збільшення колекторного струму третього 9 транзистора, що призводить до збільшення базового струму двадцять п'ятого 17 транзистора, який у свою чергу призводить до збільшення колекторного струму двадцять п'ятого 17 транзистора, який у свою чергу передається на складений відбивач Вільсона, що складається з двадцять першого 21, одинадцятого 23 та двадцять сьомого 27 транзисторів, які підключені до шини додатного живлення. Відповідно при передачі на складений відбивач Вільсона, що складається з транзисторів: двадцять першого 21, одинадцятого 23, двадцять сьомого 27 транзисторів, призводить до зменшення емітерного струму п'ятнадцятого 29 транзистора та зменшення емітерного струму п'ятнадцятого 29 транзистора, який у свою чергу призводить до зменшення базового струму дев'ятнадцятого 33 та зменшення колекторного та емітерного струму дев'ятнадцятого 33 транзистора, що підключений до шини від'ємного живлення. Відповідно при передачі на складений відбивач Вільсона, що складається з транзисторів: двадцять другого 22, чотирнадцятого 26, двадцять восьмого 28, призводить до збільшення базового струму шістнадцятого 32 транзистора, який у свою чергу призводить до привідкривання емітерного струму шістнадцятого 32 транзистора, який з'єднаний з шиною додатного живлення та збільшення колекторного струму шістнадцятого 32 транзистора, що призводить до збільшення базового струму двадцятого 34. Відповідно базовий струм двадцятого 34 транзистора привідкриває емітерний струм двадцятого 34, що підключений до шини додатного живлення, що призводить до збільшення колекторного струму двадцятого 34 транзистора, що з'єднаний з вихідною шиною.

Дев'ятий 1, десятий 3, сьомий 4, восьмий 8 транзистори та перше джерело струму 2 утворюють схему задання режиму по струму каскадів схеми.

На транзисторах п'ятому 5, третьому 9, першому 10 та шостому 7, другому 11, та четвертому 12 побудовано відбивачі Вільсона, які забезпечують передачу вхідного сигналу з шини 35 на проміжні підсилювальні каскади, які побудовано на транзисторах двадцять п'ятому 17 та тридцятому 20 відповідно.

На другому 13 та третьому 16 джерелах струму, а також транзисторах двадцять третьому 14 двадцять четвертому 15 побудовано схему задання робочої точки проміжних підсилювальних каскадів, які побудовано на транзисторах двадцять п'ятому 17 та тридцятому 30 відповідно.

Транзистори двадцять перший 21, одинадцятий 23, двадцять сьомий 27 та двадцять другий 22, чотирнадцятий 26 та двадцять восьмий 28 утворюють відбивачі струму, які забезпечують передачу корисного сигналу з проміжних каскадів на наступні підсилювальні каскади, які побудовано на п'ятнадцятому 29 та шістнадцятому 32 транзисторах відповідно.

Транзистори сімнадцятий 30, вісімнадцятий 31, дев'ятнадцятий 33 та двадцятий 34 утворюють двотактний вихідний підсилювальний каскад.

5 Транзистори сімнадцятий 30, вісімнадцятий 31, дванадцятий 24, тринадцятий 25 утворюють двонаправлений відбивач струму, який разом із відбивачами, які побудовано на двадцять
першому 21, одинадцятому 23, двадцять сьомому 27 та двадцять другому 22, чотирнадцятому
26, двадцять восьмому 28 транзисторах відповідно. Коло двонаправленого відбивача струму,
що забезпечує задання робочої точки проміжних підсилювальних каскадів п'ятнадцятого 29 та
шістнадцятого 32 транзисторів відповідно.

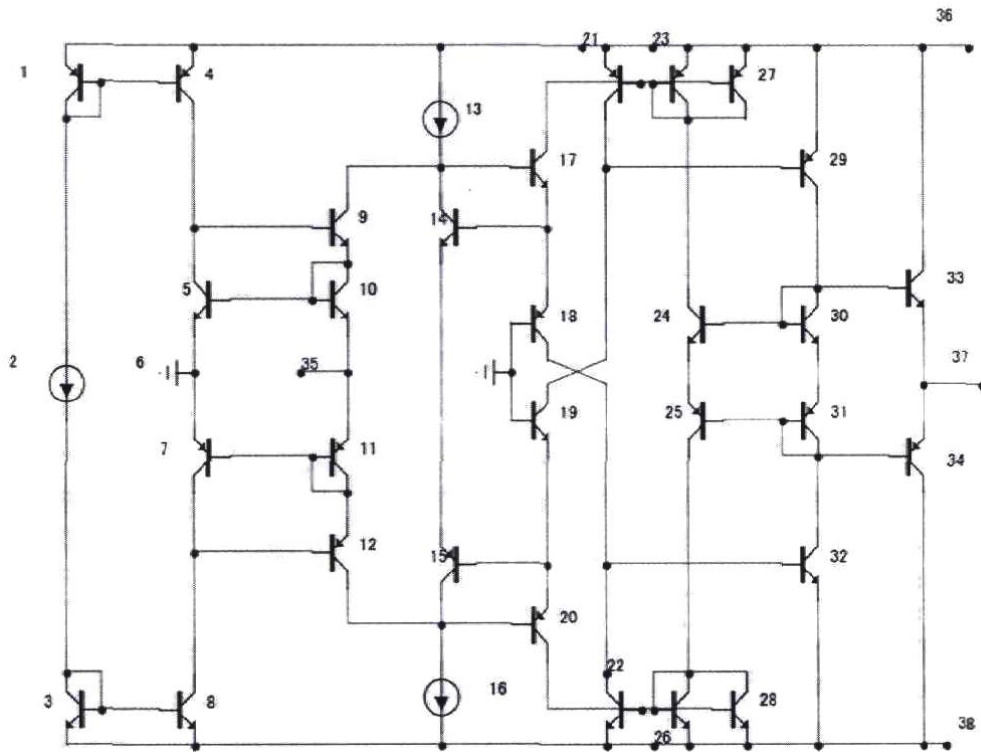
10 Шини додатного 36 та від'ємного живлення 38, а також шина від'ємного потенціалу 6
забезпечують потрібний рівень напруги для живлення схеми двотактного підсилювача
постійного струму.

15 Двадцять шостим 18 та двадцять дев'ятим 19 разом із двадцять третім 14, двадцять
четвертим 15 транзисторами та другим 13, третім 16 джерелами струму задають режим роботи
проміжного підсилювального каскаду на двадцять п'ятому 17 та тридцятому 20 транзисторах
відповідно.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

20 Двотактний симетричний підсилювач струму, що містить двадцять чотири транзистори, джерело
струму, шини додатного та від'ємного живлення, вхідну і вихідну шини, шину нульового
потенціалу, причому виводи першого джерела струму з'єднано з базами восьмого, десятого
транзисторів та колектором десятого транзистора, а також базами сьомого, дев'ятого
25 транзисторів та колектором дев'ятого транзистора відповідно, колектор сьомого з'єднаний з
колектором п'ятого транзистора, емітери п'ятого та шостого транзисторів з'єднано з шиною
нульового потенціалу, колектор шостого транзистора з'єднано з колектором восьмого
транзистора, емітери дев'ятого, сьомого транзисторів з'єднано з шиною додатного живлення
відповідно, емітери восьмого та десятого транзисторів з'єднано з шиною від'ємного живлення,
емітери першого та другого транзисторів з'єднано з вхідною шиною, бази п'ятого та шостого
30 транзистора з'єднані відповідно з базами першого та другого транзисторів, колектори
дев'ятнадцятого та двадцятого з'єднані відповідно з шинами додатного та від'ємного живлення,
емітери дев'ятнадцятого та двадцятого транзисторів з'єднано з вихідною шиною, колектори
п'ятнадцятого та сімнадцятого транзисторів з'єднані з базами сімнадцятого, дев'ятнадцятого та
дванадцятого транзисторів, колектори шістнадцятого та вісімнадцятого транзисторів з'єднані з
35 базами вісімнадцятого, двадцятого та тринадцятого транзисторів, емітери сімнадцятого та
вісімнадцятого з'єднані між собою, емітери дванадцятого та тринадцятого транзистора з'єднані
між собою, колектор дванадцятого транзистора з'єднано з базою та колектором одинадцятого
транзистора та з базою двадцять першого транзистора, колектор тринадцятого з'єднаний з
колектором та базою чотирнадцятого та базою двадцять другого транзисторів, який
40 **відрізняється** тим, що у нього введено два генератори струму, шість транзистора, причому
колектори п'ятого та сьомого транзисторів з'єднано з базою третього транзистора, бази першого
та п'ятого транзисторів з'єднані з емітером третього та колектором першого транзисторів, бази
другого та шостого транзисторів з'єднано з колектором другого та емітером четвертого
транзисторів, колектори шостого та восьмого транзисторів з'єднано з базою четвертого
транзистора, колектори третього та двадцять третього транзисторів з'єднано з базою двадцять
45 п'ятого транзистора та виводом другого джерела струму, емітер двадцять третього транзистора
з'єднано з емітером двадцять четвертого транзистора відповідно, колектори четвертого та
двадцять четвертого транзисторів з'єднано з базою тридцятого та виводом третього джерела
струму, емітери двадцять п'ятого та двадцять шостого транзисторів з'єднано з базою двадцять
третього транзистора, бази двадцять шостого та двадцять дев'ятого транзисторів з'єднано з
50 шиною нульового потенціалу відповідно, емітери двадцять дев'ятого та тридцятого транзисторів
з'єднано з базою двадцять четвертого транзистора, колектори двадцять п'ятого, одинадцятого,
двадцять сьомого та дванадцятого транзисторів з'єднано з базами одинадцятого, двадцять
першого та двадцять сьомого транзисторів відповідно, колектори двадцять дев'ятого та
двадцять першого транзисторів з'єднано з базою п'ятнадцятого транзистора відповідно,
55 колектори тридцятого, тринадцятого, чотирнадцятого та двадцять восьмого транзисторів
з'єднано з базами двадцять другого, чотирнадцятого та двадцять восьмого транзисторів
відповідно, колектори двадцять шостого та двадцять другого транзисторів з'єднано з базою
шістнадцятого транзистора відповідно, емітери двадцять першого, одинадцятого, двадцять
сьомого, п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять

другого, чотирнадцятого, двадцять восьмого, шістнадцятого з'єднано з шиною від'ємного живлення, відповідно.



Комп'ютерна верстка В. Мацело

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601