



УКРАЇНА

(19) UA (11) 19370 (13) U  
(51) МПК (2006)  
H03K 5/22  
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту**(54) ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ**

1

**(21)** u200606551**(22)** 13.06.2006**(24)** 15.12.2006**(46)** 15.12.2006, Бюл. №12, 2006р.**(72)** Азаров Олексій Дмитрович, Гарнага Володимир Анатолійович, Решетнік Олександр Олександрович, Тарасова Ольга Миколаївна**(73)** ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

**(57)** Підсилювач постійного струму, який містить шини живлення з додатним та від'ємним потенціалами, шину нульового потенціалу, перше та друге джерело струму, причому вхідну шину з'єднано з базою першого транзистора р-п-р, який емітером підключений до емітера другого р-п-р транзистора та першого виводу першого джерела струму, яке другим виводом підключено до шини живлення з додатним потенціалом, колектор першого р-п-р транзистора підключено до колектора і бази третього, бази четвертого, бази і колектора п'ятого та емітера шостого п-р-п транзисторів, колектор другого р-п-р транзистора підключено до колектора четвертого та бази шостого п-р-п транзисторів, колектор шостого п-р-п транзистора підключено до бази та колектора восьмого і бази десятого р-п-р транзисторів, емітер сьомого п-р-п транзистора підключено до емітера восьмого р-п-р транзистора, до бази і колектора якого підключено базу десятого р-п-р транзистора, колектор і базу сьомого та базу дев'ятого п-р-п транзисторів об'єднано, емітери дев'ятого п-р-п та десятого р-п-р трансис-

2

торів об'єднані і підключені до вихідної шини, емітери третього, четвертого, п'ятого р-п-р транзисторів підключено до шини живлення з від'ємним потенціалом, перший вивід другого джерела струму та колектор дев'ятого п-р-п транзистора підключено до шини живлення з додатним потенціалом, колектор десятого р-п-р транзистора підключено до шини живлення з від'ємним потенціалом, який **відрізняється** тим, що в нього введено шість транзисторів, причому емітери одинадцятого і дванадцятого п-р-п транзисторів підключено до першого виводу другого джерела струму, яке другим виводом підключено до шини живлення з від'ємним потенціалом, базу одинадцятого п-р-п транзистора підключено до бази першого р-п-р транзистора, базу дванадцятого п-р-п транзистора підключено до бази другого р-п-р транзистора та до шини нульового потенціалу, колектор одинадцятого п-р-п транзистора підключено до колектора і бази тринадцятого, бази чотирнадцятого, бази і колектора п'ятнадцятого та емітера шістнадцятого р-п-р транзисторів, колектор дванадцятого р-п-п транзистора підключено до колектора чотирнадцятого та бази шістнадцятого р-п-п транзисторів, колектор шістнадцятого р-п-п транзистора підключено до колектора і бази сьомого п-р-п транзистора, емітери тринадцятого, чотирнадцятого, п'ятнадцятого р-п-п транзисторів підключено до шини живлення з додатним потенціалом.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог обрано широкосмуговий операційний підсилювач [Бакалай В.Г. Интегральные схемы аналого-цифровых преобразователей / Бакалай В.Г., Крюк И.П., Лук'янов Л.М.; под ред. Л. М. Лук'янова. - М.: Энергия, 1978. - 256с., ил], який містить перший р-п-р транзистор, база і колектор якого підключені до бази десятого р-п-р та колек-

тора другого п-р-п транзисторів, а також до бази четвертого п-р-п транзистора. Четвертий р-п-р транзистор колектором підключений до бази восьмого р-п-р та колектора п'ятого п-р-п транзисторів. Емітери другого та п'ятого п-р-п транзисторів об'єднані та підключені до колекторів третього та шостого п-р-п транзисторів. Бази третього та шостого п-р-п транзисторів об'єднані і підключені до бази і колектора сьомого та бази дев'ятого п-р-п транзисторів. Емітери третього, шостого, сьомого, дев'ятого транзисторів підключені до шини живлення з

(19) UA (11) 19370 (13) U

від'ємним потенціалом. Колектор дев'ятого p-n-p транзистора підключений до бази одинадцятого p-n-p та колектора восьмого p-n-p транзисторів. Емітери першого, четвертого та десятого p-n-p транзисторів підключені до шини живлення з додатним потенціалом. Колектор десятого p-n-p транзистора підключено до першого виводу першого діода та бази дванадцятого p-n-p транзистора. Перший діод другим виводом підключений до першого виводу другого діода, який другим виводом підключений до колектора одинадцятого p-n-p та до бази тринадцятого p-n-p транзисторів. Одинадцятий транзистор емітером підключений до першого виводу другого резистора, який другим виводом підключений до шини живлення з від'ємним потенціалом. Восьмий p-n-p транзистор емітером підключений до другого виводу першого резистору, який першим виводом підключений до шини живлення з додатним потенціалом. Колектор дванадцятого p-n-p транзистора підключений до шини живлення з додатним потенціалом, а емітер підключений до третього першого виводу третього резистора, який другим виводом з'єднано з вихідною шиною і першим виводом четвертого резистора, який в свою чергу другим виводом з'єднано з емітером тринадцятого p-n-p транзистора, колектор якого підключено до шини живлення з від'ємним потенціалом живлення.

Недоліком аналогу є низька швидкодія.

За найближчий аналог обрано інтегральний операційний підсилювач [Титце У., Шенк К., Полупроводниковая схемотехника: Справочное руководство Пер. с нем. - М.: Мир, 1982.-512с., ил. Рис.7.4 на сторінці 150], який містить вхідну і вихідну шини, перший та другий p-n-p транзистор. Базу першого та другого p-n-p транзисторів відповідно підключено до першої та другої шин нульового потенціалу, а емітери цих транзисторів під'єднано до першого виводу першого джерела струму. Колектор першого p-n-p транзистора з'єднано з базою і колектором третього p-n-p транзистора та базою четвертого p-n-p транзистора. Колектор другого p-n-p транзистора з'єднано з колектором четвертого p-n-p транзистора та базою п'ятого p-n-p транзистора. Емітери третього та четвертого p-n-p транзисторів, відповідно, з'єднано з першою та другою шинами нульового потенціалу, та першими виводами, відповідно, першого і другого резисторів, які другими виводами під'єднані до шини живлення з від'ємним потенціалом. Перше джерело струму другим виводом з'єднане з шиною живлення з додатним потенціалом. П'ятий p-n-p транзистор колектором з'єднано з колектором шостого p-n-p транзистора і базою восьмого p-n-p транзистора та колектором та базою дев'ятого p-n-p, а емітер п'ятого p-n-p транзистора з'єднано з базою шостого p-n-p транзистора. Емітер шостого p-n-p транзистора з'єднано з шиною живлення з від'ємним потенціалом. Емітер дев'ятого p-n-p транзистора з'єднано з емітером десятого p-n-p транзистора, який колектором під'єднаний до бази сьомого p-n-p транзистора і першого виводу другого джерела струму, яке другим виводом під'єднано до шини живлення з додатним потенціалом. Емітер сьомого p-n-p транзистора та емітер восьмого p-n-p тра-

нзистора об'єднані. Колектор сьомого p-n-p транзистора під'єднано до шини живлення з додатним потенціалом. Колектор восьмого p-n-p транзистора під'єднано до шини живлення з від'ємним потенціалом.

Недоліками найближчого аналога є низька швидкодія та асиметрія фронтів вихідного сигналу.

В основу корисної моделі поставлено задачу створення підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується швидкодія, з'являється можливість поширення галузі використання приладу, що приводить до економії шляхом використання приладу в різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що підсилювач постійного струму, який містить шини живлення з додатним та від'ємним потенціалами, перше та друге джерело струму, причому вхідну шини з'єднано з базою першого транзистора p-n-p, який емітером підключений до емітера другого p-n-p транзистора та першого виводу першого джерела струму, яке другим виводом підключено до шини живлення з додатним потенціалом, колектор першого p-n-p транзистора підключено до колектора і бази третього, бази четвертого, бази і колектора п'ятого та емітера шостого p-n-p транзисторів, колектор другого p-n-p транзистора підключено до колектора четвертого та бази шостого p-n-p транзисторів, колектор шостого p-n-p транзистора підключено до бази та колектора восьмого p-n-p транзисторів, емітер сьомого p-n-p транзистора підключено до емітера восьмого p-n-p транзистора, до бази і колектора якого підключено базу десятого p-n-p транзистора, колектор і базу сьомого та базу дев'ятого p-n-p транзисторів об'єднано, емітери дев'ятого p-n-p та десятого p-n-p об'єднані і підключені до вихідної шини, емітери третього, четвертого, п'ятого p-n-p транзисторів підключено до шини живлення з від'ємним потенціалом, перший вивід другого джерела струму та колектор дев'ятого p-n-p транзистора підключено до шини живлення з додатним потенціалом, колектор десятого p-n-p транзистора підключено до шини живлення з від'ємним потенціалом, причому емітери одинадцятого і дванадцятого p-n-p підключено до першого виводу другого джерела струму, яке другим виводом підключено до шини живлення з від'ємним потенціалом, базу одинадцятого p-n-p транзистора підключено до бази першого p-n-p транзистора, базу дванадцятого p-n-p транзистора підключено до бази другого p-n-p транзистора та до шини нульового потенціалу, колектор одинадцятого p-n-p транзистора підключено до колектора і бази тринадцятого, бази чотирнадцятого, бази і колектора п'ятнадцятого та емітера шістнадцятого p-n-p транзисторів, колектор дванадцятого p-n-p транзистора підключено до колектора чотирнадцятого та бази шістнадцятого p-n-p транзисторів, колектор шістнадцятого p-n-p транзистора підключено до колектора і бази сьомого p-n-p транзистора, емітери тринадцятого, чотирнадцятого, п'ятнадцятого p-n-p транзисторів підключено до шини живлення з додатним потенціалом.

На кресленні представлено принципову схему підсилювача постійного струму.

Підсилювач постійного струму, який містить шини живлення з додатнім 20 та від'ємним 21 потенціалами, перше 2 та друге 3 джерело струму, причому вхідну шину 1 з'єднано з базою першого 4 транзистора р-п-р, який емітером підключений до емітера другого 9 р-п-р транзистора та першого виводу першого 2 джерела струму, яке другим виводом підключено до шини живлення з додатнім потенціалом 20, колектор першого 4 р-п-р транзистора підключено до колектора і бази третього 7, бази четвертого 11, бази і колектора п'ятого 17 та емітера шостого 16 п-п-п транзисторів, колектор другого 9 р-п-р транзистора підключено до колектора четвертого 11 та бази шостого 16 п-п-п транзисторів, колектор шостого 16 п-п-п транзистора підключено до бази та колектора восьмого 15 і бази десятого 19 р-п-р транзисторів, емітер сьомого 14 п-п-п транзистора підключено до 5 емітера восьмого 15 п-п-п транзистора, до бази і колектора якого підключено базу десятого 19 р-п-р транзистора, колектор і базу сьомого 14 та базу дев'ятого 18 п-п-п транзисторів об'єднано, емітери дев'ятого 18 п-п-п та десятого 19 р-п-р об'єднані і підключені до вихідної шини 22, емітери третього 7, четвертого 11, п'ятого 17 р-п-р транзисторів підключено до шини живлення з від'ємним потенціалом 21, перший вивід першого джерела струму 2 та колектор дев'ятого 18 п-п-п транзистора підключено до шини живлення з додатнім потенціалом 20, колектор десятого 19 р-п-р транзистора підключено до шини живлення з від'ємним потенціалом 21, причому емітери одинадцятого 5 і дванадцятого 10 п-п-п підключено до першого виводу другого джерела струму 3, яке другим виводом підключено до шини живлення з від'ємним потенціалом 21, базу одинадцятого 5 п-п-п транзистора підключено до бази першого 4 р-п-р транзистора, базу дванадцятого 10 п-п-п транзистора підключено до бази другого 9 р-п-р транзистора та до шини нульового потенціалу, колектор одинадцятого 5 п-п-п транзистора підключено до колектора і бази тринадцятого 6, бази чотирнадцятого 8, бази і колектора п'ятнадцятого 12 та емітера шістнадцятого 13 р-п-р транзисторів, колектор дванадцятого 10 р-п-п транзистора підключено до колектора і бази сьомого 14 п-п-п транзистора, емітери тринадцятого 6, чотирнадцятого 8, п'ятнадцятого 12 р-п-р транзисторів підключено до шини живлення з додатнім потенціалом 20.

Пристрій працює таким чином.

Якщо напруга на вході 1 збільшується одинадцятим 5 п-п-п транзистор привідкривається, а перший 4 р-п-р транзистор призакривається. Водно-

час, другий 9 р-п-р транзистор привідкривається, а дванадцятим 10 п-п-п транзистор призакривається. При цьому базовий струм шостого 16 п-п-п транзистора, який являє собою різницю  $I_{KT2}-I_{KT11}$  збільшується, а базовий струм  $I_{BT13}=I_{KT8}-I_{KT10}$  зменшується. У свою чергу шостий 16 п-п-п транзистор привідкривається, а шістнадцятим 13 р-п-р транзистор призакривається. Таким чином потенціал колекторів транзисторів шість 16 п-п-п та шістнадцять 13 р-п-р зменшується, що призводить до зменшення напруги на емітерах транзисторів дев'ять 18 п-п-п та десять 19 р-п-р і відповідно зменшення потенціалу вихідної шини 22.

Якщо напруга на вході 1 зменшується, одинадцятим 5 п-п-п транзистор призакривається, а перший 4 р-п-р транзистор привідкривається. Водночас, другий 9 р-п-р транзистор призакривається, а дванадцятим 10 п-п-п транзистор привідкривається. При цьому базовий струм шостого 16 п-п-п транзистора, який являє собою різницю  $I_{KT2}-I_{KT11}$  зменшується, а базовий струм  $I_{BT13}=I_{KT8}-I_{KT10}$  збільшується. У свою чергу шостий 16 п-п-п транзистор призакривається, а шістнадцятим 13 р-п-р транзистор привідкривається. Таким чином потенціал колекторів транзисторів шість 16 п-п-п та шістнадцять 13 р-п-р збільшується, що призводить до збільшення напруги на емітерах транзисторів дев'ять 18 п-п-п та десять 19 р-п-р і відповідно збільшення потенціалу вихідної шини 22.

Відбивач струму на транзисторах тринадцять 6 р-п-р, чотирнадцять 8 р-п-р, п'ятнадцять 12 р-п-р забезпечує режим завдання робочої точки транзистора шістнадцять 13 р-п-р.

Аналогічно відбивач струму на транзисторах третьому 7 п-п-п, четвертому 11 п-п-п, п'ятому 17 п-п-п забезпечує режим завдання робочої точки транзистора 19.

При цьому в стані спокою ( $U_{вх}=0$ )  $I_{KT16} \approx I_{KT13} \approx I_{KT4}/2 \approx I_{KT5}/2$ .

Транзистори сім 14 п-п-п та вісім 15 р-п-р знаходяться у діодному включенні.

Потенціал точки об'єднання емітерів транзисторів дев'ять 18 р-п-р та десять 19 п-п-п повторює потенціал об'єднання емітерів транзисторів сім 14 п-п-п та вісім 15 р-п-р.

Джерела струму перше 2 та друге 3 завдають струм зміщення для транзисторів, відповідно, першого 4 р-п-р та другого 9 р-п-р і транзисторів одинадцять 5 п-п-п та дванадцять 10 п-п-п.

Транзистори дев'ять 18 р-п-р та десять 19 п-п-п утворюють симетричний двотактний вихідний каскад.

Шини живлення з додатнім 20 та від'ємним потенціалом 21 забезпечують енергією підсилювач постійного струму.

