



УКРАЇНА

(19) UA (11) 18466 (13) U
(51) МПК (2006)
H03K 5/22
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

1

2

(21) u200604582

(22) 25.04.2006

(24) 15.11.2006

(46) 15.11.2006, Бюл. № 11, 2006 р.

(72) Азаров Олексій Дмитрович, Решетнік Олександр Олександрович, Гарнага Володимир Анатолійович, Лукашук Олександр Олександрович

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Підсилювач постійного струму який містить перший та другий вхідні транзистори, перший та другий вихідні транзистори, двадцять транзисторів, перше та друге джерела струмів, коригуючий конденсатор, вхідний резистор, резистор зворотного зв'язку, вихідний резистор, шину додатного живлення, шину від'ємного живлення, шину нульового потенціалу, вхідну шину, вихідну шину, причому вхідну шину через вхідний резистор з'єднано з емітерами першого p-n-p та другого p-n-p вхідних транзисторів, колектори p-n-p першого та p-n-p другого вхідних транзисторів з'єднано з колекторами третього p-n-p та четвертого p-n-p транзисторів відповідно, а їх бази з'єднано з базами та колекторами першого p-n-p та другого p-n-p транзисторів відповідно, емітери першого p-n-p та другого p-n-p транзисторів з'єднано з шиною нульового потенціалу, емітери третього p-n-p та четвертого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, а їх бази з'єднано з базами та колекторами п'ятого p-n-p та шостого p-n-p транзисторів відповідно, емітери п'ятого p-n-p та шостого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, колектори сьомого p-n-p та восьмого p-n-p транзисторів з'єднано з колекторами п'ятого p-n-p та шостого p-n-p транзисторів відповідно, їх емітери з'єднано між собою, а їх бази з'єднано з базами та колекторами тринадцятого p-n-p та чотирнадцятого p-n-p транзисторів відповідно, емітери тринадцятого p-n-p та чотирнадцятого p-n-p транзисторів з'єднано з шиною нульового потенціалу, а їх колектори з'єднано з колекторами одинадцятого p-n-p та дванадцятого p-n-p транзисторів відповідно, бази одинадцятого p-n-p та дванадцятого p-n-p транзисторів з'єднано з колекторами першого p-n-p та другого p-n-p вхідних транзисторів відповідно, а їх емітери з'єднано з

колекторами дев'ятого p-n-p та десятого p-n-p транзисторів відповідно, емітери дев'ятого p-n-p та десятого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, а їх бази з'єднано з базами та колекторами п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів відповідно, емітери п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, емітери сімнадцятого p-n-p та вісімнадцятого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, їх бази з'єднано з колекторами дев'ятого p-n-p та десятого p-n-p транзисторів відповідно, а їх колектори з'єднано з колекторами та базами дев'ятнадцятого p-n-p та двадцятого p-n-p транзисторів відповідно, емітери дев'ятнадцятого p-n-p та двадцятого p-n-p транзисторів з'єднано з емітерами першого p-n-p та другого p-n-p вхідних транзисторів через коригуючий конденсатор, емітери першого p-n-p та другого p-n-p вихідних транзисторів з'єднано з емітерами першого p-n-p та другого p-n-p вхідних транзисторів через резистор зворотного зв'язку, їх бази з'єднано з базами дев'ятнадцятого p-n-p та двадцятого p-n-p транзисторів відповідно, а їх колектори з'єднано з шинами додатного та від'ємного живлення, вихідну шину з'єднано з емітерами першого p-n-p та другого p-n-p вихідних транзисторів та через вихідний резистор з шиною нульового потенціалу, який **відрізняється** тим, що в нього введено десять транзисторів та третє джерело струму, причому бази п'ятого p-n-p та шостого p-n-p транзисторів з'єднано через друге джерело струму, колектори першого p-n-p та другого p-n-p транзисторів з'єднано з колекторами двадцять третього p-n-p та двадцять четвертого p-n-p транзисторів відповідно, емітери двадцять третього p-n-p та двадцять четвертого p-n-p з'єднано з шинами додатного та від'ємного живлення відповідно, а їх бази з'єднано з базами та колекторами двадцять першого p-n-p та двадцять другого p-n-p транзисторів відповідно, емітери двадцять першого p-n-p та двадцять другого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, а їх колектори з'єднано через перше джерело струму, бази двадцять сьомого p-n-p та двадцять восьмого p-n-p транзисторів з'єднано з

(19) UA (11) 18466 (13) U

колекторами сімнадцятого p-n-p та вісімнадцятого p-n-p транзисторів відповідно, їх колектори з'єднано з колекторами п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів відповідно, а їх емітери з'єднано, бази п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів з'єднано з базами та колекторами двадцять дев'ятого p-n-p та тридцятого p-n-p транзисторів відповідно, колектори п'ятого p-n-p та шостого p-n-p транзисторів з'єднано з колек-

торами та базами двадцять п'ятого p-n-p та двадцять шостого p-n-p транзисторів відповідно, емітери двадцять п'ятого p-n-p та двадцять шостого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, колектори двадцять дев'ятого p-n-p та тридцятого p-n-p транзисторів з'єднано через третє джерело струму, а їх емітери з'єднано з шинами додатного та від'ємного живлення відповідно.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо вхідний пристрій схеми порівняння струмів [А. с. №1363452 СССР, H03K5/24, G05B1/01, 1985], який містить перше та друге джерела струмів, перший та другий вхідні транзистори, двадцять транзисторів, шину додатного живлення, шину від'ємного живлення, вхідну та вихідну шини, шину нульового потенціалу, перший та другий вихідні транзистори, вхідний резистор, вихідний резистор та резистор зворотного зв'язку, коригуючий конденсатор. Вхідну шину з'єднано з емітерами вхідних транзисторів через вхідний резистор, їх бази з'єднано з базами та колекторами першого p-n-p і другого p-n-p транзисторів відповідно, емітери першого p-n-p і другого p-n-p транзисторів з'єднано з шиною нульового потенціалу, їх колектори з'єднано з шинами додатного і від'ємного живлення через перше та друге джерела струмів відповідно, колектори першого p-n-p і другого p-n-p вхідних транзисторів з'єднано з колекторами третього p-n-p і четвертого p-n-p транзисторів та базами сьомого p-n-p і восьмого p-n-p транзисторів відповідно, емітери третього p-n-p і четвертого p-n-p транзисторів з'єднано з шинами додатного і від'ємного живлення, їх бази з'єднано з базами та колекторами дев'ятого p-n-p і десятого p-n-p транзисторів та колекторами п'ятого p-n-p і шостого p-n-p транзисторів відповідно, тоді як емітери дев'ятого p-n-p і десятого p-n-p транзисторів з'єднано з шинами додатного і від'ємного живлення, емітери п'ятого p-n-p і шостого p-n-p транзисторів з'єднано між собою, їх бази з'єднано з базами та колекторами одинадцятого p-n-p і дванадцятого p-n-p транзисторів і колекторами сьомого p-n-p і восьмого p-n-p транзисторів відповідно, емітери одинадцятого p-n-p і дванадцятого p-n-p транзисторів з'єднано з шиною нульового потенціалу, колектори тринадцятого p-n-p і чотирнадцятого p-n-p транзисторів з'єднано з емітерами сьомого p-n-p і восьмого p-n-p транзисторів та базами сімнадцятого p-n-p і вісімнадцятого p-n-p транзисторів відповідно, а емітери тринадцятого p-n-p і чотирнадцятого p-n-p транзисторів з'єднано з шинами додатного і від'ємного живлення, бази тринадцятого p-n-p і чотирнадцятого p-n-p транзисторів з'єднано з базами та колекторами п'ятнадцятого p-n-p і шістнадцятого p-n-p транзисторів та емітерами сімнадцятого p-n-p і вісімнадцятого p-n-p транзисторів відповідно, а емітери п'ятнадцятого p-n-p і шістнадцятого p-n-p

транзисторів з'єднано з шинами додатного і від'ємного живлення, колектори сімнадцятого p-n-p і вісімнадцятого p-n-p транзисторів з'єднано з базами та колекторами дев'ятнадцятого p-n-p і двадцятого p-n-p транзисторів та базами першого p-n-p і другого p-n-p вихідних транзисторів відповідно, емітери дев'ятнадцятого p-n-p і двадцятого p-n-p транзисторів з'єднано між собою та через коригуючий конденсатор із емітерами вхідних транзисторів, колектори першого p-n-p і другого p-n-p вихідних транзисторів з'єднано з шинами додатного і від'ємного живлення, а їх емітери з'єднано з виходом схеми, а вихід з'єднано із шиною нульового потенціалу через вихідний резистор, вихідну шину з'єднано з емітерами вхідних транзисторів через резистор зворотного зв'язку.

Основними недоліками є значна нелінійність та велика споживана потужність.

За прототип обрано підсилювач постійного струму [Деклараційний патент на корисну модель №11189 Україна, H03K5/24, G05B1/01, 2005], який містить перше та друге джерела струмів, перший та другий вхідні транзистори, двадцять транзисторів, перший та другий вихідні транзистори, шину нульового потенціалу, шину додатного живлення, шину від'ємного живлення, резистор зворотного зв'язку, вихідний резистор, вхідну шину, вихідну шину, коригуючий конденсатор, вхідний резистор. Вхідну шину з'єднано з емітерами вхідних транзисторів через вхідний резистор, їх бази з'єднано з базами та колекторами першого p-n-p і другого p-n-p транзисторів відповідно, їх емітери з'єднано з шиною нульового потенціалу, а їх колектори з'єднано з шинами додатного і від'ємного живлення через перше та друге джерела струмів відповідно, колектори першого p-n-p і другого p-n-p вхідних транзисторів з'єднано з колекторами третього p-n-p і четвертого p-n-p транзисторів та базами тринадцятого p-n-p і чотирнадцятого p-n-p транзисторів відповідно, а емітери третього p-n-p і четвертого p-n-p транзисторів з'єднано з шинами додатного і від'ємного живлення, їх бази з'єднано з базами та колекторами п'ятого p-n-p і шостого p-n-p транзисторів та колекторами сьомого p-n-p і восьмого p-n-p транзисторів відповідно, емітери п'ятого p-n-p і шостого p-n-p транзисторів з'єднано між собою, емітери сьомого p-n-p і восьмого p-n-p транзисторів з'єднано між собою, а їх бази з'єднано з базами та колекторами дев'ятого p-n-p і десятого p-n-p транзисторів та колекторами тринадцятого p-n-p і чотирнадцятого p-n-p транзисторів відповідно, емітери дев'ятого p-n-p і десятого p-n-p транзисто-

рів з'єднано з шиною нульового потенціалу, колектори тринадцятого p-n-p і чотирнадцятого n-p-n транзисторів з'єднано з колекторами одинадцятого p-n-p і дванадцятого p-n-p транзисторів та базами сімнадцятого p-n-p і вісімнадцятого n-p-n транзисторів відповідно, а колектори одинадцятого p-n-p і дванадцятого p-n-p транзисторів з'єднано з шинами додатного і від'ємного живлення, а бази одинадцятого p-n-p і дванадцятого p-n-p транзисторів з'єднано з базами та колекторами п'ятнадцятого p-n-p і шістнадцятого n-p-n транзисторів та емітерами сімнадцятого p-n-p і вісімнадцятого n-p-n транзисторів відповідно, а емітери п'ятнадцятого p-n-p і шістнадцятого n-p-n транзисторів з'єднано з шинами додатного і від'ємного живлення, колектори сімнадцятого p-n-p і вісімнадцятого n-p-n транзисторів з'єднано з базами та колекторами дев'ятнадцятого p-n-p і двадцятого p-n-p транзисторів та базами першого і другого вихідних транзисторів відповідно, а емітери дев'ятнадцятого p-n-p і двадцятого p-n-p транзисторів з'єднано між собою та через коригуючий конденсатор із емітерами вхідних транзисторів, колектори першого p-n-p і другого p-n-p вихідних транзисторів з'єднано з шинами додатного і від'ємного живлення, а їх емітери з'єднано з виходом схеми, а вихід з'єднано із шиною нульового потенціалу через вихідний резистор, вихідну шину також з'єднано з емітерами вхідних транзисторів через резистор зворотного зв'язку.

Основними недоліками прототипу є значна нелінійність та малий коефіцієнт підсилення, що зменшує точність пристрою.

В основу корисної моделі поставлено задачу створення підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується лінійність та збільшується коефіцієнт підсилення, з'являється можливість поширення галузі використання приладу, що приводить до економії шляхом використання приладу в різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що в підсилювач постійного струму який містить перший та другий вхідні транзистори, перший та другий вихідні транзистори, двадцять транзисторів, перше та друге джерела струмів, коригуючий конденсатор, вхідний резистор, резистор зворотного зв'язку, вихідний резистор, шину додатного живлення, шину від'ємного живлення, шину нульового потенціалу, вхідну шину, вихідну шину, введено десять транзисторів та третє джерело струму. Причому вхідну шину через вхідний резистор з'єднано з емітерами першого p-n-p та другого p-n-p вхідних транзисторів, колектори p-n-p першого та p-n-p другого вхідних транзисторів з'єднано з колекторами третього p-n-p та четвертого p-n-p транзисторів відповідно, а їх бази з'єднано з базами та колекторами першого p-n-p та другого p-n-p транзисторів відповідно, емітери першого p-n-p та другого p-n-p транзисторів з'єднано з шиною нульового потенціалу, емітери третього p-n-p та четвертого p-n-p з'єднано з шинами додатного та від'ємного живлення відповідно, а їх бази з'єднано з базами та колекторами п'ятого p-n-p та шостого p-n-p транзисторів відповідно, емітери п'ятого p-n-p та шостого p-n-p транзисторів з'єднано з шинами

додатного та від'ємного живлення відповідно, колектори сьомого p-n-p та восьмого p-n-p транзисторів з'єднано з колекторами п'ятого p-n-p та шостого p-n-p транзисторів відповідно, їх емітери з'єднано між собою, а їх бази з'єднано з базами та колекторами тринадцятого p-n-p та чотирнадцятого p-n-p транзисторів відповідно, емітери тринадцятого p-n-p та чотирнадцятого p-n-p транзисторів з'єднано з шиною нульового потенціалу, а їх колектори з'єднано з колекторами одинадцятого p-n-p та дванадцятого p-n-p транзисторів відповідно, бази одинадцятого p-n-p та дванадцятого p-n-p транзисторів з'єднано з колекторами першого p-n-p та другого p-n-p вхідних транзисторів відповідно, а їх емітери з'єднано з колекторами дев'ятого p-n-p та десятого p-n-p транзисторів відповідно, емітери дев'ятого p-n-p та десятого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, а їх бази з'єднано з базами та колекторами п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів відповідно, емітери п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, емітери сімнадцятого p-n-p та вісімнадцятого n-p-n транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, їх бази з'єднано з колекторами дев'ятого p-n-p та десятого p-n-p транзисторів відповідно, а їх колектори з'єднано з колекторами та базами дев'ятнадцятого p-n-p та двадцятого p-n-p транзисторів відповідно, емітери дев'ятнадцятого p-n-p та двадцятого p-n-p транзисторів з'єднано з емітерами першого p-n-p та другого p-n-p вхідних транзисторів через коригуючий конденсатор, емітери першого p-n-p та другого p-n-p вхідних транзисторів з'єднано з емітерами першого p-n-p та другого p-n-p вхідних транзисторів через резистор зворотного зв'язку, їх бази з'єднано з базами дев'ятнадцятого p-n-p та двадцятого p-n-p транзисторів відповідно, а їх колектори з'єднано з шинами додатного та від'ємного живлення, вихідну шину з'єднано з емітерами першого p-n-p та другого p-n-p вихідних транзисторів та через вихідний резистор з шиною нульового потенціалу, бази п'ятого p-n-p та шостого p-n-p транзисторів з'єднано через друге джерело струму, колектори першого p-n-p та другого p-n-p транзисторів з'єднано з колекторами двадцять третього p-n-p та двадцять четвертого p-n-p транзисторів відповідно, емітери двадцять третього p-n-p та двадцять четвертого p-n-p з'єднано з шинами додатного та від'ємного живлення відповідно, а їх бази з'єднано з базами та колекторами двадцять першого p-n-p та двадцять другого p-n-p транзисторів відповідно, емітери двадцять першого p-n-p та двадцять другого p-n-p з'єднано з шинами додатного та від'ємного живлення відповідно, а δc колектори з'єднано через перше джерело струму, бази двадцять сьомого p-n-p та двадцять восьмого p-n-p транзисторів з'єднано з колекторами сімнадцятого p-n-p та вісімнадцятого p-n-p транзисторів відповідно, їх колектори з'єднано з колекторами п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів відповідно, а їх емітери з'єднано, бази п'ятнадцятого p-n-p та шістнадцятого p-n-p транзисторів з'єднано з базами та колекторами двадцять дев'ятого p-n-p та тридцятого p-n-p транзисторів

відповідно, колектори п'ятого р-п-р та шостого р-п-п транзисторів з'єднано з колекторами та базами двадцять п'ятого р-п-р та двадцять шостого р-п-п транзисторів відповідно, емітери двадцять п'ятого р-п-р та двадцять шостого р-п-п транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, колектори двадцять дев'ятого р-п-р та тридцятого р-п-п транзисторів з'єднано через третє джерело струму, а їх емітери з'єднано з шинами додатного та від'ємного живлення відповідно.

На кресленні представлено принципову схему підсилювача постійного струму.

Вхідну шину 44 через вхідний резистор 41 з'єднано з емітерами першого р-п-п 7 та другого р-п-р 8 вхідних транзисторів. Колектори р-п-п першого 7 та р-п-р другого 8 вхідних транзисторів з'єднано з колекторами третього р-п-р 9 та четвертого р-п-п 10 транзисторів відповідно, а їх бази з'єднано з базами та колекторами першого р-п-п 5 та другого р-п-р 6 транзисторів відповідно. Емітери першого р-п-п 5 та другого р-п-р 6 транзисторів з'єднано з шиною нульового потенціалу 40. Колектори першого р-п-п 5 та другого р-п-р 6 транзисторів з'єднано з колекторами двадцять третього р-п-р 3 та двадцять четвертого р-п-п 4 транзисторів відповідно. Емітери двадцять третього р-п-р 3 та двадцять четвертого р-п-п 4 з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно, а їх бази з'єднано з базами та колекторами двадцять першого р-п-р 1 та двадцять другого р-п-п 2 транзисторів відповідно. Емітери двадцять першого р-п-р 1 та двадцять другого р-п-п 2 з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно, а їх колектори з'єднано через перше джерело струму 37. Емітери третього р-п-р 9 та четвертого р-п-п 10 з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно, а їх бази з'єднано з базами та колекторами п'ятого р-п-р 11 та шостого р-п-п 12 транзисторів відповідно. Бази п'ятого р-п-р 11 та шостого р-п-п 12 транзисторів з'єднано через друге джерело струму 38, емітери п'ятого р-п-р 11 та шостого р-п-п 12 транзисторів з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно. Колектори п'ятого р-п-р 11 та шостого р-п-п 12 транзисторів з'єднано з колекторами та базами двадцять п'ятого р-п-р 15 та двадцять шостого р-п-п 16 транзисторів відповідно. Емітери двадцять п'ятого р-п-р 15 та двадцять шостого р-п-п 16 транзисторів з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно. Колектори сьомого р-п-п 13 та восьмого р-п-р 14 транзисторів з'єднано з колекторами п'ятого р-п-р 11 та шостого р-п-п 12 транзисторів відповідно, їх емітери з'єднано між собою, а їх бази з'єднано з базами та колекторами тринадцятого р-п-п 21 та чотирнадцятого р-п-п 22 транзисторів відповідно. Емітери тринадцятого р-п-п 21 та чотирнадцятого р-п-п 22 транзисторів з'єднано з шиною нульового потенціалу 40, а їх колектори з'єднано з колекторами одинадцятого р-п-п 19 та дванадцятого р-п-п 20 транзисторів відповідно. Бази одинадцятого р-п-п 19 та дванадцятого р-п-п 20 транзисторів з'єднано з колекторами першого р-п-п 7 та другого р-п-р 8 вхідних транзисторів відповідно, а їх емітери з'єднано з колекторами дев'ятого р-п-р 9 та десятого р-п-п 10 транзисторів відповідно. Емітери дев'ятого р-п-р

р 17 та десятого р-п-п 18 транзисторів з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно, а їх бази з'єднано з базами та колекторами п'ятнадцятого р-п-р 23 та шістнадцятого р-п-р 24 транзисторів. Емітери п'ятнадцятого р-п-р 23 та шістнадцятого р-п-п 24 транзисторів з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно. Емітери сімнадцятого р-п-р 29 та вісімнадцятого р-п-п 30 транзисторів з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно, їх бази з'єднано з колекторами дев'ятого р-п-р 9 та десятого р-п-п 10 транзисторів відповідно, а їх колектори з'єднано з колекторами та базами дев'ятнадцятого р-п-п 31 та двадцятого р-п-р 32 транзисторів відповідно. Емітери дев'ятнадцятого р-п-п 31 та двадцятого р-п-р 32 транзисторів з'єднано з емітерами першого р-п-п 7 та другого р-п-р 8 вхідних транзисторів через коригуючий конденсатор 46. Емітери першого р-п-п 33 та другого р-п-р 34 вихідних транзисторів з'єднано з емітерами першого р-п-п 7 та другого р-п-р 8 вхідних транзисторів через резистор зворотного зв'язку 42, їх бази з'єднано з базами дев'ятнадцятого р-п-п 31 та двадцятого р-п-р 32 транзисторів відповідно, а їх колектори з'єднано з шинами додатного 35 та від'ємного 36 живлення. Вихідну шину 45 з'єднано з емітерами першого р-п-п 33 та другого р-п-р 34 вихідних транзисторів та через вихідний резистор 43 з шиною нульового потенціалу 40, бази двадцять сьомого р-п-п 25 та двадцять восьмого р-п-р 26 транзисторів з'єднано з колекторами сімнадцятого р-п-р 29 та вісімнадцятого р-п-п 30 транзисторів відповідно, їх колектори з'єднано з колекторами п'ятнадцятого р-п-р 23 та шістнадцятого р-п-п 24 транзисторів відповідно, а їх емітери з'єднано. Бази п'ятнадцятого р-п-р 23 та шістнадцятого р-п-п 24 транзисторів з'єднано з базами та колекторами двадцять дев'ятого р-п-р 27 та тридцятого р-п-п 28 транзисторів відповідно. Колектори двадцять дев'ятого р-п-р 27 та тридцятого р-п-п 28 транзисторів з'єднано через третє джерело струму 39, а їх емітери з'єднано з шинами додатного 35 та від'ємного 36 живлення відповідно.

Пристрій працює таким чином.

Джерела струмів 37, 38 та 39 задають режим по постійному струму схеми. Транзистори 1 і 3 р-п-р типу та 2 і 4 р-п-п типу утворюють струмові дзеркала, виходи яких задають режим по постійному струму транзисторів 5 р-п-п та 6 р-п-р у діодному вмиканні, які генерують на своїх базах додатну та від'ємну напруги зміщення відповідно. Транзистори 7 р-п-п та 8 р-п-р утворюють вхідний двотактний симетричний каскад. Власне тракт підсилення виконано на транзисторах 19, 29 р-п-р і 20, 30 р-п-п, а також 31, 33 та 32, 34. Відбивачі струмів виконані на транзисторах 17, 23, 27 р-п-р та 18, 24, 28 р-п-п служать для відбиття струмів, що знімаються з колекторів 25, 26, а також джерела струму 39. Транзистори 31 р-п-п та 32 р-п-р в діодному вмиканні слугують для завдання режиму по постійному струму двотактного вихідного каскаду на транзисторах 33 р-п-п і 34 р-п-р. Транзистори 9, 11, 15 р-п-р, а також 10, 12, 16 р-п-п є відбивачами струму з джерела струму 38, а також струмів, які генеруються відбивачами на транзисторах 13, 21 р-п-п і 14, 22 р-п-р. Вони задають режим по постійному

струму транзисторів 19 р-п-р та 20 п-р-п. Причому транзистори 11,15 р-п-р та 12, 16 п-р-п включено як діоди. Сукупність транзисторів 13 п-р-п, 14 р-п-р, 21 п-р-п, 22 р-н-р це так звана струмова підвіска, яка забезпечує незалежність рівня наскрізного колекторного струму через транзистори 13 п-р-п, 14 р-п-р та колекторних струмів відбивання через транзистори 9 р-п-р, 10 п-р-п від приростів колекторного струму через транзистори 19 р-п-р, 20 п-р-п. Резистор 42 задає коефіцієнт передання. Резистор 41 задає вхідний струм. Резистор 43 слугує навантаженням схеми. Конденсатор 46 коригує АЧХ і забезпечує стійкість роботи схеми. До шини 35 та 36 підключають джерела додатної та від'ємної напруги.

Якщо вхідна напруга є додатною на вхідній шині 44, то струм втікає в схему через резистор 41, то транзистор 8 р-п-р привідкривається, 7 п-р-п призакривається. Колекторний струм транзистора 8 р-п-р при цьому збільшується, а транзистора 7 п-р-п зменшується, приріст колекторного струму транзистора 8 р-п-р надходить на базу транзистора 20 п-р-п, внаслідок чого збільшується його емітерний струм, а зменшення колекторного струму транзистора 7 п-р-п надходить на базу транзистора 19 р-п-р, призакриваючи його. Збільшення емітерного струму транзистора 20 п-р-п привідкриває транзистор 30 п-р-п, а зменшення емітерного струму транзистора 19 р-п-р призакриває транзистор 29 р-п-р. Колекторний струм транзистора 30 п-р-п збільшується, а транзистора 29 р-п-р зменшується. Це призводить відповідно до збільшення базового струму транзистора 34 р-п-р і зменшення

базового струму транзистора 33 п-р-п. При цьому транзистор 33 п-р-п призакривається, а транзистор 34 р-п-р привідкривається. Внаслідок чого потенціал вихідної шини 45 зменшується, стає від'ємним і наближається до потенціалу від'ємної напруги живлення. Струм починає втікати у вихідну шину з шини нульового потенціалу 40 через резистор 43.

Якщо вхідна напруга є від'ємною на вхідній шині 44, то струм витікає зі схеми через резистор 41, то транзистор 8 р-п-р призакривається, 7 п-р-п привідкривається. Колекторний струм транзистора 8 р-п-р при цьому зменшується, а транзистора 7 п-р-п збільшується, приріст колекторного струму транзистора 7 п-р-п надходить на базу транзистора 19 р-п-р, внаслідок чого збільшується його емітерний струм, а зменшення колекторного струму транзистора 8 р-п-р надходить на базу транзистора 20 п-р-п, призакриваючи його. Збільшення емітерного струму транзистора 19 р-п-р привідкриває транзистор 29 р-п-р, а зменшення емітерного струму транзистора 20 п-р-п призакриває транзистор 30 п-р-п. Колекторний струм транзистора 29 р-п-р збільшується, а транзистора 30 п-р-п зменшується. Це призводить відповідно до зменшення базового струму транзистора 34 р-п-р і збільшення базового струму транзистора 33 п-р-п. При цьому транзистор 33 п-р-п привідкривається, а транзистор 34 р-п-р призакривається. Внаслідок чого потенціал вихідної шини 45 збільшується, стає додатним і наближається до потенціалу додатної напруги живлення. Струм починає витікати з вихідної шини в шину 45 нульового потенціалу 40 через резистор 43.

