



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **120580** (13) **U**
(51) МПК
H03F 3/26 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2017 04883	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Гарнага Володимир Анатолійович (UA), Гудименко Олександр Олександрович (UA), Обертюх Максим Романович (UA)
(22) Дата подання заявки: 22.05.2017	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.11.2017	
(46) Публікація відомостей про видачу патенту: 10.11.2017, Бюл.№ 21	

(54) ВІДБИВАЧ СТРУМУ

(57) Реферат:

Відбивач струму містить шину нульового потенціалу, вхідну шину, шину живлення, три транзистори, причому базу першого з'єднано із базою другого транзистора, емітер першого транзистора з'єднано із першим виводом джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із вхідною шиною, причому введено четвертий, п'ятий, шостий транзистори, колектор першого транзистора з'єднано із емітером четвертого транзистора, колектори четвертого та п'ятого транзисторів з'єднано із вхідною шиною, бази четвертого і третього транзисторів з'єднані між собою, база четвертого транзистора з'єднана із колектором другого транзистора, емітер другого транзистора з'єднано з базою шостого транзистора, емітер шостого транзистора з'єднано з емітерами п'ятого та третього транзисторів, база п'ятого транзистора з'єднана із базами третього та четвертого транзисторів, другий вивід джерела струму та колектор шостого транзистора з'єднано із шиною нульового потенціалу.

UA 120580 U

Корисна модель належить до аналогової техніки і може бути використана в двотактних підсилювальних системах.

Відомо відбивач струму (Титце У., Шенк К., Полупроводниковая схемотехника. - М.: Мир, 1982. - С. 336), який містить шину нульового потенціалу, вхідну шину, шину живлення, чотири транзистори, причому шину живлення з'єднано з колектором та базою третього транзистора, емітер третього транзистора з'єднано з колектором та базою першого транзистора, емітери першого та другого транзисторів з'єднано із шиною нульового потенціалу, вхідну шину з'єднано із колектором четвертого транзистора, емітер четвертого транзистора з'єднано з колектором другого транзистора, бази другого і четвертого транзисторів з'єднано із базами та колекторами першого і третього транзисторів відповідно.

Недоліками аналога є низька точність роботи пристрою та високий вхідний опір.

За прототип взято відбивач струму Уілсона (Титце У., Шенк К., Полупроводниковая схемотехника. - М.: Мир, 1982. - С. 342), що містить шину нульового потенціалу, вхідну шину, шину живлення, три транзистори, причому базу першого з'єднано із базою другого транзистора, емітер першого транзистора з'єднано із першим виводом джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із вхідною шиною, колектор другого транзистора з'єднано із базою першого та другого транзисторів, базу третього транзистора з'єднано із колектором першого транзистора, колектор першого транзистора з'єднано із шиною живлення, емітер першого та другого транзистора з'єднано із шиною нульового потенціалу.

Недоліком прототипу є низька точність роботи.

В основу корисної моделі поставлено задачу створення відбивача струму, в якому за рахунок введення нових елементів та зв'язків між ними покращується температурна стабільність, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у відбивач струму, що містить шину нульового потенціалу, вхідну шину, шину живлення, три транзистори, причому базу першого з'єднано із базою другого транзистора, емітер першого транзистора з'єднано із першим виводом джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із вхідною шиною, крім того введено четвертий, п'ятий, шостий транзистори, колектор першого транзистора з'єднано із емітером четвертого транзистора, колектори четвертого та п'ятого транзисторів з'єднано із вхідною шиною, бази четвертого і третього транзисторів з'єднані між собою, база четвертого транзистора з'єднана із колектором другого транзистора, емітер другого транзистора з'єднано з базою шостого транзистора, емітер шостого транзистора з'єднано з емітерами п'ятого та третього транзисторів, база п'ятого транзистора з'єднана із базами третього та четвертого транзисторів, другий вивід джерела струму та колектор шостого транзистора з'єднано із шиною нульового потенціалу.

На кресленні представлено принципову схему відбивача струму.

Пристрій містить вхідну шину 1, яку з'єднано з колекторами четвертого 2, третього 3 і п'ятого 4 транзисторів, емітери четвертого 2 і третього 3 транзисторів з'єднано з колекторами першого 5 і другого 6 транзисторів, емітер п'ятого 4 транзистора з'єднано з емітером шостого 7 транзистора, емітер другого 6 транзистора з'єднано з базою шостого 7 транзистора, колектор шостого 7 транзистора з'єднано з шиною нульового потенціалу 9, емітер першого 5 транзистора з'єднано з першим виводом джерела струму 8 та базою другого 6 транзистора, бази четвертого 2, третього 3 та першого 5, другого 6 транзисторів з'єднані між собою відповідно, колектор другого 6 транзистора з'єднано з базою четвертого 2 транзистора, базу п'ятого 4 транзистора з'єднано з базою третього 3 транзистора, емітер п'ятого 4 транзистора з'єднано з колектором другого 6 транзистора, другий вивід джерела струму 8 з'єднано з шиною нульового потенціалу 9.

Пристрій працює таким чином.

Третій 2, четвертий 3, п'ятий 4 - транзистори в діодному вмиканні.

Сьомий 6 вихідний транзистор.

Шостий 5 транзистор керує сьомим 6 транзистором за рахунок колекторного струму.

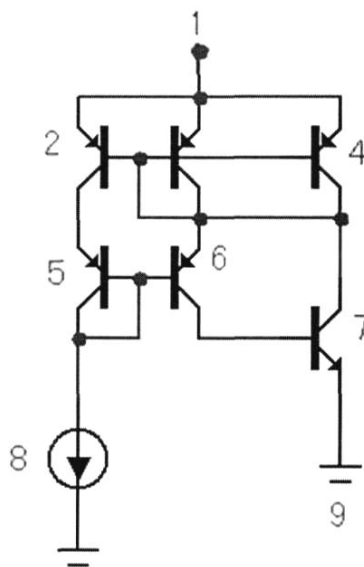
Другий 1 транзистор компенсує надлишковий струм п'ятого 4 транзистора.

Якщо струм на вхідній шині 8 збільшується, то другий 3, шостий 5 та сьомий 6 транзистори привідкриваються.

Якщо струм на вхідній шині 8 зменшується, то другий 3, шостий 5 та сьомий 6 транзистори прикриваються.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

- Відбивач струму, що містить шину нульового потенціалу, вхідну шину, шину живлення, три
- 5 транзистори, причому базу першого з'єднано із базою другого транзистора, емітер першого транзистора з'єднано із першим виводом джерела струму, емітер третього з'єднано із
- 10 колектором другого транзистора, колектор третього транзистора з'єднано із вхідною шиною, який **відрізняється** тим, що введено четвертий, п'ятий, шостий транзистори, колектор першого транзистора з'єднано із емітером четвертого транзистора, колектори четвертого та п'ятого
- 15 транзисторів з'єднано із вхідною шиною, бази четвертого і третього транзисторів з'єднані між собою, база четвертого транзистора з'єднана із колектором другого транзистора, емітер другого транзистора з'єднано з базою шостого транзистора, емітер шостого транзистора з'єднано з емітерами п'ятого та третього транзисторів, база п'ятого транзистора з'єднана із базами третього та четвертого транзисторів, другий вивід джерела струму та колектор шостого транзистора з'єднано із шиною нульового потенціалу.



Комп'ютерна верстка О. Рябко

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601