



УКРАЇНА

(19) **UA** (11) **76934** (13) **U**
(51) МПК (2013.01)
Н03Н 19/00

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

<p>(21) Номер заявки: u 2012 07209</p> <p>(22) Дата подання заявки: 13.06.2012</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.01.2013</p> <p>(46) Публікація відомостей про видачу патенту: 25.01.2013, Бюл.№ 2</p>	<p>(72) Винахідник(и): Ліщинська Людмила Броніславівна (UA), Філинюк Микола Антонович (UA), Лазарєв Олександр Олександрович (UA), Фурса Світлана Євгенівна (UA), Покотиліук Леся Ігорівна (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
---	--

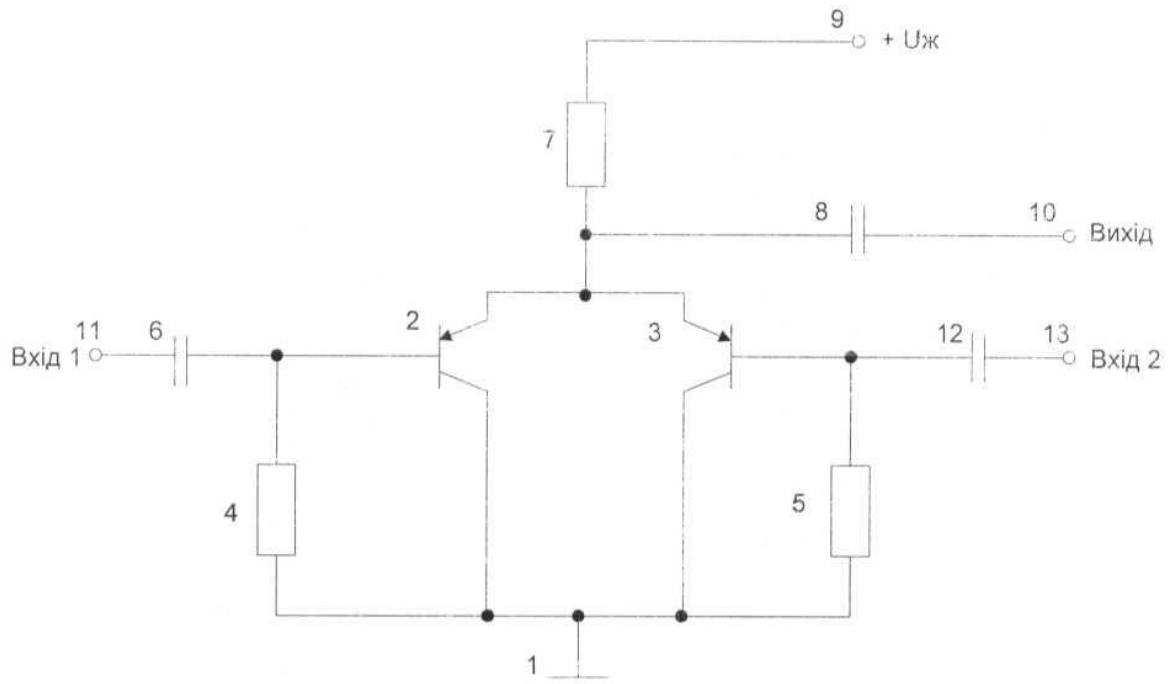
(54) ІМІТАНСНИЙ ЛОГІЧНИЙ ЕЛЕМЕНТ "І"

(57) Реферат:

Імітансний логічний елемент "І", який містить обмежувальний резистор, три розділових конденсатори, дві вхідні клеми, вихідну клему, шину живлення, причому введено два біполярних транзистори, два резистори, спільну шину, до якої під'єднані колектори першого та другого біполярних транзисторів, перший вивід першого резистора і перший вивід другого резистора, база першого біполярного транзистора з'єднана з другим виводом першого резистора і першим виводом другого розділового конденсатора, емітер першого біполярного транзистора з'єднаний з емітером другого біполярного транзистора, першим виводом обмежувального резистора і першим виводом першого розділового конденсатора, другий вивід обмежувального резистора з'єднаний з шиною живлення, другий вивід першого розділового конденсатора з'єднаний з вихідною клемою, другий вивід другого розділового конденсатора з'єднаний з першою вхідною клемою, база другого біполярного транзистора з'єднана з другим виводом другого резистора і першим виводом третього розділового конденсатора, його другий вивід з'єднаний з другою вхідною клемою.

UA 76934 U

UA 76934 U



Корисна модель належить до обчислювальної техніки, зокрема до елементної бази обчислювальних пристроїв.

Відомий радіочастотний логічний елемент "I", містить одноперехідний транзистор, емітер якого через перший обмежувальний резистор з'єднано з шиною живлення, між якою та другим виводом одноперехідного транзистора ввімкнено другий обмежувальний резистор, між вихідною клемою та другим виводом одноперехідного транзистора ввімкнено перший розділовий конденсатор, між першою вхідною клемою та емітером одноперехідного транзистора ввімкнено другий розділовий конденсатор, а перший вивід одноперехідного транзистора підключено до спільної шини [Патент на корисну модель № 51961, міжнародна класифікація H03K 19/00. Опубл. 10.08.2010, бюл. № 15].

Недоліком даного пристрою є низька швидкодія, обмежена часом заряду конденсатора через діод.

Найбільш близьким до запропонованого пристрою є елемент "I-НІ", який містить спільну шину, одноперехідний транзистор, емітер якого через перший обмежувальний резистор з'єднано з шиною живлення, між якою та другим виводом одноперехідного транзистора ввімкнено другий обмежувальний резистор, між вихідною клемою та другим виводом одноперехідного транзистора ввімкнено перший розділовий конденсатор; комутатор, між першою вхідною клемою якого та другим виводом одноперехідного транзистора ввімкнено другий розділовий конденсатор, введено першу індуктивність, підключену до спільної шини та першого конденсатора, підключеного до спільної шини, які через комутатор з'єднані з виводом другого розділового конденсатора, дросель, який з'єднує перший вивід одноперехідного транзистора зі спільною шиною та одночасно з'єднаний з третім розділовим конденсатором, перший вивід якого підключений також до першого виводу одноперехідного транзистора, а другий вивід через другий комутатор з'єднується з другою індуктивністю, підключеною до спільної шини або з другою ємністю, підключеною до спільної шини, [Патент на корисну модель № 67183, міжнародна класифікація H03K 19/20. Опубл. 10.02.2012, бюл. № 3].

Недоліком елемента є мала швидкодія, внаслідок використання одноперехідного транзистора.

Поставлена задача вирішується тим, що в імітансний логічний елемент "I", який містить обмежувальний резистор, три розділових конденсатори, дві вхідні клеми, вихідну клему, шину живлення, відрізняється тим, що введено два біполярних транзистори, два резистори, спільну шину, до якої під'єднані колектори першого та другого біполярних транзисторів, перший вивід першого резистора і перший вивід другого резистора, база першого біполярного транзистора з'єднана з другим виводом першого резистора і першим виводом другого розділового конденсатора, емітер першого біполярного транзистора з'єднаний з емітером другого біполярного транзистора, першим виводом обмежувального резистора і першим виводом першого розділового конденсатора, другий вивід обмежувального резистора з'єднаний з шиною живлення, другий вивід першого розділового конденсатора з'єднаний з вихідною клемою, другий вивід другого розділового конденсатора з'єднаний з першою вхідною клемою, база другого біполярного транзистора з'єднана з другим виводом другого резистора і першим виводом третього розділового конденсатора, його другий вивід з'єднаний з другою вхідною клемою.

На кресленні наведено схему імітансного логічного елемента "I".

Пристрій містить спільну шину 1, до якої під'єднані колектори першого 2 і другого 3 біполярних транзисторів, перший вивід першого резистора 4 і перший вивід другого резистора 5, база першого біполярного транзистора 2 з'єднана з другим виводом першого резистора 4 і першим виводом другого розділового конденсатора 6, емітер першого біполярного транзистора 2 з'єднаний з емітером другого біполярного транзистора 3, першим виводом обмежувального резистора 7 і першим виводом першого розділового конденсатора 8, другий вивід обмежувального резистора 7 з'єднаний з шиною живлення 9, другий вивід першого розділового конденсатора 8 з'єднаний з вихідною клемою 10, другий вивід другого розділового конденсатора 6 з'єднаний з першою вхідною клемою 11, база другого біполярного транзистора 3 з'єднана з другим виводом другого резистора 5 і першим виводом третього розділового конденсатора 12, його другий вивід з'єднаний з другою вхідною клемою 13.

Пристрій працює наступним чином. Як інформаційний параметр використовуються індуктивний (L) імітанс, що відповідає логічній одиниці та ємнісний (C) імітанс, що відповідає логічному нулю. На транзисторах 2 та 3 реалізований двопараметричний перетворювач імітансу, таблиця перетворення імітансу якого має такий вигляд.

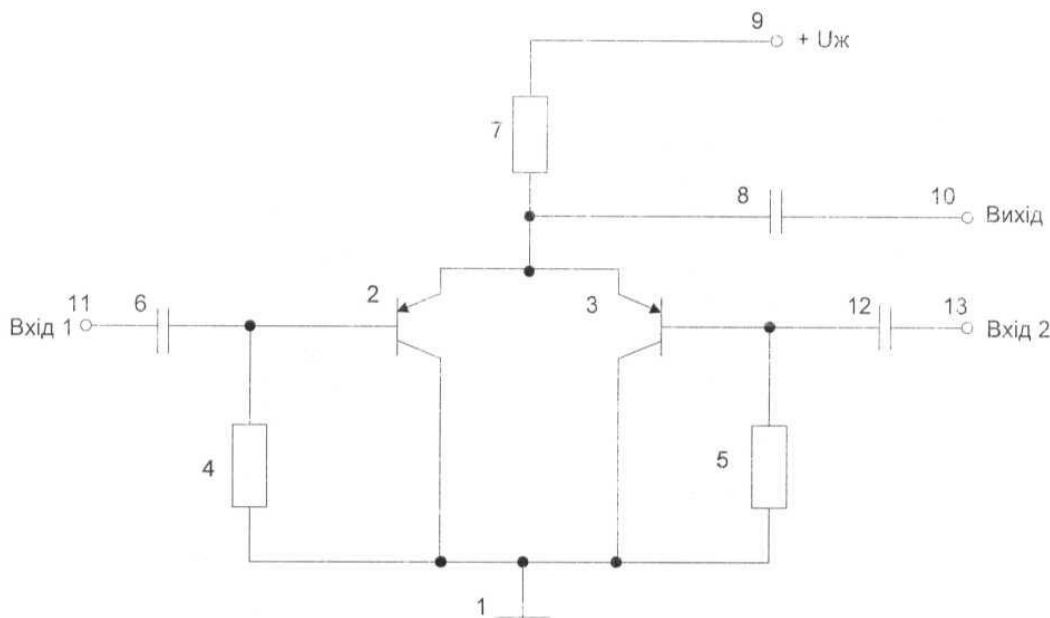
Таблиця істинності імітансного логічного елемента "І"

Вхід 1	Вхід 2	Вихід
L/1	C/0	C/0
C/0	L/1	C/0
C/0	C/0	C/0
L/1	L/1	L/1

З таблиці витікає, що при будь-яких комбінаціях L та C імітансів, що підключаються до вхідних клем 11 та 13, вихідний імітанс схеми між клемою 10 та спільною шиною 9 залишається ємнісним, що відповідає логічному нулю, вихідний імітанс стає індуктивним, що відповідає логічній одиниці. Таким чином схема виконує імітансну функцію "І".

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

10 Імітансний логічний елемент "І", який містить обмежувальний резистор, три розділових конденсатори, дві вхідні клеми, вихідну клему, шину живлення, який **відрізняється** тим, що введено два біполярних транзистори, два резистори, спільну шину, до якої під'єднані колектори першого та другого біполярних транзисторів, перший вивід першого резистора і перший вивід другого резистора, база першого біполярного транзистора з'єднана з другим виводом першого резистора і першим виводом другого розділового конденсатора, емітер першого біполярного транзистора з'єднаний з емітером другого біполярного транзистора, першим виводом обмежувального резистора і першим виводом першого розділового конденсатора, другий вивід обмежувального резистора з'єднаний з шиною живлення, другий вивід першого розділового конденсатора з'єднаний з вихідною клемою, другий вивід другого розділового конденсатора з'єднаний з першою вхідною клемою, база другого біполярного транзистора з'єднана з другим виводом другого резистора і першим виводом третього розділового конденсатора, його другий вивід з'єднаний з другою вхідною клемою.



Комп'ютерна верстка Д. Шеверун

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601