



СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

(19) SU (11) 1805449 A1

(51)5 G 05 B 19/18, 19/415

ГОСУДАРСТВЕННОЕ ПАТЕНТНОЕ  
ВЕДОМСТВО СССР  
(ГОСПАТЕНТ СССР)



# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

2

(21) 4824312/24

(22) 08.05.90

(46) 30.03.93. Бюл. № 12

(71) Винницкий политехнический институт

(72) Ю.В.Сандул, А.Н.Романюк, В.С.Сенчик  
и И.В.Рябовол

(56) Авторское свидетельство СССР

(21) 1462247, кл. G 05 B 19/18, 19/415, 1979.

(54) ЦИФРОВОЙ ЛИНЕЙНЫЙ ИНТЕРПО-  
ЛЯТОР

(57) Изобретение относится к области авто-  
матики и вычислительной техники. Цель  
изобретения – расширение области приме-  
нения интерполятора за счет формирования  
векторов во всех квадрантах, а также повы-  
шение его быстродействия за счет остано-  
ва интерполяции при реализации отсечения.  
Интерполятор содержит генератор импуль-  
сов, вычитающий счетчик, блок управления,

блок оперативной приращений памяти, на-  
капливающий сумматор  $\Sigma$ , регистр призна-  
ков, элемент И, блок отсечения, блок  
выходной логики. При переходе аппрокси-  
мируемого вектора через координатные оси  
в квадранты, соседние первому, блоком от-  
сечения осуществляется формирование сиг-  
нала отсечения. При формировании  
векторов, начальная точка которых находит-  
ся в невидимой зоне, при переходе через  
координатные оси, в блоке логики изменя-  
ется направление счета координатных счет-  
чиков. В блоке отсечения осуществляется  
также анализ целесообразности пошагово-  
го формирования векторов. Если вектор не  
попадает в видимую зону, то формируется  
соответствующий сигнал только на установ-  
ку координатных счетчиков. 1 з.п. ф-лы, 7  
ил., 1 табл.

Изобретение относится к области авто-  
матики и вычислительной техники и может  
быть использовано в выводных графических  
устройствах и в системах числового про-  
граммного управления.

Цель изобретения – расширение обла-  
сти применения интерполятора за счет фор-  
мирования векторов во всех квадрантах, а  
также повышение его быстродействия за  
счет останова интерполяции при реализа-  
ции отсечения.

В известных линейных интерполяторах  
интерполяция происходит, как в поле инди-  
кации (ПИ) (экран дисплея), так и в невиди-  
мой зоне поля дискретного координатного  
пространства (ПДКП). В свою очередь, ПИ

является четвертой частью поля видеопам-  
ти (ПВ), которое ограничивается сигналом  
регистрации границы поля видеопамати  
(РГВП).

Таким образом, ПИ и ПВ являются под-  
множеством ПДКП, которое ограничивается  
координатными счетчиками  $R_x$  – по оси X и  
 $R_y$  – по оси Y. Сигнал РГВП зависит от глу-  
бины видеопамати и отслеживается до оп-  
ределенного значения координатными  
счетчиками. В ПИ интерполяция отрезка  
сводится к отображению его на экране дис-  
плея, а вне ПИ интерполяция невидимой  
части отрезка прямой сводится к попада-  
нию в конечную точку, которая может быть  
начальной для последующего отрезка. Т.е.

(19) SU (11) 1805449 A1

время на интерполяцию отрезка можно разделить на "эффективно затраченное" и "неэффективно затраченное":  $T_{и} = T_{э} + T_{нэ}$ . Следовательно, в таких линейных интерполяторах время интерполяции заданного отрезка прямой увеличивается за счет "неэффективной" составляющей (интерполяция в невидимой зоне). Очевидно, интерполяцию в невидимой зоне можно не производить, а конечную точку можно позиционировать программным путем.

В предлагаемом цифровом линейном интерполяторе за счет введения блока отсечения (БО) в определенных случаях выполняется процедура "отсечения", с помощью которой отбрасывается составляющая  $T_{нэ}$ .

Таким образом, сокращается общее время интерполяции  $T_{и}$  заданного отрезка прямой. Чем длиннее часть отрезка в невидимой зоне, тем значительней экономится время на его интерполяцию. Следовательно, увеличивается быстродействие интерполятора.

На фиг. 1 представлена структурная схема предлагаемого цифрового линейного интерполятора; на фиг. 2 – пример реализации блока отсечения; на фиг. 3 – взаимное расположение поля дискретного координатного пространства (ПДКП)  $P_x$ ;  $P_y$ ;  $-P_y$ ;  $-P_x$ ; поля индикации (ПИ) OLMN, поля видеопамати (ПВ) WMDE, которые являются подмножеством ПДКП, разбиение ПДКП на квадранты, формирование в ПДКП векторов АВ и ВК и точки отсечения S и T данных векторов с осями координат; на фиг. 4 – расположение и направление векторов, подлежащих процедуре отсечения; на фиг. 5 – пример блока выходной логики; на фиг. 6 – блок регистров; на фиг. 7 – блок отсечения.

Цифровой линейный интерполятор (см. фиг. 1) содержит генератор импульсов 1 (ГИ1), вычитающий счетчик 2 (СЧ2) блок 3 управления (БУЗ), блок 4 оперативной памяти (БОП4), накапливающий сумматор 5, (НСм5), регистр признаков 6 (ПГП6), элемент 7И, блок 8 отсечения (БОП8), блок 9 выходной логики (БВЛ9). Входы 10, 11 записи входных данных, вход 15 записи данных, установленный вход 16, связи 17 – 24, вход 25 информационный, связи 26–30 блоков, входы 31, 32 переноса координатных счетчиков по осям X и Y ( $P_x$  и  $P_y$ ), входы 33, 34 определения начального квадранта (K и  $\bar{K}$ ), вход 35 регистрации границы поля видеопамати (РГПЗ), выход 36 разрешения подсвета (РП), выходы 37, 38 определения текущего квадранта ( $Z_n X_t$  и  $Z_n Y_t$ ), выходы 39, 40 знака текущего приращения ( $Z_n X_t$  и  $Z_n Y_t$ ), выход 41 конца интерполяции (КИ), выходы 42–45

знака единичных координат приращений  $-X$ ,  $+X-Y$ ,  $+Y$ , выход 30 отсечения.

Блок управления (фиг. 2) содержит третий 46 и четвертый 47 D-триггеры, седьмой 48, восьмой 49, девятый 50 элементы И, транзисторы 51, 52, десятый 54 и одиннадцатый 55 элементы И, первый инвертор 53. Триггер 46 служит для выработки сигнала 19 записи разности приращенной координат  $\Delta$  в нулевую ячейку БОП1. Триггер 47 служит для выработки сигнала 19 и сигнала 21 входного переноса НСм5. Триггер 51 служит для выработки сигнала 24 готовности, а в совокупности с триггером 52 служит также для формирования тактовой последовательности в цикле интерполяции по выходу 18, которая стробирует триггер 47 и тактирует сигнал 22 записи в НСм5. Элементы 48, 50, 54, 55 И служат соответственно для формирования или запрещения управляющих сигналов соответственно 20, 19, 18, 22 в зависимости от уровней сигналов на их входах.

Элемент 49 И служит для установки в нулевое состояние триггеров 51 и 52. Первый 11 вход БУЗ соединен с первым входом элемента 55И. Второй 12 вход БУЗ соединен с синхровходом триггера 52 и входом инвертора 53. Третий 13 вход БУЗ соединен с первым входом элемента 49И. Четвертый 14 вход БУЗ соединен с синхровходом триггера 46, установочным входом триггера 47 и первым входом элемента И 48. Пятый вход 15 БУЗ соединен с вторым входом элемента И 48 и синхровходом элемента И 51. Шестой 16 вход БУЗ соединен с входом сброса триггеров 46 и 47. Седьмой 23 вход БУЗ соединен с информационным входом триггера 47. Восьмой 17 вход БУЗ соединен с вторым входом элемента И 49. Прямые выходы триггеров 46 и 47 соединены с первым и вторым входами элемента И 50. Кроме того, выход триггера 47 соединен с четвертым 21 выходом БУЗ. Выход элемента И 48 соединен с третьим 20 выходом блока управления. Прямой выход триггера 51 соединен с информационным входом триггера 52 и шестым выходом БУЗ. Прямой выход триггера 52 и выход инвертора 53 соединены с первым и вторым входами элемента И54. Выход элемента 54И соединен с синхровходом триггера 47, вторым входом элемента 55И и первым 18 выходом БУЗ. Выход элемента И 55 соединен с пятым 22 выходом БУЗ. Информационные входы триггеров 46 и 51 подключены к выходу логической единицы.

Кроме того восьмой 17 вход БУЗ соединен с выходом переноса ВСЧ2 и служит для переноса сигнала переноса РСТ от ВСЧ2. Седьмой 23 вход блока управления соеди-

нен с выходом переноса накапливающего сумматора 5 и служит для приема сигнала переполнения накапливающего сумматора, который фиксируется триггером 47.

Регистр 6 признаков (см. фиг. 6) является фронтным регистром, на информационные входы которого по шине 25 подаются значения  $Z_n X_n$ ,  $Z_n Y_n$ ,  $Z_n$  и записываются передним фронтом сигнала 16.

Блок 8 отсечения (см. фиг. 7) содержит первый 57 и второй 58 триггеры, первый 59, второй 60 элементы ИЛИ, первый 61, второй 62, третий 63, четвертый 64 элементы ИСКЛЮЧАЮЩЕЕ ИЛИ, первый 65, второй 66, третий 67, четвертый 68, пятый 69 элементы И, а также третий 70 и четвертый 71 элементы ИЛИ. Триггеры 57 и 58 служат для запоминания переносов  $P_x$  и  $P_y$  координатных счетчиков, поступающих на первый 31 и второй 52 управляющие входы Б08 и соответственно на входы указанных триггеров от внешнего устройства. Логическая схема из элементов 59–72 служит для выделения сигналов: 30 – отсечение, 36 – разрешение под-света, 37, 38 ( $K_x$ ,  $K_y$ ) – текущего квадранта, 39, 40 –  $Z_n \Delta X_n$ ,  $Z_n \Delta Y_n$  знака текущих приращений. Третий и четвертый управляющие входы Б08 соединены с входами 33 и 34 определения начального квадранта ( $K_x$ ,  $K_y$ ). Первый 27 и второй 28 входы знака начального приращения ( $Z_n \Delta X_n$ ,  $Z_n \Delta Y_n$ ) соединены с вторым и третьим информационными входами регистра 6 признаков. Вход начальной установки Б08 соединен с третьим 16 установочным входом устройства. Пятый управляющий вход Б08 соединен с входом 35 регистрации границы видеопам- яти устройства. Первый, второй, третий, четвертый и пятый выходы Б08 соединены соответственно с выходами 36, 39, 40, 37 и 38 выходами устройства. Кроме того, второй и третий выходы Б08 соединены с третьим и четвертым управляющими входами блока выходной логики. Логическая схема Б08 синтезирована по диаграмме Вейча-Карно.

Блок 9 выходной (см. фиг. 5) логики содержит элементы И73–82 Логическая схема БВЛ9 служит для выделения в цикле интерполяции и передачи на выходы 42–45 устройства сигналов единичный шаговых приращений. Первый управляющий вход блока выходной логики соединен с выходом 23 переноса НСм5. Второй управляющий вход БВЛ9 соединен с первым 29 информационным входом регистра 6 признаков. Логическая схема БВЛ9 синтезирована по принципу дешифратора сигналов.

Генератор импульсов 1 служит для выработки последовательности импульсов, тактирующих работу блока 3 управления.

Вычитающий счетчик 2 служит для формирования сигнала переноса на выходе 17 по окончании воспроизведения отрезка прямой, которое определяется БП, для записи которого служит вход 10 устройства. Для передачи БП на информационные вход счетчика служит информационная шина 25. Стробующий вход счетчика соединен с выходом 18 строба БУЗ.

Блок 3 управления предназначен для синхронизации работы устройства, т.е. формирования управляющих воздействий, необходимых для функционирования устройства.

Первый вход БУЗ соединен с входом 11 записи устройства и служит для выделения на выходе 22 БУ единичного сигнала записи в накопительный сумматор 5, под воздействием сигнала положительной полярности на указанном входе. Второй вход БУЗ соединен с выходом 12 ГИ1 и предназначен для формирования опорной импульсной последовательности.

Третий вход БУЗ соединен с первым установочным входом 13 устройства и служит для приема от внешнего устройства сигнала отрицательной полярности, который проходя через элемент 49И, сбрасывает в нулевое состояние триггеры 51 и 52. Четвертый вход БУЗ соединен с вторым установочным входом 14 устройства и предназначен для (если по данному входу подать сигнал положительной полярности) установки в единичное состояние триггера 47, и формирования приращений координат в нулевую ячейку. Б0П4, а затем установочный триггера 46 в единичное состояние. Пятый вход БУЗ соединен с третьим 15 входом записи устройства и служит для приема сигнала положительной полярности, который, проходя через элемент И 48 поступает на выход 20 и приводит к записи обратного кода меньшего приращения МП обр в первую ячейку блока памяти. Шестой вход БУЗ соединен с третьим 16 установочным входом устройства и служит для приема сигнала отрицательной полярности, по которому триггеры 36 и 47 НСм5 устанавливаются в нулевое состояние, а в регистр 6 признаков относятся признаки  $Z_n \Delta X_n$ ,  $Z_n \Delta Y_n$ ,  $Z_n \Delta$ .

Блок 4 оперативной памяти служит для оперативного хранения разности приращения координат  $\Delta$  и МП обр, соответственно в нулевой и первой ячейках памяти. Выход 19 БУЗ служит для подачи на второй

вход блока памяти адресного сигнала, определяющего номер ячейки памяти, к которому осуществляется обращение. Выход 20 БУЗ служит для подачи на третий вход БОП4 сигнала отрицательной полярности, по которому данные заносятся в БОП4. Информационный вход БОП4 соединен с информационным входом 25 устройства, а информационный выход БОП4 соединен с информационным входом НСМ5.

Накопительный сумматор 5 служит для выполнения операций суммирования и запоминания результата операции до выполнения следующей. Выход 21 БУЗ служит для подачи сигнала переноса на младший разряд сумматора. Для подачи сигнала записи в НСМ5 служит выход 22 БУЗ.

Регистр 6 признаков служит для приема и хранения знаков начальных приращений:  $Z_n \Delta X_n$ ,  $Z_n \Delta Y_n$ , для подачи которых служат соответственно выходы 27, 28, 29.  $Z_n = |\Delta X_n| - |\Delta Y_n|$  и определяет большее по модулю приращение: при  $Z_n \Delta = 0$  следует, что если  $Z_n \Delta = 1$ , то  $|\Delta X_n| < |\Delta Y_n|$ .

Элемент И7 служит для формирования сигнала: конец интерполяции в случае появления нулевых уровней сигналов на первом или втором входе. Первый вход элемента 7 служит для приема сигнала нулевого уровня в случае окончания интерполяции заданного отрезка в любой области ПДКП. Второй вход элемента 7 служит для приема сигнала нулевого уровня с выхода отсечения БО 8.

Блок 8 отсечения служит для:

1. Выполнения процедуры отсечения и выдачи соответствующего сигнала отсечения на выход 30.

2. Выработки сигнала разрешения подсвета РП на выходе 36 при формировании векторов в поле индикации.

3. Передачи на входы 39, 40 ВБЛ и соответствующие выходы устройства знаков текущих приращений  $Z_n \Delta X_T$  и  $Z_n \Delta Y_T$ .

4. Передачи на выходе сигналов, определяющих текущий квадрант  $KX_T$  и  $KY_T$ .

На выходы 31, 32 БО8 из внешнего устройства поступают сигналы переноса  $P_x$ ,  $P_y$  координатных счетчиков, определяющих пересечение формируемого отрезка прямой с одной из осей координат. При пересечении с осью  $X: P_y = 0$ , с осью  $Y: P_x = 0$ .

На входы 33, 34 БО8 из внешнего устройства поступают сигналы определения начального квадранта, с которого начинает формироваться вектор,

где  $KX_T = 0$ ,  $KY_T = 0$  – I кв.

$KX_T = 1$ ,  $KY_T = 0$  – II кв.

$KX_T = 1$ ,  $KY_T = 1$  – III кв.

$KX_T = 0$ ,  $KY_T = 1$  – IV кв.

Входы 27, 28 БО8 служат для приема из РГП6 знаков начальных приращений  $Z_n \Delta X_n$  и  $Z_n \Delta Y_n$ , задающих начальное направление формируемого вектора (0 – по модулю возрастает, 1 – по модулю уменьшается). Вход 35 БО 8 служит для приема сигнала регистрации границы поля видеопамати. Если формируемый вектор находится в зоне ПВ или на ее границе, то РГПВ = 1, а вне – РГПВ = 0.

Блок 9 выходной логики служит для формирования и передачи на выходы устройства соответственно сигналам единичных приращений координат  $+1y$ ,  $-1y$ ,  $+1x$ ,  $-1x$ .

Интерполятор работает следующим образом.

В основе организации процедуры отсечения лежит непрерывный анализ следующих начальных значений: положение вектора в ПДКП (определение квадранта по  $KX_T$ ,  $KY_T$ ), направление следования в каждом квадранте  $Z_n \Delta X_T$ ,  $Z_n \Delta Y_T$ , фиксирование переноса координатных счетчиков при пересечении координатных осей и учет значения сигнала РГПВ. Следует отметить, что текущее значение перечисленных величин в начальный момент времени являются начальными, т.е.  $KX_T = KX_n$ ,  $KY_T = KY_n$ ,  $Z_n \Delta X_T = Z_n \Delta X_n$ ,  $Z_n \Delta Y_T = Z_n \Delta Y_n$  и т.д. Совокупность указанных признаков в определенных случаях приводит к формированию сигнала отсечения. Рассмотрим, в каких именно случаях выделяется сигнал отсечения. Для этого в ПДКП покажем те вектора, которые подлежат процедуре отсечения (см. фиг. 4).

Как видно из рисунка, в каждом квадранте есть строго определенные направления и границы векторов, по которым можно сделать вывод, что формируемый вектор явно не попадает в ПИ.

В первом квадранте  $KX_T = 0$ ,  $KY_T = 0$ , РГПВ = 0

1)  $Z_n \Delta X_T = 0$ ,  $Z_n \Delta Y_T = 0$

2)  $Z_n \Delta X_T = 1$ ,  $Z_n \Delta Y_T = 0$

во втором квадранте  $KX_T = 1$ ,  $KY_T = 0$  РГПВ = =0,1

1)  $Z_n \Delta X_T = 0$ ,  $Z_n \Delta Y_T = 0$

2)  $Z_n \Delta X_T = 0$ ,  $Z_n \Delta Y_T = 1$

в третьем квадранте  $KX_T = 1$ ,  $KY_T = 1$ , РГПВ = =0,1

1)  $Z_n \Delta X_T = 0$ ,  $Z_n \Delta Y_T = 0$

2)  $Z_n \Delta X_T = 0$ ,  $Z_n \Delta Y_T = 1$

3)  $Z_n \Delta X_T = 1$ ,  $Z_n \Delta Y_T = 0$

В четвертом квадранте  $KX_T = 0$ ,  $KY_T = 1$ , РГПВ = 0,1

1)  $Z_n \Delta X_T = 0$ ,  $Z_n \Delta Y_T = 0$

2)  $Z_n \Delta X_T = 1$ ,  $Z_n \Delta Y_T = 0$

Таким образом, вектора, имеющие приведенные параметры, не интерполируются.

Задавши начальные условия таких векторов или если в процессе работы они преобразуют такие параметры, на выходе 30 БО8 вырабатывается сигнал отсечения, который передается на выход 41 "Конец интерполяции". 5  
Позиционирование конечной точки вектора осуществляется внешним устройством программным путем. Вектора, имеющие оставшиеся параметры, относятся к группе находящихся в ПИ или возможного попадания в ПИ. Поэтому вектора данной группы интерполируются с анализом текущих параметров. Основопологающим фактором данного анализа является пересечение вектора с одной из осей координат, которое фиксируется переносом координатных счетчиков (см. фиг. 3). В момент пересечения изменяются текущие параметры формируемого вектора; текущий квадрант и текущее значение приращений. 10  
Следовательно, по-новому происходит новый анализ возможностей попадания вектора в ПИ. Если в момент пересечения текущие параметры вектора становятся такими, как в вышеприведенных случаях, то в данный момент на выходе 30 БО8 формируется сигнал отсечения.

Таким образом, текущие значения векторов изменяются при пересечении вектора одной из осей координат. В момент пересечения происходит анализ текущих параметров. Если измененные параметры формируемого вектора относятся к вышеприведенной группе явного непадания в ПИ, то на выходе 30 БО8 формируется сигнал отсечения.

Рассмотрим группу векторов возможного попадания в ПИ или находящихся в ней (см. фиг. 4). Это вектора, имеющие следующие параметры: В первом квадранте -  $KX_T = 0, KY_T = 0$

1) возможного попадания ПИ РГПВ = 0

$$3_H \Delta X_T = 1, 3_H \Delta Y_T = 1$$

$$3_H \Delta X_T = 0, 3_H \Delta Y_T = 1$$

2) находящихся ПИ РГПВ = 1 - все направления

Во втором квадранте -  $KX_T = 1, KY_T = 0$  РГПВ = 0

1) Возможного попадания  $3_H \Delta X_T = 10$   $3_H \Delta Y_T = 0$

$$3_H \Delta X_T = 1, 3_H \Delta Y_T = 1$$

В третьем квадранте  $KX_T = 1$   $KY_T = 1$  РГПВ = 0

1) Возможного попадания  $3_H X_T = 1$   $3_H Y_T = 1$

В четвертом квадранте -  $KX_T = 0$   $KY_T = 1$ . РГПВ = 0

1) Возможного попадания  $3_H \Delta X_T = 1$   $3_H \Delta Y_T = 1$

$$3_H \Delta X_T = 0 \quad 3_H \Delta Y_T = 1$$

Вектора данной группы подлежат интерполяции. Вектора возможного попадания в ПИ интерполируются в невидимой зоне с целью фиксирования точки пересечения вектора с границей ПИ. В момент пересечения формируемого вектора с границей ПИ формируется сигнал разрешения подсвета (РП), который разрешает внешнему устройству отражать на экране дисплея интерполируемый вектор.

Поле индикации ограничивается осью +Y, +X, а также верхней и правой границей действия сигнала РГПВ. Формируемый отрезок прямой, который выходит из ПИ, пересекая границу ПИ в любом месте, подлежит отсечению.

Рассмотрим работу интерполятора с учетом процедуры отсечения.

В исходном состоянии, устанавливаемом по сигналу начального сброса, поступающему по входу 13 интерполятора, триггеры 51 и 52 БУЗ устанавливаются в нулевое состояние, вследствие чего на выходе 24 БУЗ, а следовательно, на выходе 41 конца интерполяции устройства будет нулевой уровень, сигнализирующий о том, что интерполятор готов принять задание на отрезок прямой.

Задание на отрезок прямой принимается по входной информационной шине 25 под воздействием синхроимпульсов на входах 16, 10, 11, 14, 15 интерполятора. Под воздействием импульса на входе 16 в регистр 6 признаков заносятся признаки  $3_H \Delta X_n, 3_H \Delta Y_n, 3_H \Delta$ , триггеры 46, 47, БУЗ и накапливающий сумматор устанавливаются в нулевое состояние, триггеры 57, 58 БО8 - в нулевое состояние. На входах 31 - 35 выставляются начальные параметры формируемого вектора:  $P_x, P_y, KX_T, KY_T$  РГПВ, а также с РГП6 направление приращений  $3_H X_n, 3_H Y_n$ , вследствие чего на выходе 30 БО8 формируется определенное значение сигнала. Если на указанном выходе формируется нулевой уровень, что соответствует процедуре отсечения, внешнему устройству сигнализируется, что задаваемый вектор относится к группе векторов неявного попадания в ПИ. На выходе 41 формируется нулевой уровень (конец интерполяции), т.е. внешнему устройству необходимо спозиционировать, если это необходимо, конечную точку вектора и задать новые данные на работу.

Если на выходе 30 после задания начальных параметров вектора формируется высокий уровень, значит, задаваемый вектор относится к группе возможного попадания в ПИ или находящегося в ней. Такой вектор подлежит интерполированию. Алго-

ритм работы интерполятора продолжается в следующей последовательности.

На вход 10 интерполятора поступает сигнал положительной полярности, под воздействием которого в ВСч2 заносится большее приращение БП. Под воздействием сигнала, поступающего на вход 11 интерполятора и проходящего через элемент 55 И БУЗ, в накапливающий сумматор 5 заносится половина большего приращения БП/2, которое поступает со входной шины 25 через БО4. Под воздействием сигнала, поступающего на вход 14 интерполятора (по нулевому значению этого сигнала), триггер 47 БУЗ устанавливается в единичное состояние, а по положительному перепаду этого сигнала осуществляется запись разности приращений в нулевую ячейку БОП4 и установка единичное состояние триггера 46 БУЗ, что приводит к изменению адреса ячейки БОП4 с нулевого на единичный. Под воздействием сигнала, поступающего на вход 15 интерполятора, в первую ячейку БОП4 заносится код меньшего приращения МП обр, а триггер 51 БУЗ устанавливается в единичное состояние. При этом, на D-входе триггера 52 БУЗ появится единичный уровень и по первому же после этого положительному перепаду опорной импульсной последовательности  $f_0$  четвертый триггер 52 БУЗ устанавливается в единичное состояние. На этом прием задания на отрезок прямой закончен. По окончании действия активного значения сигнала на входе 15 интерполятора, что соответствует моменту установки в единичное состояние триггера 51 БУЗ, сигнал готовности на выходе 24 примет единичное состояние, что будет сигнализировать о том, что цикл интерполяции начат, но не закончен.

В цикле интерполяции с каждым тактом, определяемым опорной импульсной последовательностью  $f_0$ , в накапливающем сумматоре 6 определяется очередное значение оценочной функции ОФ по формуле:

$$ОФ_{i+1} = ОФ_i + \Delta, \text{ при } ОФ < 0;$$

$$ОФ_{i+1} = ОФ_i + |МП| \text{обр.} + 1, \text{ при } ОФ \geq 0 \quad (1)$$

Ввиду того что при вычислении оценочной функции слагаемые всегда имеют противоположные знаки, переполнение Р накапливающего сумматора 5 представляет собой обратное значение знака оценочной функции. Это переполнение фиксируется триггером 47 БУЗ, состояние которого определяет значение входа переноса 21 НСМ 5 и адресного входа 19 БОП4, что обеспечивает вычисление ОФ по выражениям (1). Кроме этого, в цикле интерполяции с каждым тактом содержимое ВСч2 уменьшается на

единицу, а блок выходной логики 9 формирует очередные единичные приращения  $+1x, -1x, +1y, -1y$ , а зависимости от знаков приращений координат  $Z_n \Delta X_T, Z_n \Delta Y_T$ , знака разности координат и переполнения НСМ 5.

Эта зависимость приведена в таблице.

При достижении вычитающим счетчиком 2 нулевого состояния на выходе 17 формируется нулевой сигнал, который, проходя через элемент 49И БУЗ, сбрасывает триггеры 51 и 52 в нулевое состояние, что свидетельствует об окончании цикла интерполяции и формирования нулевого значения сигнала на выходе 24 БУЗ, следовательно, на выходе 41 интерполятора. Следует отметить, что если на выходе 41 появляется активный (нулевой) уровень сигнала конца интерполяции, а на выходе 30 устройства единичный уровень сигнала конца интерполяции, то интерполяция формируемого отрезка прямой произведена полностью (от начальной и до конечной точки). Если же на выходе 41 нулевой уровень и на выходе 30 также нулевой уровень, это значит, что сигнал конец интерполяции дан с учетом процедуры вычисления. Следовательно, внешнему устройству сигнализируется, что в данном случае необходимо спозиционировать конечную точку формируемого отрезка прямой.

Также внешнему устройству в процессе работы интерполятора на выходах 37, 38, 39, 40 БО8 выдается текущая информация о том, в каком квадранте находится вектор ( $KX_T$  и  $KY_T$ ), а также направление его следования ( $Z_n \Delta X_T$  и  $Z_n \Delta Y_T$ ).

Рассматриваемое устройство за исключением блока 8 отсечения, элемента 7И и некоторых связей, повторяет структуру устройства прототипа. Также функциональная работа данного устройства в цикле интерполяции повторяет алгоритм работы устройства-прототипа.

Блок 8 отсечения работает следующим образом. Во время установки и загрузки интерполятора на блок 8 отсечения поступают следующие данные. Сигналом на входе 16 триггеры 57 и 58, служащие для фиксирования переноса координатных счетчиков  $P_x$  и  $P_y$ , устанавливаются в нулевое состояние. Затем на информационные входы 27, 28, 33, 34, 35 подаются начальные значения  $KX_n$  и  $KY_n, Z_n \Delta X_n, Z_n \Delta Y_n$  РГПВ. Следовательно, на выходах 30 отсечения, 36 – разрешения подсвета, 37 –  $KX_T$ , 38 –  $KY_T$ , 39 –  $Z_n \Delta X_T$ , 40 –  $Z_n \Delta Y_T$  выставляются определенные значения, в зависимости от логики работы блока 8. Причем элементы 61 – 64 ИСКЛЮ-

ЧАЮЩЕЕ ИЛИ формируют текущие значения величин соответственно  $KX_T$ ,  $KY_T$ ,  $Z_n \Delta X_T$ ,  $Z_n \Delta Y_T$ . В зависимости от данных значений с помощью элементов 66–69, 72И, 70, 71ИЛИ на выходе 30 формируется сигнал отсечения. С помощью элементов 59–60ИЛИ и 65И формируется сигнал разрешения подсвета. С приходом отрицательного импульса на входы 31 и 32, триггеры 57 или 58 устанавливаются в единичное состояние и вносят новые признаки в логику работы схемы.

Главным результатом анализа входных параметров блока 8 отсечения является выработка сигнала 30 "Отсечение", вследствие чего формируется сигнал 41 "Конец интерполяции", который напрямую влияет на дальнейшую работу интерполятора. Это объясняется тем, что при получении сигнала "Конец интерполяции" внешнее устройство вырабатывает сигнал 13 начальной установки, по которому интерполятор приостанавливает интерполяцию отрезка и готов принять исходные данные, а внешнему устройству тем самым сигнализируется признак о позиционировании конечной точки вектора. Кроме того, в процессе интерполяции вектора внешнему устройству с блока 8 отсечения поступает текущая информация о принадлежности вектора квадранту ( $K_x$  и  $K_y$ ) и направлении его следования (знаки  $\Delta X_T$  и  $\Delta Y_T$ ), а также признак принадлежности вектора полю индикации (сигнал разрешения подсвета). В случае завершения интерполяции вектора, учитывая указанные параметры, внешнее устройство формирует новые данные на исходный вектор и производит загрузку интерполятора, а также выставляет исходные параметры на блок 8 отсечения. Таким образом, результаты блока 8 отсечения влияют на текущую работу интерполятора и делают в совокупности предлагаемое устройство более быстродействующим и оперативным.

Введение в предлагаемый интерполятор блока отсечения обеспечивает оперативное управление интерполяционным циклом. Это позволяет в определенных случаях уменьшить общее время интерполяции за счет исключения интерполяции формируемого отрезка прямой в невидимой зоне дискретного координатного пространства с помощью процедуры отсечения. При этом, чем большая часть формируемого отрезка прямой находится вне поля индикации, тем больше экономится общее время интерполяции и тем эффективнее применение процедуры отсечения.

Кроме того, с помощью блока отсечения внешнему устройству поступает текущая информация о положении формируемого вектора в дискретном координатном пространстве, направлении его следования, а также формируется сигнал разрешения подсвета при интерполяции вектора в поле индикации. Перечисленные свойства позволяют значительно повысить быстродействие и улучшить функциональные возможности работы интерполятора.

#### Ф о р м у л а и з о б р е т е н и я

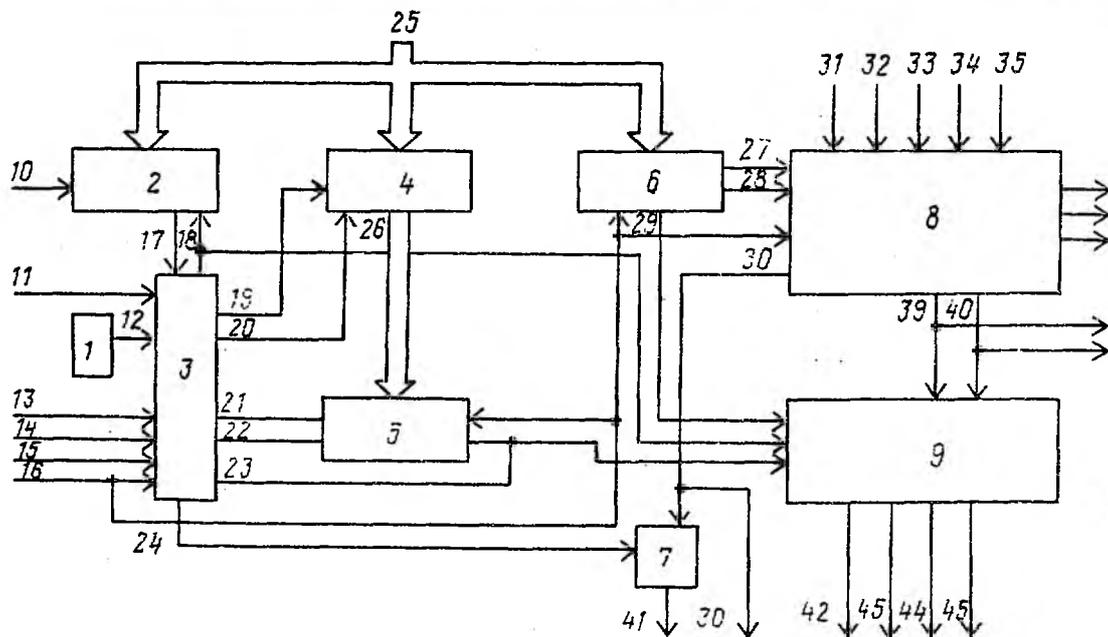
1. Цифровой линейный интерполятор, содержащий генератор импульсов, вычитающий счетчик, блок оперативной памяти приращений, регистр признаков, блок управления, накапливающий сумматор, блок выходной логики, стробирующий вход которого соединен с первым выходом блока управления и счетным входом вычитающего счетчика, вход записи которого соединен с первым входом записи интерполятора, второй вход записи которого соединен с первым входом блока управления, второй вход которого соединен с выходом генератора импульсов, первый установочный вход интерполятора соединен с третьим входом блока управления, четвертый вход которого соединен с вторым установочным входом интерполятора, третий вход записи которого соединен с пятым входом блока управления, шестой вход которого соединен с третьим установочным входом интерполятора, с входом сброса накапливающего сумматора и с входом записи регистра признаков, информационный вход которого соединен с информационными входами блока оперативной памяти приращений и вычитающего счетчика, выход переноса которого соединен с седьмым входом блока управления, второй выход которого соединен с адресным входом блока оперативной памяти приращений, вход записи которого соединен с третьим выходом блока управления, четвертый выход которого соединен с младшим разрядом информационного входа накапливающего сумматора, выход переноса которого соединен с первым управляющим входом блока выходной логики и восьмым входом блока управления, пятый выход которого соединен с управляющим входом накапливающего сумматора, информационный вход которого соединен с информационным выходом блока оперативной памяти приращений, первый информационный выход регистра признаков соединен с вторым управляющим входом блока выходной логики, первый – четвертый выходы значений единичных приращений координат которого со-

ответственно соединены с первым – четвертым выходами управления интерполятора, отличающийся тем, что, с целью расширения области применения и повышения быстродействия, в него введены блок отсечения и элемент И, первый вход которого соединен с шестым выходом блока управления, а второй вход – с управляющим выходом интерполятора и выходом отсечения блока отсечения, первый вход знака начального приращения которого соединен с вторым информационным выходом регистра, третий информационный выход которого соединен с вторым входом знака начального приращения блока отсечения, первый управляющий вход которого соединен с выходом переноса координатного счетчика по оси X устройства, выход переноса координатного счетчика по оси Y которого соединен с вторым управляющим входом блока отсечения, вход начальной установки которого соединен с третьим установочным входом интерполятора, первый и второй входы определения начального квадранта которого соединен соответственно с третьим и четвертым управляющими входами блока отсечения, пятый управляющий вход которого соединен с входом регистрации границы видеопамати интерполятора, выход разрешения подсвета которого соединен с первым управляющим выходом блока отсечения, второй и третий выходы которого соединены соответственно с первым и вторым выходами знака текущих координатных приращений интерполятора, а также с третьим и четвертым управляющими входами блока выходной логики, выход элемента И соединен с выходом конца интерполяции интерполятора, первый и второй выходы текущего квадранта соединены соответственно с четвертым и пятым управляющим выходом блока отсечения.

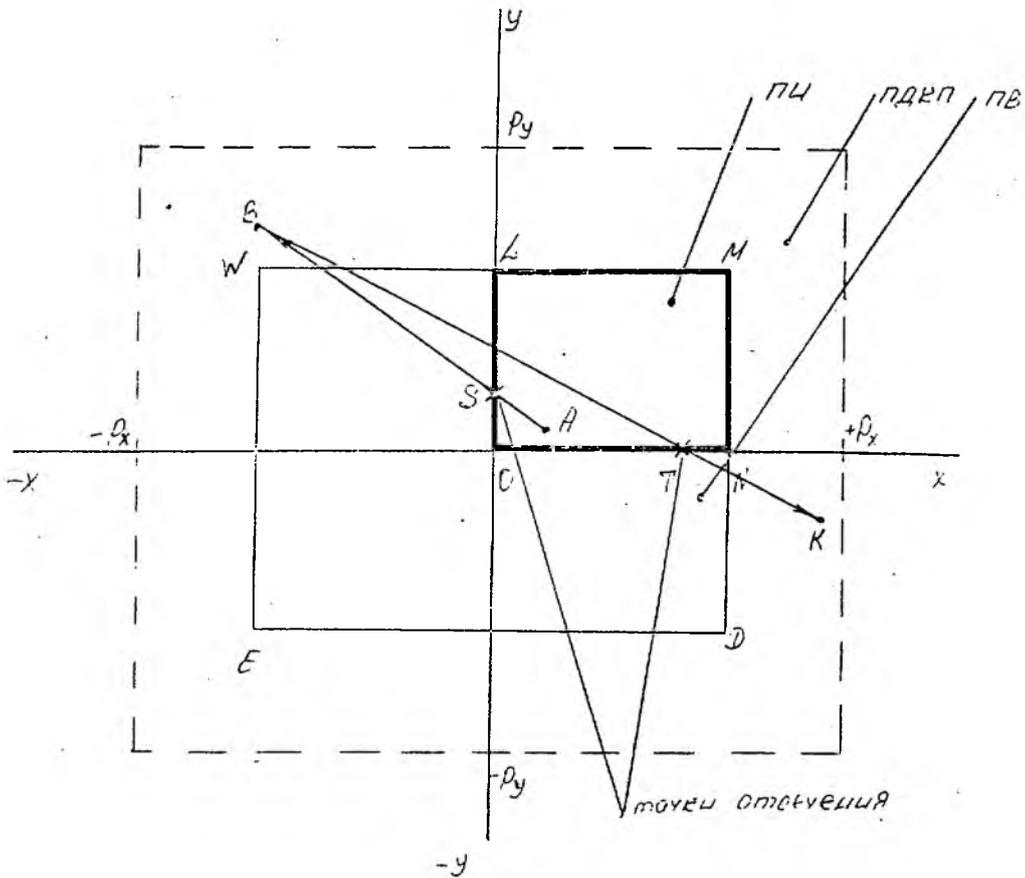
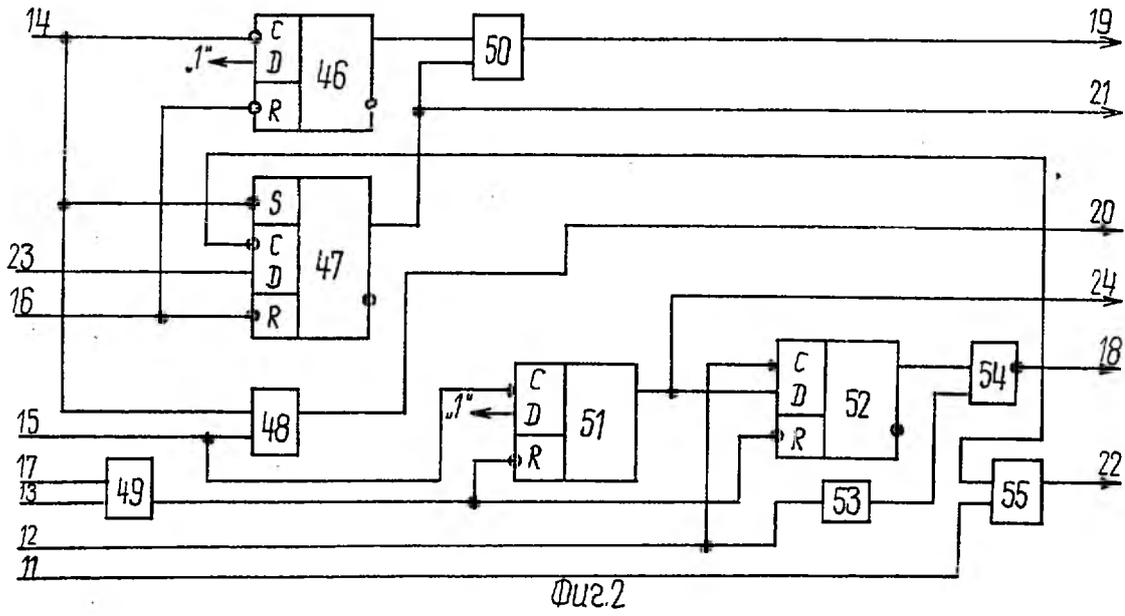
2. Интерполятор по п. 1, отличающийся тем, что блок отсечения содержит первый и второй RS-триггеры, первый – четвертый элементы ИЛИ, первый – четвертый элементы ИСКЛЮЧАЮЩЕЕ ИЛИ, первый – шестой элементы И, S-вход первого RS-триггера соединен с первым управляющим входом блока, вход начальной установки которого соединен с R-входами первого и второго RS-триггеров, S-вход второго RS-триггера соединен с вторым управляющим входом блока, третий управляющий вход которого соединен с первым входом

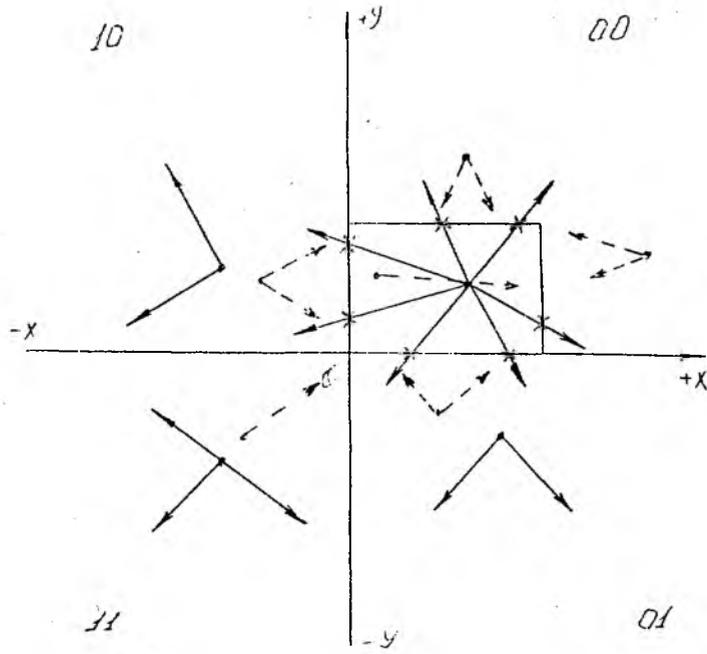
первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и первым инверсным входом первого элемента ИЛИ, четвертый управляющий вход блока отсечения соединен с первым входом второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, с первым инверсным входом второго элемента ИЛИ, первый вход знака начального приращения блока отсечения соединен с первым входом третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, а второй вход – с первым входом четвертого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, выход которого соединен с третьим выходом блока отсечения, и первыми инверсными входами третьего и первого элементов И и первым входом третьего элемента ИЛИ, второй вход которого соединен с четвертым управляющим выходом блока, вторым входом первого элемента И, выходом первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, первым входом второго элемента И, вторым инверсным входом третьего элемента И и первым входом четвертого элемента И, второй инверсный вход которого соединен с пятым управляющим выходом блока отсечения, третьим входом третьего И, и вторым входом второго элементов И, выходом второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, третьими входами первого элемента И и третьего элемента ИЛИ, четвертый вход которого соединен с пятым управляющим входом блока отсечения и первым входом пятого элемента И, выход третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соединен с третьими инверсными входами второго и четвертого элементов И и вторым выходом блока, первый управляющий выход которого соединен с выходом пятого элемента И, второй вход которого соединен с выходом второго элемента ИЛИ, а первый вход пятого элемента И – с выходом первого элемента ИЛИ, второй вход которого соединен с выходом RS-триггера, вторыми входами первого и третьего элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, выход второго RS-триггера соединен с вторыми входами второго элемента ИЛИ, второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и четвертого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, выходы первого–четвертого элементов И, соединены соответственно с первым – четвертым входами четвертого элемента ИЛИ, инверсный выход которого соединен с первым входом шестого элемента И, второй вход которого соединен с выходом третьего элемента ИЛИ, выход шестого элемента И – с выходом отсечения блока.

$3_H \Delta X_T$	$3_H \Delta V_T$	$3_H \Delta$	P	+1x	+1y	-1y
0	0	0	0	1	1	0
0	0	0	1	1	0	0
0	0	1	0	1	1	0
0	0	1	1	0	1	0
0	1	0	0	1	0	1
0	1	0	1	1	0	0
0	1	1	0	1	0	1
0	1	1	1	0	0	1
1	0	0	0	0	1	0
1	0	0	1	0	0	0
1	0	1	0	0	1	0
1	0	1	1	0	1	0
1	1	0	0	0	0	1
1	1	0	1	0	0	0
1	1	1	0	0	0	1
1	1	1	1	0	0	1



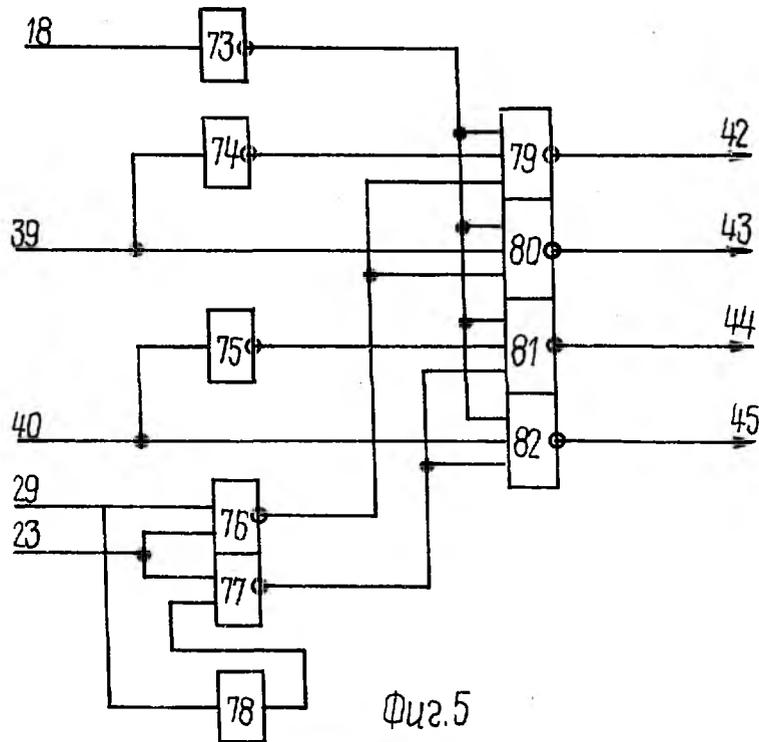
Фиг. 1



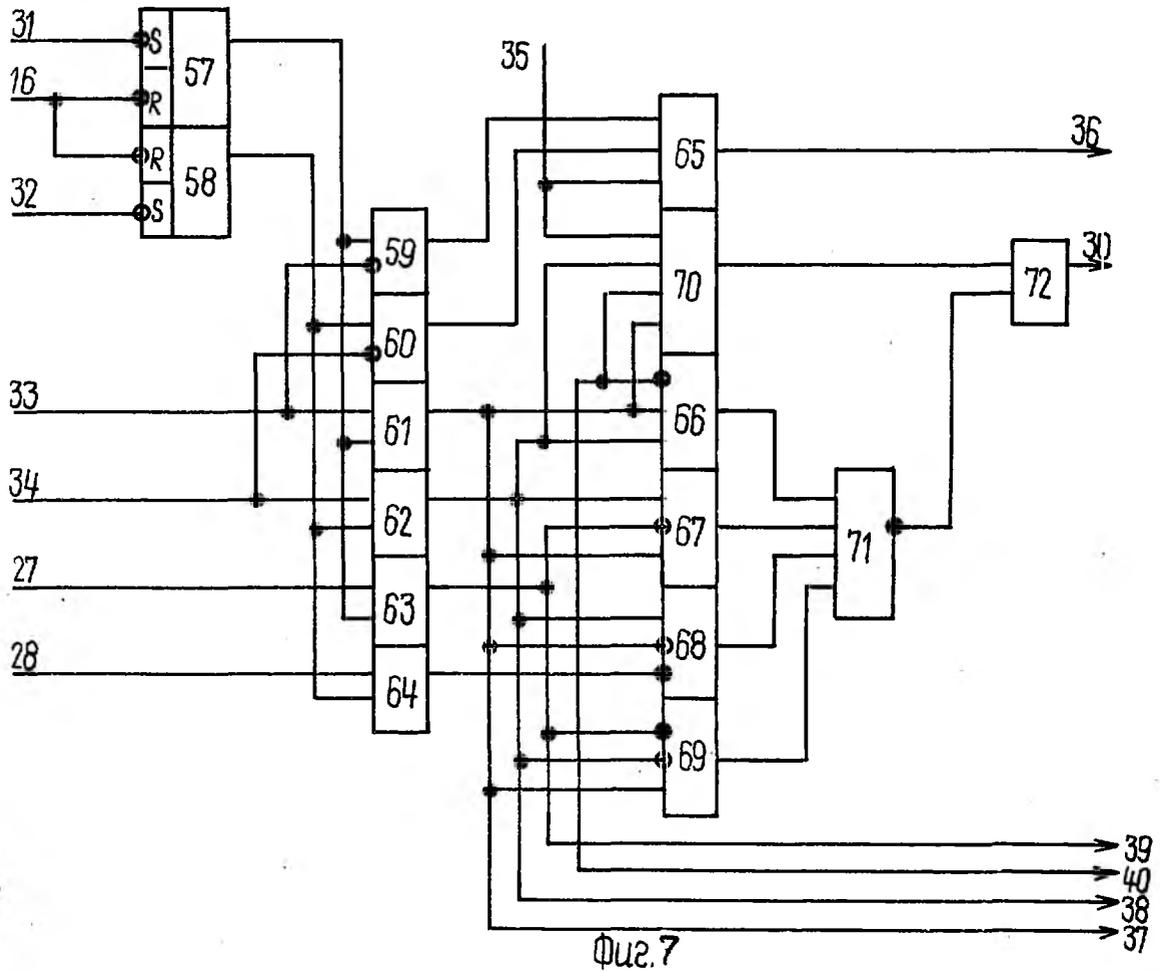
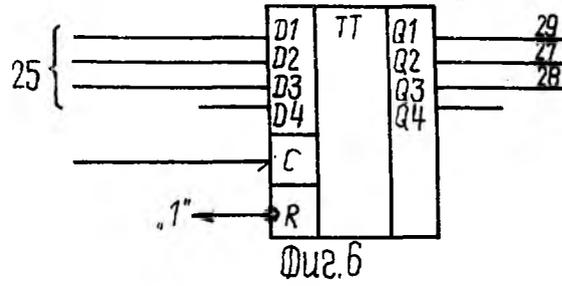


- - вектора явного не попадания в ПИ
- - -> - вектора находящиеся или возможного попадания в ПИ

Фиг. 4



Фиг. 5



Редактор	Составитель Ю.Сандул Техред М.Моргентал	Корректор С.Лисина
Заказ 942	Тираж	Подписное
ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР 113035, Москва, Ж-35, Раушская наб., 4/5		

Производственно-издательский комбинат "Патент", г. Ужгород, ул.Гагарина, 101