



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1451761 A1

(51) 4 G 09 G 3/28

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГННТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

ВСЕСОЮЗНАЯ
ПАТЕНТНО-ПРАВОВАЯ
БИБЛИОДЕКА

(21) 4131911/ 24-24

(22) 08.10.86

(46) 15.01.89. Бюл. № 2

(71) Винницкий политехнический институт

(72) А.М.Петух, Д.Т.Ободник,
А.Н.Романюк и А.А.Ободник

(53) 681.327 (088.8)

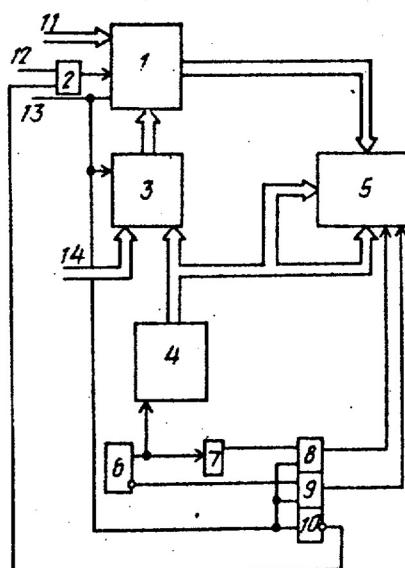
(56) Авторское свидетельство СССР
№ 1188781, кл. G 09 G 3/28, 1982.

Авторское свидетельство СССР
№ 1113841, кл. G 09 G 3/28, 1982.

(54) УСТРОЙСТВО ДЛЯ ОТОБРАЖЕНИЯ ИНФОРМАЦИИ НА ЭКРАНЕ МАТРИЧНОГО ИНДИКАТОРА

(57) Изобретение относится к автоматике и вычислительной технике и может быть использовано в системах

отображения на экранах матричного типа медленно протекающих процессов. Цель изобретения - повышение качества отображения информации за счет исключения контрастной границы между возбуждаемыми и ранее возбужденными ячейками. Поставленная цель достигается тем, что в устройство, содержащее блок памяти 1, индикатор 5, генератор тактовых импульсов 6, первый элемент ИЛИ 8, введены элемент задержки 7, элемент НЕ 10, формирователь псевдослучайных последовательностей 4, что обеспечивает исключение на экране индикатора движущейся контрастной зоны, имеющей место при последовательной коммутации элементов отображения. 1 ил.



(19) SU (11) 1451761 A1

Устройство относится к автоматике и вычислительной технике и может быть использовано в системах отображения информации на экранах матричного типа.

Целью изобретения является повышение качества отображения информации за счет исключения контрастной границы между возбуждаемыми и ранее возбужденными элементами.

На чертеже представлена блок-схема устройства.

Устройство содержит блок 1 памяти, элемент ИЛИ 2, коммутатор 3, формирователь 4 псевдослучайных последовательностей, индикатор 5, генератор 6 тактовых импульсов, элемент 7 задержки, первый 8 и второй 9 элементы И, элемент НЕ 10, информационный вход устройства 11, второй 12 и первый 13 управляющие и адресный 14 входы устройства. Индикатор 5 содержит блоки ключей по X и по Y.

Запись данных от внешнего устройства в блок 1 памяти осуществляется путем стробирования входных данных на информационном входе устройства по второму управляющему входу (стробированию) устройства при наличии сигнала логического нуля на первом управляющем входе (записи) устройства. По второму информационному входу коммутатора 3 осуществляется прием от внешнего устройства адресов ячеек блока 1 памяти, а по первому - адресов с выхода формирования псевдослучайных последовательностей 4, формирующего последовательно массив адресов ячеек блока 1 памяти и соответствующих им элементов отображения индикатора 5.

Устройство работает следующим образом.

В блок 1 памяти записывается информация, подлежащая отображению на индикаторе 5. При этом флаг записи данных в блок 1 памяти равен нулю. Указанный сигнал, являющийся управляющим для коммутатора 3, обеспечивает передачу последним адресов ячеек блока памяти, формируемых внешним устройством. Запись данных стробируется сигналом логического нуля, поступающим на первый вход элемента ИЛИ 2. После записи кадра информации в блок памяти флаг записи принимает значение логической единицы, что

обеспечивает передачу адресов, формируемых формирователем 4 псевдослучайных последовательностей на адресный вход блока 1 памяти. По указанным адресам осуществляется считывание элементов изображения из блока 1 памяти по сигналу с выхода второго элемента И 9, а также подготовка (путем стирания) зоны на индикаторе 5. По сигналу записи с выхода первого элемента И 8 данные от блока 1 памяти поступают на индикатор. Формирователь 4 псевдослучайных последовательностей обеспечивает формирование всех адресов, соответствующих положению элементов отображения на индикаторе 5 и соответствующих им данных, хранящихся в блоке 1 памяти 20 за время одного кадра.

Таким образом, за счет псевдослучайного характера отображения информации на экране индикатора исключена движущаяся контрастная зона, имеющая место при последовательной коммутации элементов отображения, что позволяет улучшить качество отображения при отображении информации на индикаторе с невысоким быстродействием.

Ф о р м у л а и з о б р е т е н и я

Устройство для отображения информации на экране матричного индикатора, содержащее блок памяти, адресные входы которого соединены с выходами коммутатора, а выходы - с информационными входами индикатора, генератор тактовых импульсов, первый элемент И, отличающиеся тем, что, с целью повышения качества отображения за счет исключения контрастной границы между возбуждаемыми и возбужденными ранее элементами индикации, в него введены элемент ИЛИ, второй элемент И, элемент задержки, элемент НЕ, формирователь псевдослучайных последовательностей, вход которого соединен с выходом элемента задержки и с прямым выходом генератора тактовых импульсов, а выход соединен с первым информационным входом коммутатора и с адресными входами индикатора, первый и второй управляющие входы которого подключены к выходам соответственно первого и второго элементов И, первые входы которых соединены с выходом элемента НЕ, с управляющим входом коммутатора

и с первым управляющим входом блока памяти и являются первым управляющим входом устройства, информационный вход блока памяти является информационным входом устройства, а второй управляющий вход блока памяти подключен к выходу элемента ИЛИ, первый вход которого является вторым управ-

ляющим входом устройства, а второй вход подключен к выходу элемента НЕ, вторые входы элементов И подключены соответственно к выходу элемента задержки и к инверсному выходу генератора тактовых импульсов, второй информационный вход коммутатора является адресным входом устройства.

Составитель Е. Конюшенко

Редактор Е. Копча

Техред М. Дицк

Корректор М. Демчик

Заказ 7084/50

Тираж 470

Подписьное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4