

І. В. Слободян

(Україна, Вінниця, Вінницький національний технічний університет)

ОРГАНІЗАЦІЯ ТА СТРУКТУРА МАТРИЦЬ ПАМ'ЯТІ НА БАЗІ ХСН

Анотація. Розглянуто проблеми створення енергонезалежних цифрових пристроїв зберігання інформації на базі халькогенідного склоподібного напівпровідника. Запропоновано структурні схеми двовимірної та тривимірної матриці пам'яті. Вказані недоліки та переваги кожного виду матриці. Тривимірну матрицю рекомендовано для реального застосування.

Ключові слова: цифрова пам'ять, халькогенідний склоподібний напівпровідник, матриці пам'яті.

Abstract. In this paper the problems of creating nonvolatile digital storage devices based on chalcogenide vitreous semiconductor are discussed. A structural scheme of two-dimensional and three-dimensional matrix of memory are offered. Advantages and disadvantages of each type of matrix are considered also. The three-dimensional matrix is recommended for real use.

Keywords: digital memory, chalcogenide glassy semiconductor, memory matrix.

Матриці пам'яті на базі ХСН

Як відомо [1], щоб окремі КП можна було об'єднувати у запам'ятовуючі матриці необхідно мати розв'язуючі елементи, якими найчастіше служать діодні структури чи транзистори. Найпростіший варіант виконання матричного пристрою постійної пам'яті із можливістю перезапису (РПЗП) використовуючи КП на базі ХСН має двовимірну структуру 2D [2], де у якості розв'язки використовують діоди. Принцип побудови такої матриці показаний на рисунку 1.

Адресні шини з'єднують катоди чи аноди діодів, а розрядні шини – контакти КП. Інформаційна ємність такої матричної РПЗП розраховується за формулою 1.

$$V = N \cdot n, \quad (1)$$

де, N – число адрес, n – число розрядів.

Кількість виводів матриці відповідає кількості контактів: $l = N + n$. Очевидно, що мінімальне число l при наперед заданому числу V буде мати матриця у якій рівні сторони, тобто $N = n$, при цьому $l = 2\sqrt{N}$.

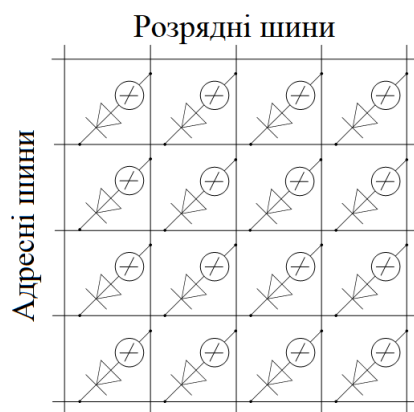


Рисунок 1 – Двомірна матриця РПЗП 2D

Для побудови тривимірної матриці 3D РПЗП у якості розв'язки використовується транзистор [3]. Принципова схема тривимірної РПЗП зображена на рисунку 2.

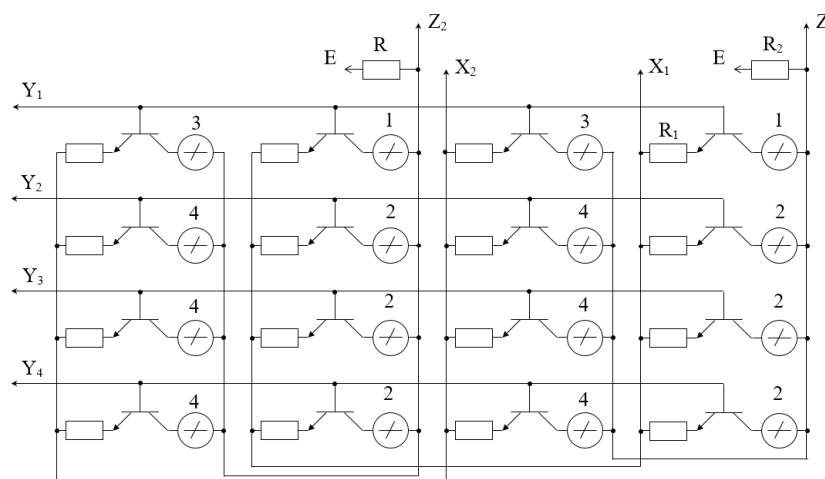


Рисунок 2 – Тривимірна матриця РПЗП 3D

Один із контактів КП підключений до колекторів транзисторів, а інший контакт – до розрядної шини. Емітери транзисторів підключені до однієї із адресних шин, а бази до іншої. В емітерному колі резистори використовуються для забезпечення режиму генератора струму. Основна відмінність 3D структури від 2D матричного РПЗП полягає в наявності двох адресних шин X і Y та однієї розрядної Z .

Загальний об'єм матриці обчислюється аналогічно до 2D структури за формулою $V = Nn$, де $N = N_x N_y$, де в свою чергу N_x – число шин по координаті X , а N_y – число шин по координаті Y . Для 3D системи: $N_x = N_y = \sqrt{N}$. Число контактів пам'яті відповідає числу виводів матриці l , де $l = 2\sqrt{N} + n$. Мінімальне число контактів пам'яті при наперед заданому V буде мати матриця квадратної форми із однаковою кількістю шин по обох координатах: $N_x = N_y = n$. Отже, $l = 3\sqrt[3]{V}$. Проаналізувавши вирази очевидно,

що для 3D конструкції пам'яті число виводів буде значно меншим, ніж у 2D конструкції. Для зменшення числа контактів двовимірної конструкції матриці пам'яті доцільно розміщувати на кристалі останню ступінь адресних дешифраторів, які керують адресними формувачами струмів. Недоліком такого підключення є виникнення точок перегріву підкладки кристалу пам'яті у місцях концентрації шин підключення формувача адресних дешифраторів. Це пов'язано із виділенням тепла від струму, що протікає через тонкий перехід контактів. А це в свою чергу обмежує степінь інтеграції комірок пам'яті та їх об'єм. Тому рекомендується або зменшувати керуючі струми, або використовувати тривимірну модель матриці доступу, для якої немає точок концентрації перегріву за рахунок рівномірного розподілу тепла по всьому об'єму кристала. Також перевагою 3D моделі є спрощені вимоги до електроніки керування так, як у матриці є активні елементи, що дозволяють реалізувати останню ступінь дешифрування адреси.

Таким чином, тривимірна матриця пам'яті забезпечує зчитування та запис для доступу до однієї КП на базі ХСН з більш високою швидкістю та можливістю паралельної обробки. Хоча для ілюстрації даного пристрою показано лише частину матриці, слід розуміти, що тривимірна модель може бути розширена до потрібних розмірів шляхом каскадування та збільшення числа КП в одному сегменті.

Література

1. Слободян І.В. Швидкість програмування енергонезалежної пам'яті на базі ХСН [Електронний ресурс]: Наукові праці Вінницького національного технічного університету. – 2014. – №3. – С. 1–10. – Режим доступу до статті : <http://praci.vntu.edu.ua/article/view/3753>.

2. Попович А. Халькогенидная энергонезависимая память СРАМ / Александр Попович // Компоненты и технологии. – 2010. – № 2 (103). – С.52-54.