



УКРАЇНА

(19) **UA** (11) **76630** (13) **U**  
(51) МПК (2013.01)  
**G06T 15/00**

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

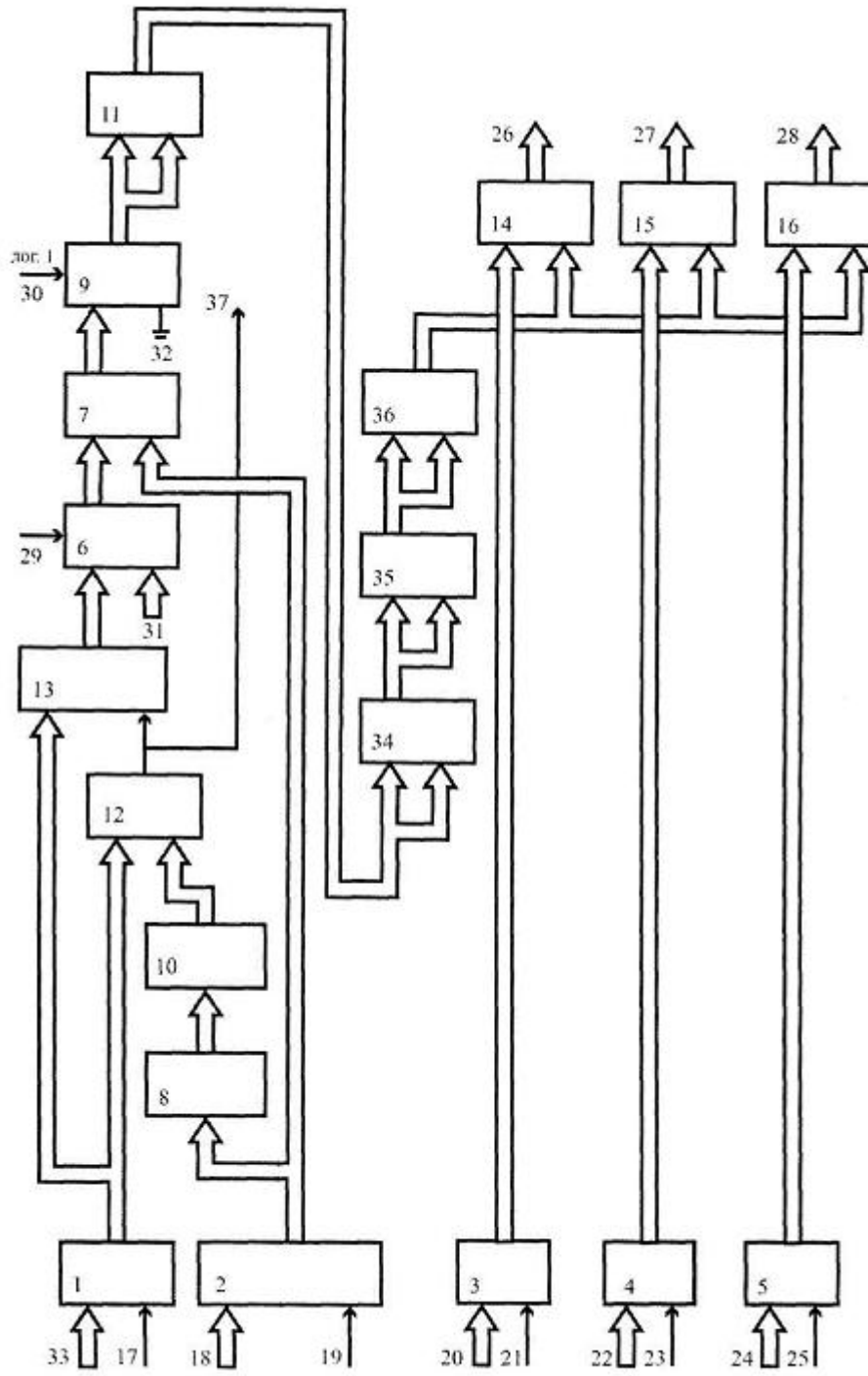
<p>(21) Номер заявки: <b>u 2012 07765</b></p> <p>(22) Дата подання заявки: <b>25.06.2012</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>10.01.2013</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>10.01.2013, Бюл.№ 1</b></p>	<p>(72) Винахідник(и): <b>Романюк Олександр Никифорович (UA), Довгалюк Ростислав Юрійович (UA), Обідник Микола Дем'янович (UA)</b></p> <p>(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b></p>
---	---

**(54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ ІНТЕНСИВНОСТІ СПЕКУЛЯРНОЇ СКЛАДОВОЇ КОЛЬОРУ**

**(57) Реферат:**

Пристрій для визначення інтенсивності спекулярної складової кольору містить блок постійної пам'яті, вісім блоків множення, п'ять регістрів, два суматори, блок ключів, схему порівняння. Додатково введено керуючий вихід пристрою та другий блок постійної пам'яті, який має розмір не менше 192 біт, перший блок постійної пам'яті має розмір не менше 3000 біт.

**UA 76630 U**



Фир. 1

Корисна модель належить до автоматики та обчислювальної техніки і призначена для формування в системах комп'ютерної графіки спекулярної (дзеркальної) складової кольору.

Відомий пристрій для визначення інтенсивності спекулярної складової кольору, який містить два суматори, два блоки множення, зсувний регістр, лічильник, схему порівняння, мультиплексор (патент № 5739820 США, м. кл. G06T 15/50, опубл. 1998, фіг. 7C, 7D).

Недолік пристрою полягає в низькій точності відтворення зони затухання відблиску.

Відомий пристрій для визначення інтенсивності спекулярної складової кольору, який містить блок постійної пам'яті, п'ять регістрів, два суматори, п'ять блоків множення, схему порівняння, блок ключів (патент України на корисну модель № 30041, м. кл. G06T 15/50, опубл. 11.02.2008, Бюл. №3).

Недоліками пристрою є низька реалістичність відтворення спекулярної складової кольору та низька точність апроксимації у зоні блюмінга.

Найбільш близьким до технічного рішення, що заявляється, є пристрій для визначення інтенсивності спекулярної складової кольору, який містить блок постійної пам'яті, вісім блоків множення, причому вихід третього блока множення підключено до першого виходу пристрою, вихід четвертого блока множення підключено до другого виходу пристрою, вихід п'ятого блока множення підключено до третього виходу пристрою, керуючий вхід першого регістра підключено до першого керуючого входу пристрою, інформаційний вхід підключено до першого інформаційного входу пристрою, а вихід підключено до першого входу першого суматора, вихід другого регістра підключено до блока постійної пам'яті та до першого блока множення, керуючий вхід якого підключено до другого керуючого входу пристрою, а інформаційний вхід підключено до другого інформаційного входу пристрою, керуючий вхід третього регістра підключено до третього керуючого входу пристрою, інформаційний вхід підключено до третього інформаційного входу пристрою, а вихід з'єднано із першим входом третього блока множення, керуючий вхід четвертого регістра підключено до четвертого керуючого входу пристрою, інформаційний вхід підключено до четвертого інформаційного входу пристрою, а вихід з'єднано із першим входом четвертого блока множення, керуючий вхід п'ятого регістра підключено до п'ятого керуючого входу пристрою, інформаційний вхід підключено до п'ятого інформаційного входу пристрою, а вихід з'єднано із першим входом п'ятого блока множення, перший вхід першого суматора з'єднано із виходом першого регістра, кожний розряд другого входу під'єднано до рівня логічної одиниці, а вхід переносу заземлено, перший вхід першого блока множення з'єднано із виходом першого суматора, другий вхід - із виходом другого регістра, а вихід з'єднано із першим входом другого суматора, перший вхід другого суматора підключено до виходу першого блока множення, другий вхід заземлено, вхід переносу під'єднано до рівня логічної одиниці, а вихід під'єднано до обох входів другого блока множення, обидва входи другого блока множення підключено до виходу другого суматора, а вихід підключено до першого входу схеми порівняння та до першого входу блока ключів, перший і другий входи схеми порівняння з'єднано із виходом другого блока множення і виходом блока постійної пам'яті відповідно, а вихід з'єднано із другим входом блока ключів, до входів якого підключено вихід другого блока множення та вихід схеми порівняння, входи шостого блока множення з'єднано із виходом блока ключів, а вихід підключено до входів сьомого блока множення, входи восьмого блока множення підключено до виходів сьомого блока множення, а вихід підключено до других входів третього, четвертого та п'ятого блоків множення, кожний (i+4)-ий розряд виходу другого регістра підключено до i-го розряду входу першого блока множення (патент України на корисну модель №60551, м. кл. G06T 15/00, опубл. 25.06.2011, Бюл. №12).

Недолік пристрою полягає у низькій швидкодії за рахунок відтворення дистрибутивної функції відбивної здатності поверхні (ДФВЗ) за зоною блюмінга.

В основу корисної моделі поставлена задача створення пристрою для визначення інтенсивності спекулярної складової кольору, у якому за рахунок введення другого блока постійної пам'яті, керуючого виходу та нових зв'язків а також зменшення розміру першого блока постійної пам'яті досягається зменшення загального обсягу пам'яті та підвищення швидкості.

Поставлена задача вирішується тим, що в пристрій для визначення інтенсивності спекулярної складової кольору, який містить блок постійної пам'яті, вісім блоків множення, два суматори, п'ять регістрів, схему порівняння та блок ключів, причому вихід третього блока множення підключено до першого виходу пристрою, вихід четвертого блока множення підключено до другого виходу пристрою, вихід п'ятого блока множення підключено до третього виходу пристрою, керуючий вхід першого регістра підключено до першого керуючого входу пристрою, інформаційний вхід підключено до першого інформаційного входу пристрою, вихід другого регістра підключено до блока постійної пам'яті та до першого блока множення, керуючий вхід другого регістра підключено до другого керуючого входу пристрою, а

інформаційний вхід підключено до другого інформаційного входу пристрою, керуючий вхід третього регістра підключено до третього керуючого входу пристрою, інформаційний вхід підключено до третього інформаційного входу пристрою, а вихід з'єднано із першим входом третього блока множення, керуючий вхід четвертого регістра підключено до четвертого керуючого входу пристрою, інформаційний вхід підключено до четвертого інформаційного входу пристрою, а вихід з'єднано із першим входом четвертого блока множення, керуючий вхід п'ятого регістра підключено до п'ятого керуючого входу пристрою, інформаційний вхід підключено до п'ятого інформаційного входу пристрою, а вихід з'єднано із першим входом п'ятого блока множення, кожний розряд другого входу першого суматора під'єднано до рівня логічної одиниці, а вхід переносу заземлено, перший вхід першого блока множення з'єднано із виходом першого суматора, кожний  $i$ -й розряд другого входу першого блока множення з'єднано з  $(i+4)$ -м розрядом виходу другого регістра, а вихід з'єднано із першим входом другого суматора, другий вхід другого суматора заземлено, вхід переносу під'єднано до рівня логічної одиниці, а вихід під'єднано до обох входів другого блока множення, вихід схеми порівняння з'єднано із другим входом блока ключів, вихід шостого блока множення підключено до виходів сьомого блока множення, а вихід підключено до других входів третього, четвертого та п'ятого блоків множення, введено керуючий вихід пристрою та другий блок постійної пам'яті, який має розмір не менше 192 біт, перший блок постійної пам'яті має розмір не менше 3000 біт, вихід першого регістра підключено до першого входу блока ключів та першого входу схеми порівняння, перший вхід першого суматора з'єднано із виходом блока ключів, вихід другого блока множення підключено до обох входів шостого блока множення, другий вхід схеми порівняння з'єднано із виходом другого блока постійної пам'яті, керуючий вихід пристрою підключено до виходу схеми порівняння, вхід другого блока постійної пам'яті з'єднано із виходом першого блока постійної пам'яті.

На фіг. 1 зображено схему пристрою.

На фіг. 2 зображено хід променів для моделі освітлення Бліна.

На фіг. 3 зображено графік кускової функції  $f(n)$  для визначення граничних значень  $\cos \gamma_{гб}$  для відповідних значень  $n$ .

Пристрій для визначення інтенсивності спекулярної складової кольору містить перший блок постійної пам'яті 8, другий блок постійної пам'яті 10, відповідно перший ÷ п'ятий 1÷5 регістри, перший суматор 6, другий суматор 9, відповідно перший ÷ восьмий 7, 11, 14-16, 34-36 блоки множення, схему порівняння 12 і блок ключів 13, перший 33, другий 18, третій 20, четвертий 22, п'ятий 24 інформаційні входи пристрою, перший 17, другий 19, третій 21, четвертий 23, п'ятий 25 керуючі входи пристрою, відповідно перший ÷ третій 26-28 інформаційні виходи пристрою, перший 37 керуючий вихід пристрою, цифрами 29, 30 позначено входи переносу першого та другого суматора відповідно, а цифрами 31, 32 - другий вхід першого та другого суматора відповідно.

Вихід третього блока 14 множення підключено до першого виходу 26 пристрою, вихід четвертого блока 15 множення підключено до другого виходу 27 пристрою, вихід п'ятого блока 16 множення підключено до третього виходу 28 пристрою. Вихід другого регістра 2 підключено до першого блока 8 постійної пам'яті, керуючий вхід другого регістра 2 підключено до другого керуючого входу пристрою 19, а інформаційний вхід підключено до другого інформаційного входу пристрою 18. Керуючий вхід першого регістру 1 підключено до першого керуючого входу пристрою 17, а інформаційний вхід підключено до першого інформаційного входу пристрою 33. Керуючий вхід третього регістра 3 підключено до третього керуючого входу пристрою 21, інформаційний вхід підключено до третього інформаційного входу пристрою 20, а вихід з'єднано із першим входом третього блока 14 множення. Керуючий вхід четвертого регістра 4 підключено до четвертого керуючого входу пристрою 23, інформаційний вхід підключено до четвертого інформаційного входу пристрою 22, а вихід з'єднано із першим входом четвертого блока множення 15. Керуючий вхід п'ятого регістра 5 підключено до п'ятого керуючого входу пристрою 25, інформаційний вхід підключено до п'ятого інформаційного входу пристрою 24, а вихід з'єднано із першим входом п'ятого блока 16 множення. Перший вхід першого суматора 6 з'єднано із виходом блока ключів 13, а вхід переносу 29 заземлено. Перший вхід першого блока 7 множення з'єднано із виходом першого суматора 6, другий вхід - із виходом другого регістра 2. Перший вхід другого суматора 9 підключено до виходу першого блока 7 множення, а другий вхід 32 заземлено. Обидва входи другого блока 11 множення підключено до виходу другого суматора 9. Вихід другого блока 11 множення підключено до першого та другого входів шостого блока 34 множення. Вхід другого блока 10 постійної пам'яті підключено до виходу першого блока 8 постійної пам'яті. Перший і другий входи системи порівняння 12 з'єднано із виходом першого регістра 1 і виходом другого блока 10 постійної пам'яті відповідно. До входів блока 13

ключів підключено вихід першого регістра 1 та вихід схеми порівняння 12, а вихід підключено до першого входу першого суматора 6. Вихід шостого блока 34 множення підключено до першого та другого входів сьомого блока 35 множення, вихід якого підключено до першого і другого входів восьмого блока 36 множення, вихід якого підключено до других входів третього 14, четвертого 15 та п'ятого 16 блоків множення відповідно (див. фіг. 1).

Для зафарбовування об'єктів у пристрої використовується модель освітлення Бліна, згідно з якою інтенсивність дзеркальної складової кольору розраховується по формулі:

$$I = I_{\ell} K_S \cos^n \gamma, \quad (1)$$

де  $I_{\ell}$  - інтенсивність джерела світла,  $K_S$  - коефіцієнт дзеркального відбиття,  $n$  - коефіцієнт спекулярності поверхні, який знаходиться в діапазоні 1-1000,  $\gamma$  - кут між вектором нормалі  $\vec{N}$  до поверхні в заданій точці і вектором півшляху  $\vec{H}$ ,  $\cos^n \gamma$  - дистрибутивна функція відбивної здатності поверхні (BRDF). Вектор  $\vec{H}$  розраховується за формулою (2)

$$\vec{H} = \frac{\vec{L} + \vec{V}}{|\vec{L} + \vec{V}|} \quad (2)$$

Вектори  $\vec{L}$  та  $\vec{V}$  - одиничні вектори, що визначають відповідно місце розташування джерела світла та спостерігача (див. фіг. 2). Як видно з формули (2), вектор  $\vec{H}$  знаходиться шляхом додавання векторів  $\vec{L}$  і  $\vec{V}$  і нормалізації отриманого вектора (див. фіг. 2).

Для апроксимації дистрибутивної функції  $\cos^n \gamma$  використовується функція (3)

$$W(n, \gamma) = \left( \frac{n}{16} (\cos \gamma - 1) + 1 \right)^{16} \quad (3)$$

Функція (3) є періодичною, тому при великих значеннях  $n$  і великій площі тривимірного об'єкта має місце багатократне відтворення відблисків та їх накладання, а тому важливо проводити "відсікання" вихідних значень функції, сформованих другим і наступними періодами функції. Експериментально встановлено, що для  $n \in [1;13]$  період апроксимаційної функції  $T > \pi$  радіан, тому на проміжку значень  $n \in [1;13]$  формуванням побічних зон блюмінга можна знехтувати, оскільки кут  $\gamma$  між вектором нормалі  $\vec{N}$  до поверхні в заданій точці і вектором півшляху  $\vec{H}$  не може бути більшим за 180 градусів.

Для формування реалістичних відблисків поверхні тривимірного об'єкта при використанні апроксимаційної функції (3) необхідно визначити значення косинуса граничного кута  $\gamma_{gr}$ , який відповідає кінцю зони затухання для відповідного  $n$ . Проведені дослідження показали, що значення  $\cos \gamma_{gr}$  можна обчислити за допомогою кускової функції (4) (див. фіг. 3):

$$f(n) = \begin{cases} -1.0, n \in [1;13] \\ .0,169, n \in [14;26] \\ 0,696, n \in [27;80] \\ 0,891, n \in [81;230] \\ 0,958, n \in [231;600] \\ 0,982, n \in [601;1000] \end{cases} \quad (4)$$

При використанні значень косинуса граничного кута  $\gamma_{gr}$ , отриманих за допомогою функції (4), необхідно збереження лише 6 граничних значень

ДФВЗ у той час, як у пристрою прототипі необхідне збереження 1000 граничних значень ДФВЗ.

Пристрій працює наступним чином.

У другий регістр 2 записується значення коефіцієнта  $n$  спекулярності поверхні. Для цього його значення подається на другий інформаційний вхід 18 пристрою, а на другий керуючий вхід 19 - рівень логічної одиниці. У перший регістр 1 записується значення косинуса кута між вектором нормалі та вектором  $\vec{H}$ ,  $\cos \gamma = \vec{H} \cdot \vec{N}$ . Значення  $\cos \gamma$  подається на перший інформаційний вхід пристрою 33. Запис здійснюється шляхом подавання рівня логічної одиниці на перший керуючий вхід пристрою 17. У третій регістр 3, четвертий регістр 4 і п'ятий регістр 5 від зовнішнього пристрою записується відповідно значення інтенсивності R, G, B складових кольору, помножених на коефіцієнт  $K_S$  дзеркального відбиття поверхні. Для цього, згідно до формули (1), на третій 20, четвертий 22 і п'ятий 24 інформаційні входи подаються відповідно

значення інтенсивності R-складової, G-складової та B-складової, помножених на коефіцієнт дзеркального відбиття поверхні, а на відповідні третій 21, четвертий 23 та п'ятий 25 керуючі входи подається рівень логічної одиниці для запису значень в регістри. Значення коефіцієнта спекулярності  $n$  із другого регістру 2 поступає на вхід першого блока постійної пам'яті 8, де зберігаються адреси комірок другого блока постійної пам'яті 10 з відповідними граничними значеннями  $\cos \gamma_{гр}$ , після яких отриманні значення слід обнуляти. Номер комірки пам'яті з виходу першого блока постійної пам'яті 8 поступає на вхід другого блока постійної пам'яті 10. Граничне значення  $\cos \gamma_{гр}$ , з виходу другого блока постійної пам'яті 10 поступає на другий вхід схеми порівняння 12, на перший вхід якої поступає значення косинуса кута  $\cos \gamma$  між вектором нормалі та вектором  $N$  з першого регістру 1. Коли значення  $\cos \gamma$  менше за граничне ( $\cos \gamma_{гр}$ ), то на виході блока 13 ключів формується нульове значення і на виході 37 схеми порівняння формується активний рівень сигналу, який сигналізує про завершення відтворення спекулярної складової, інакше формується значення  $\cos \gamma$ . Значення  $\cos \gamma$  з блока 13 ключів подається на перший вхід першого суматора 6, на кожний розряд другого входу 31 якого подається код одиниці, що забезпечує віднімання від операнду значення 1. Дійсно, прямий код 1-000-01, зворотний код 1-111-10. Зрозуміло, що в молодшому розряді зворотного коду 1 завжди присутній "0". Щоб отримати доповняльний код 1 потрібно до молодшого розряду додати 1, тобто доповняльний код 1 дорівнює 111-11. Вхід переносу 29 першого суматора 6 заземлено, що забезпечує формування на його виході значення  $\cos \gamma - 1$ , яке поступає на перший вхід першого блока 7 множення. На другий вхід першого блока 7 множення подається значення з другого регістру 2. Кожний  $(i+4)$ -ий розряд виходу другого регістра 2 підключено до  $i$ -го розряду входу першого блока 7 множення, таким чином на виході першого блока 7 множення формується результат  $\frac{n}{16}(\cos \gamma - 1)$ , який подається на перший вхід другого суматора 9.

Другий вхід 32 другого суматора 9 заземлено, а на вхід переносу 30 подається рівень логічної одиниці, тому на виході другого суматора 9 формується значення  $\frac{n}{16}(\cos \gamma - 1) + 1$ , яке подається на обидва входи другого блока 11 множення. На виході другого блока 11 множення отримуємо  $\left(\frac{n}{16}(\cos \gamma - 1) + 1\right)^2$ , яке подається на перший та другий входи шостого блока 34 множення, значення з виходу якого подається на перший та другий входи сьомого блока 35 множення. Значення з виходу сьомого блока 35 множення подається на перший та другий входи восьмого блока 36 множення, значення з виходу якого подається на перші входи третього 14, четвертого 15 та п'ятого 16 блоків множення. На другі входи третього 14, четвертого 15 та п'ятого 16 блоків множення із виходів третього 3, четвертого 4 та п'ятого 5 регістрів відповідно подається значення інтенсивності R, G, B складових кольору помножених на коефіцієнт  $K_S$  дзеркального відбиття поверхні. На першому 26, другому 27 і третьому 28 інформаційних виходах пристрою формуються R, G, B складові інтенсивності кольору, які знайдено по формулі (1). У табл. 1 наведено вміст першого блока 8 постійної пам'яті, а у табл. 2 - другого блока 10 постійної пам'яті.

Таблиця 1

№ комірки першого блока постійної пам'яті	Вміст комірки першого блока постійної пам'яті
1	001 <sub>2</sub> (десятковий еквівалент: 1)
...	
13	
14	010 <sub>2</sub> (десятковий еквівалент: 2)
...	
26	
27	011 <sub>2</sub> (десятковий еквівалент: 3)
...	
80	
81	100 <sub>2</sub> (десятковий еквівалент: 4)
...	
230	
231	101 <sub>2</sub> (десятковий еквівалент: 5)
...	
600	
601	110 <sub>2</sub> (десятковий еквівалент: 6)
...	
1000	

Таблиця 2

№ комірки другого блока постійної пам'яті	Вміст комірки другого блока постійної пам'яті
1	101111111000000000000000000000г (десятковий еквівалент: -1.0)
2	00111110001011010000111001010110 <sub>2</sub> (десятковий еквівалент: 0.169)
3	00111111001100100010110100001110 <sub>2</sub> (десятковий еквівалент: 0.696)
4	00111111011001000001100010010011 <sub>2</sub> (десятковий еквівалент: 0.891)
5	00111111011101010011111101111101 <sub>2</sub> (десятковий еквівалент: 0.958)
6	0011111101111011011001001011010г (десятковий еквівалент: 0.982)

5 У пристрої-прототипі має місце відтворення спекулярної складової кольору і для випадків, коли інтенсивність кольору менша граничного значення. У запропонованому пристрої при значеннях інтенсивності кольору, менших граничного, на виході 37 схеми порівняння формується активний рівень сигналу, який сигналізує про завершення відтворення спекулярної складової, що зменшує час формування спекулярної складової кольору порівняно з пристроєм-прототипом.

10 У пристрої-прототипі використовується блок постійної пам'яті, у якому зберігаються 1000 граничних значень ДФВЗ, розрядність яких складає 32 біт, згідно до стандарту IEEE 754. Загальний обсяг даного блока дорівнює  $32 \cdot 1000 = 32000$  біт. У запропонованому пристрою використовуються два блоки постійної пам'яті значно меншого розміру. Перший блок постійної пам'яті має обсяг  $3 \cdot 1000 = 3000$  біт, обсяг другого блока постійної пам'яті дорівнює  $32 \cdot 6 = 192$  біт.

15 Загальний обсяг обох блоків постійної пам'яті дорівнює  $3 \cdot 1000 + 32 \cdot 6 = 3192$  біт. В результаті досягається зменшення обсягу пам'яті у  $\frac{32000}{3192} = 10.02$  разів порівняно із пристроєм-прототипом.

20 ФОРМУЛА КОРИСНОЇ МОДЕЛІ

25 Пристрій для визначення інтенсивності спекулярної складової кольору, який містить блок постійної пам'яті, вісім блоків множення, два суматори, п'ять регістрів, схему порівняння та блок ключів, причому вихід третього блока множення підключено до першого виходу пристрою, вихід четвертого блока множення підключено до другого виходу пристрою, вихід п'ятого блока множення підключено до третього виходу пристрою, керуючий вхід першого регістра підключено до першого керуючого входу пристрою, інформаційний вхід підключено до першого інформаційного входу пристрою, вихід другого регістра підключено до блока постійної пам'яті та

до першого блока множення, керуючий вхід другого регістра підключено до другого керуючого входу пристрою, а інформаційний вхід підключено до другого інформаційного входу пристрою, керуючий вхід третього регістра підключено до третього керуючого входу пристрою, інформаційний вхід підключено до третього інформаційного входу пристрою, а вихід з'єднано із

5 першим входом третього блока множення, керуючий вхід четвертого регістра підключено до четвертого керуючого входу пристрою, інформаційний вхід підключено до четвертого інформаційного входу пристрою, а вихід з'єднано із першим входом четвертого блока множення, керуючий вхід п'ятого регістра підключено до п'ятого керуючого входу пристрою, інформаційний вхід підключено до п'ятого інформаційного входу пристрою, а вихід з'єднано із

10 першим входом п'ятого блока множення, кожний розряд другого входу першого суматора під'єднано до рівня логічної одиниці, а вхід переносу заземлено, перший вхід першого блока множення з'єднано із виходом першого суматора, кожний  $i$ -й розряд другого входу першого блока множення з'єднано з  $(i+4)$ -м розрядом виходу другого регістра, а вихід з'єднано із першим входом другого суматора, другий вхід другого суматора заземлено, вхід переносу під'єднано до

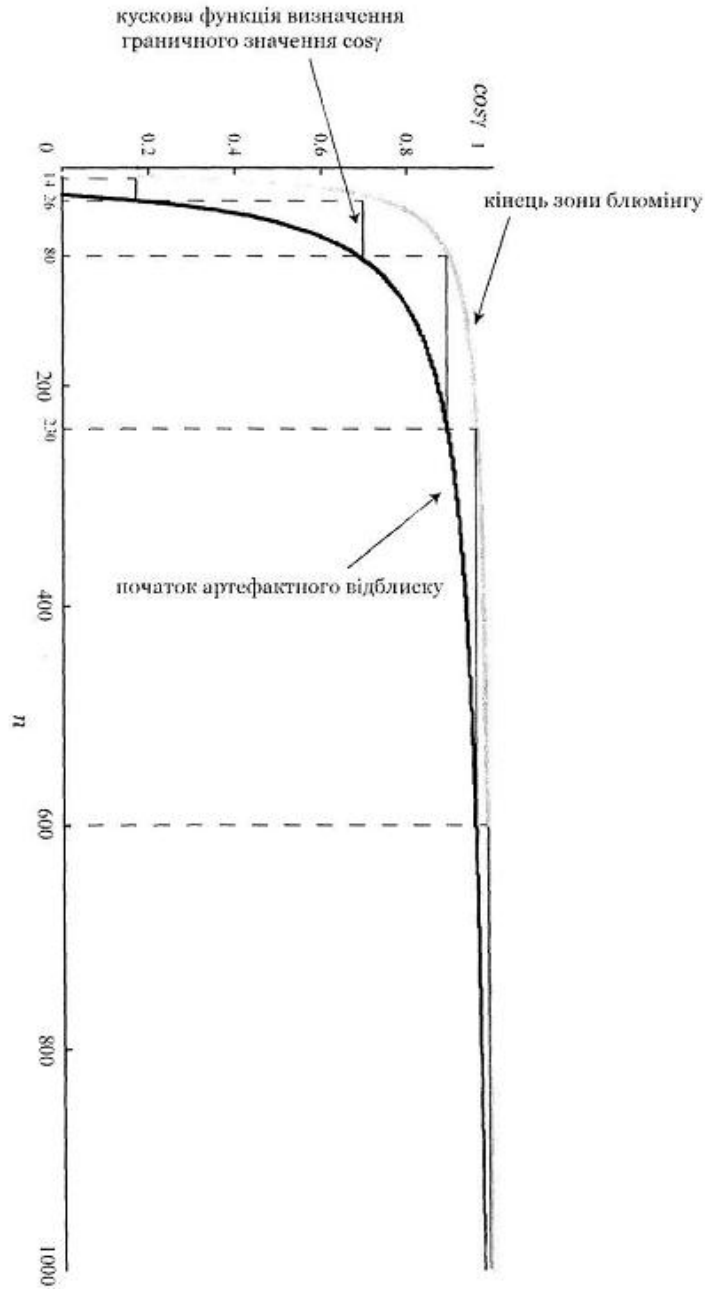
15 рівня логічної одиниці, а вихід під'єднано до обох входів другого блока множення, вихід схеми порівняння з'єднано із другим входом блока ключів, вихід шостого блока множення підключено до входів сьомого блока множення, входи восьмого блока множення підключено до виходу сьомого блока множення, а вихід підключено до других входів третього, четвертого та п'ятого блоків множення, який **відрізняється** тим, що у нього введено керуючий вихід пристрою та

20 другий блок постійної пам'яті, який має розмір не менше 192 біт, перший блок постійної пам'яті має розмір не менше 3000 біт, вихід першого регістра підключено до першого входу блока ключів та першого входу схеми порівняння, перший вхід першого суматора з'єднано із виходом блока ключів, вихід другого блока множення підключено до обох входів шостого блока множення, другий вхід схеми порівняння з'єднано із виходом другого блока постійної пам'яті,

25 керуючий вихід пристрою підключено до виходу схеми порівняння, вхід другого блока постійної пам'яті з'єднано із виходом першого блока постійної пам'яті.







Фіг. 3

Комп'ютерна верстка С. Чулій

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601