



УКРАЇНА

(19) UA (11) 11757 (13) U
(51) МПК (2006)
H03M 1/12

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС

ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПАРАЛЕЛЬНИЙ АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ

1

2

(21) u200505399

(22) 06.06.2005

(24) 16.01.2006

(46) 16.01.2006, Бюл. № 1, 2006 р.

(72) Бортник Геннадій Григорович, Бортник Сергій Геннадійович, Стальченко Олександр Володимирович

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Паралельний аналого-цифровий перетворювач, який містить 2^{m-n} -1 компараторів старших розрядів, малорозрядний паралельний аналого-цифровий перетворювач, виходи якого з'єднані з інформаційними входами елементів пам'яті, а виходи 2^{m-n} -1 компараторів старших розрядів з'єднані з інформаційними входами n елементів пам'яті через елемент І-АБО, виходи елементів пам'яті під'єднані до розрядних шин, перші входи 2^{m-n} -1 компараторів старших розрядів і сигнальні входи

малорозрядного паралельного аналого-цифрового перетворювача під'єднані до вхідної шини джерела напруги, а другі входи 2^{m-n} -1 компараторів старших розрядів підключені до шин джерела опорної напруги, який відрізняється тим, що введено перетворювач коду і аналоговий комутатор, причому входи перетворювача коду з'єднані з виходами 2^{m-n} -1 компараторів старших розрядів, виходи якого підключені до керуючих входів аналогового комутатора, аналогові входи під'єднані до шин джерела опорної напруги, а виходи аналогового комутатора з'єднані з шинами опорної напруги малорозрядного паралельного аналого-цифрового перетворювача, стробувальні входи мало розрядного паралельного аналого-цифрового перетворювача, 2^{m-n} -1 компараторів старших розрядів і елементів пам'яті з'єднані відповідно з шиною джерела стробувального сигналу.

Корисна модель відноситься до імпульсної техніки і призначена для використання в системах обробки швидкоплинної інформації.

Відомий паралельний аналого-цифровий перетворювач, який містить у випадку n розрядів m груп компараторів, елементів пам'яті, причому загальне число компараторів в цьому випадку складає 2^n-1 , а елементів пам'яті 2^{n-1} , виходи компараторів підключені до керуючих виходів елементів пам'яті, тактові входи яких підключені до джерела стробуючого сигналу, а виходи, під'єднані до розрядних шин [патент США №3829853, МКИ - H03M1/36].

Недоліком цього пристрою є низька точність перетворення.

Відомий аналого-цифровий перетворювач паралельної дії, який містить групу компараторів старших розрядів і групу компараторів молодших розрядів, перші входи яких підключені до джерел опорних напруг, сигнальні входи групи компараторів старших розрядів підключені до джерела сигналу, який перетворюється, а виходи компараторів в кожній групі, крім компараторів старших розрядів, об'єднані попарно і підключені до керуючих

входів елементів пам'яті, і резистивні підсилювачі, перші входи яких підключені до джерел струмів зміщення, другі через повторювач та інвертор підключені до джерела сигналу, який перетворюється, а виходи попарно зі зсувом на один підключені до входів елемента, виходи яких через елемент АБО з'єднані з сигнальними входами компараторів молодших розрядів, входи стробування елементів пам'яті підключені до джерела стробуючого сигналу [А.с. СРСР №879771, МКИ - H03K5/22 бюлетень №41, 1981р.].

Недоліками даного перетворювача є низька точність і надійність перетворення.

Найбільш близьким є аналого-цифровий перетворювач, який містить компаратори старших розрядів, малорозрядні паралельні аналого-цифрові перетворювачі, виходи яких з'єднані з інформаційними входами елементів пам'яті, а виходи компараторів старших розрядів з'єднані з інформаційними входами елементів пам'яті через елементи І-АБО, виходи елементів пам'яті під'єднані до розрядних шин, перші входи компараторів старших розрядів і сигнальні входи мало розрядних паралельних аналого-цифрових перетворювачів

(19) UA (11) 11757 (13) U

під'єднані до вхідної шини джерела напруги, яка підлягає перетворенню, а другі входи компараторів старших розрядів підключені до шин джерела опорної напруги [Brian Jillings, 4-bit flash chip guarantees 100 MHz, 8-bit system, "Elektronik Design", 1981, 29, №24 p.100, fig.6].

Недоліком даного пристрою є низька точність, оскільки при збільшенні числа двійкових розрядів, тобто збільшенні точності, число малорозрядних паралельних аналого-цифрових перетворювачів пропорційне 2^{m-n} , де m - число розрядів аналого-цифрових перетворювачів, n - число розрядів малорозрядних паралельних аналого-цифрових перетворювачів.

В основу корисної моделі поставлено задачу створення паралельного аналого-цифрового перетворювача, в якому за рахунок введення нових блоків та зв'язків підвищується точність перетворення.

Поставлена задача досягається тим, що в паралельний аналого-цифровий перетворювач, який містить компаратори старших розрядів, малорозрядний паралельний аналого-цифровий перетворювач, виходи якого з'єднані з інформаційними входами елементів пам'яті, а виходи компараторів старших розрядів з'єднані з інформаційними входами елементів пам'яті через елемент І-АБО, виходи елементів пам'яті під'єднані до розрядних шин, перші входи компараторів старших розрядів і сигнальні входи малорозрядного паралельного аналого-цифрового перетворювача під'єднані до шини джерела напруги, яка підлягає перетворенню, а другі входи компараторів старших розрядів під'єднані до шин джерела опорної напруги, введені перетворювач коду і аналоговий комутатор, причому входи перетворювача коду з'єднані з виходами компараторів старших розрядів, виходи якого підключені до керуючих входів аналогового комутатора, аналогові входи під'єднані до джерела опорної напруги, а виходи аналогового комутатора з'єднані з шинами опорної напруги малорозрядного паралельного аналого-цифрового перетворювача, стробуючі входи малорозрядного паралельного аналого-цифрового перетворювача, компараторів старших розрядів і елементів пам'яті з'єднані відповідно з шиною формування стробуючого сигналу, що дає при однаковій кількості розрядів паралельного аналого-цифрового перетворювача, який пропонується і прототипу значне спрощення побудови.

На кресленні наведена структурна електрична схема паралельного аналого-цифрового перетворювача.

Пристрій містить вхідну шину 1 джерела напруги $E_{вх}$, вхід 2 стробуючого сигналу E_c , $2^{m-n}-1$ компараторів 3 старших розрядів з прямими (+), інверсними (-) і стробуючими (С) входами, малорозрядний паралельний аналого-цифровий перетворювач 4, елементи пам'яті 5, зокрема D-тригери з входами керування (D) і виходи 6 старших розрядів, виходи 7 молодших розрядів, перетворювач коду 8, аналоговий комутатор 9, джерело опорної напруги 10, джерело стробуючого сигналу 11, елемент І-АБО 12, шина джерела стробуючого сигналу 13, дві шини джерела опорної напруги 14

малорозрядного паралельного аналого-цифрового перетворювача 4, причому виходи малорозрядного паралельного аналого-цифрового перетворювача 4 з'єднані з інформаційними входами елементів пам'яті 5, а виходи $2^{m-n}-1$ компараторів 3 старших розрядів з'єднані з інформаційними входами n елементів пам'яті 5 через елемент І-АБО 12, виходи елементів пам'яті 5 під'єднані до розрядних шин, перші входи $2^{m-n}-1$ компараторів 3 старших розрядів і сигнальні входи малорозрядного паралельного аналого-цифрового перетворювача 4 під'єднані до вхідної шини джерела напруги 1, а другі входи $2^{m-n}-1$ компараторів 3 старших розрядів підключені до шин джерела опорної напруги 14, а входи перетворювача коду 8 з'єднані з виходами $2^{m-n}-1$ компараторів 3 старших розрядів, виходи перетворювача коду 8 підключені до керуючих входів аналогового комутатора 9, аналогові входи якого під'єднані до джерела опорної напруги 10, а виходи аналогового комутатора 9 з'єднані з шинами джерела опорної напруги 14 малорозрядного паралельного аналого-цифрового перетворювача 4, стробуючі входи малорозрядного паралельного аналого-цифрового перетворювача 4, $2^{m-n}-1$ компараторів 3 старших розрядів і елементів пам'яті 5 з'єднані з шиною джерела стробуючого сигналу 13.

Число компараторів 3 старших розрядів залежить як від вибраного числа m двійкових розрядів аналого-цифрового перетворювача, так і від числа n розрядів малорозрядного паралельного аналого-цифрового перетворювача 4 і дорівнює $2^{m-n}-1$. В даному випадку число компараторів 3 старших розрядів дорівнює 3, так як число двійкових розрядів аналого-цифрового перетворювача дорівнює 5 і число розрядів малорозрядного паралельного аналого-цифрового перетворювача 4 дорівнює 3.

Аналого-цифровий перетворювач працює наступним чином.

Вхідна напруга, яка перетворюється $U_{вх}$ через вхідну шину 1 джерела напруги надходить на прямі входи компараторів 3 старших розрядів і на сигнальний вхід малорозрядного паралельного аналого-цифрового перетворювача 4. Опорна напруга, яка формується джерелом опорної напруги 10, на малорозрядний паралельний аналого-цифровий перетворювач 4 подається по двом шинам джерела 14 опорної напруги, потенціали яких змінюються в залежності від цифрового коду на вході аналогового комутатора 9. Сигнал з виходу компараторів старших розрядів 3 через елемент І-АБО 12 надходить до першого елемента пам'яті 5. В залежності від величини вхідної напруги $U_{вх}$ відбувається зміна вхідних рівнів компараторів 3 старших розрядів і малорозрядного паралельного аналого-цифрового перетворювача 4, опорна напруга якого визначається кодовою комбінацією перетворювача коду 8:

при надходженні на вхідну шину 1 вхідного сигналу $0 < U_{вх} < 0,25U_{он}$ на виходах компараторів 3 формується код 000, який визначає величини потенціалів на шинах 14 джерела опорної напруги відповідно 0 і $0,25U_{он}$, а різниця потенціалів $\Delta U = 0,25U_{он} - 0 = 0,25U_{он}$, при цьому на виходах

старших розрядів 6 елементів пам'яті 5 формується код 00;

при надходженні на вхідну шину 1 вхідного сигналу $0,25U_{on} < U_{вх} < 0,5U_{on}$ на виходах компараторів 3 старших розрядів формується код 001, який визначає величини потенціалів на шинах 14 джерела опорної напруги відповідно $0,25U_{on}$ і $0,5U_{on}$, а різниця потенціалів $\Delta U = 0,5U_{on} - 0,25U_{on} = 0,25U_{on}$, при цьому на виходах старших розрядів 6 елементів пам'яті 5 формується код 01;

при надходженні на вхідну шину 1 вхідного сигналу $0,5U_{on} < U_{вх} < 0,75U_{on}$ на виходах компараторів 3 старших розрядів формується код 011, який визначає величини потенціалів на шинах 14 джерела опорної напруги відповідно $0,5U_{on}$ і $0,75U_{on}$, а різниця потенціалів $\Delta U = 0,75U_{on} - 0,5U_{on} = 0,25U_{on}$, при цьому на виходах старших розрядів 6 елементів пам'яті 5 формується код 10;

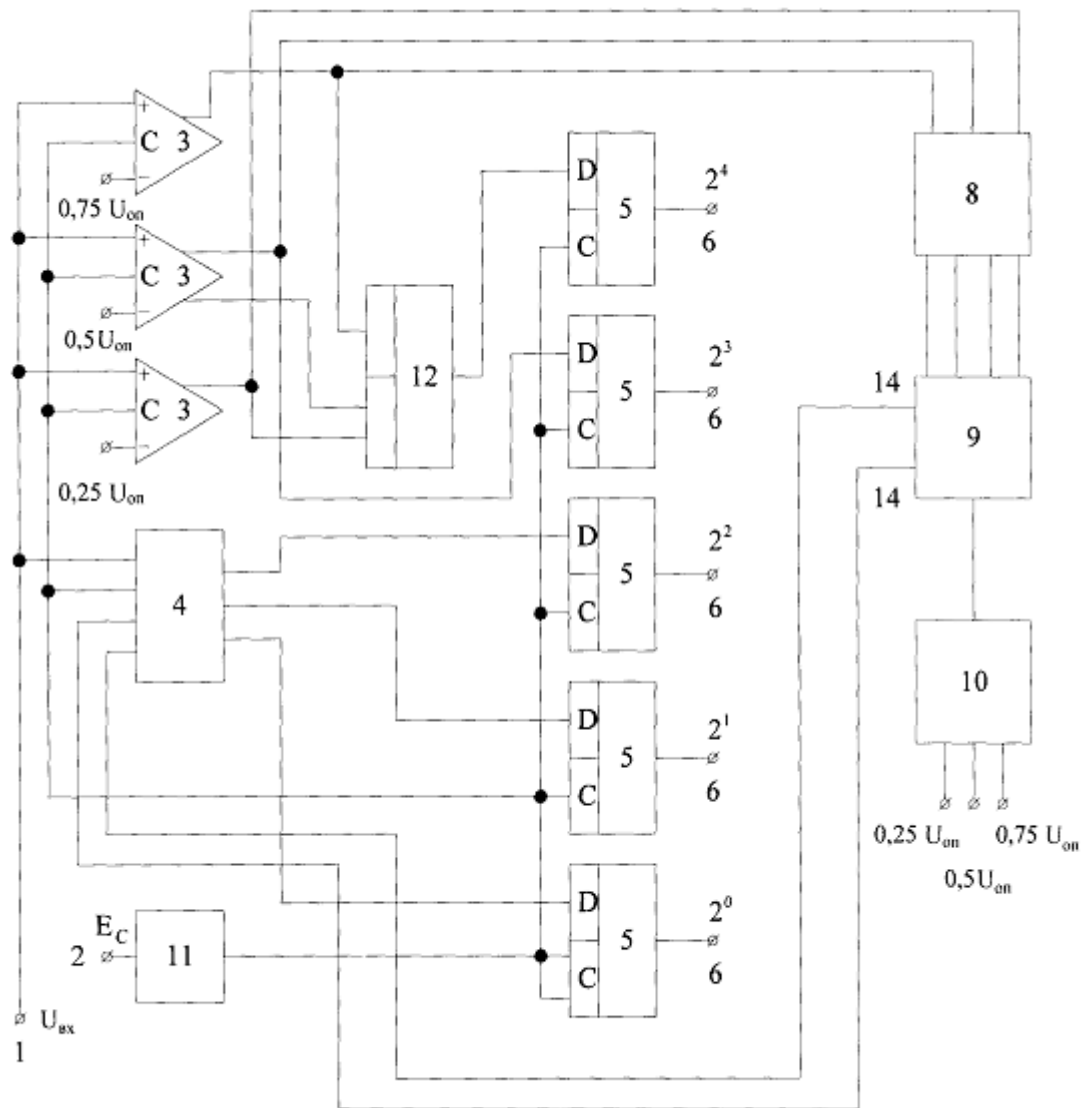
при надходженні на вхідну шину 1 вхідного сигналу $0,75U_{on} < U_{вх} < U_{on}$ на виходах компараторів 3 старших розрядів формується код 111, який визначає величини потенціалів на шинах 14 джерела опорної напруги відповідно $0,75U_{on}$ і U_{on} , при цьому на виходах старших розрядів 6 елементів пам'яті 5 формується код 11.

Стробуючий сигнал надходить на вхід 2 стробуючого сигналу та керує роботою джерела стробуючого сигналу 21, вихід якого під'єднано до шини джерела стробуючого сигналу 13, через яку стробуючий сигнал надходить до стробуючих входів елементів пам'яті 5, малорозрядного аналого-

цифрового перетворювача 4 та $2^{m-n}-1$ компараторів 3 старших розрядів.

Як видно з наведеного опису величина опорної напруги малорозрядного паралельного аналого-цифрового перетворювача 4 на кожній із шин 14 джерела опорної напруги змінюється, а різниця потенціалів ΔU між ними залишається постійною, тому що аналого-цифровий перетворювач працює з незмінним кроком квантування.

Виконання паралельного аналого-цифрового перетворювача з використанням аналогового комутатора 9, який змінює величину опорної напруги малорозрядного паралельного аналого-цифрового перетворювача 4 дозволяє підвищити точність паралельних аналого-цифрових перетворювачів. Для реалізації паралельного аналого-цифрового перетворювача, який заявляється, на основі 4-розрядного аналого-цифрового перетворювача необхідно $2^{8-4}-1=15$ компараторів старших розрядів, а для отримання такої ж точності прототипа необхідно $2^{8-4}=16$ 4-розрядних аналого-цифрових перетворювачів і $2^{8-4}-1=15$ компараторів старших розрядів, що значно ускладнює вихідну кодуючу логіку, а також весь пристрій в цілому. Таким чином збільшення точності прототипу обмежене 5-6 розрядами, тоді як паралельний аналого-цифровий перетворювач, який заявляється, дозволяє підвищити точність до 8 розрядів.



Фиг.