



УКРАЇНА

(19) UA (11) 6204 (13) C1

(51) G 06 F 9/00, 7/00

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІД

(54) МІКРОПРОГРАМНИЙ АВТОМАТ

1

(20) 94270935, 23.04.93

(21) 5005585/24

(22) 9.08.91, SU

(46) 29.12.94, Бюл. № 8-1

(56) Бузунов А.Ю. и др. Микропрограммные автоматы на параллельно-последовательных регистрах. Управляющие системы и машины - 1982, № 2, с. 25-29, рис. 3.

(71) Вінницький політехнічний інститут

(72) Кожем'яко Володимир Прокопович, Мартинюк Тетяна Борисівна, Кутаєв Юрій Фьодоровіч (RU), Буда Антоніна Героніївна, Кожем'яко Константин Володимирович

(73) Вінницький політехнічний інститут, UA

(57) Микропрограммный автомат, содержащий сдвиговый регистр, блок элементов И, два блока элементов ИЛИ и элемент ИЛИ, причем информационные выходы сдвигового регистра соединены с входами первой группы блока элементов И, входы второй группы которого подключены к группе входов автомата, а выходы соединены с соот-

2

ветствующими входами первого блока элементов ИЛИ, выходы первой группы которого подключены к соответствующим параллельным информационным входам сдвигового регистра, первый вход режима которого соединен с выходом элемента ИЛИ, выходы второго блока элементов ИЛИ являются выходами автомата, тактовый вход и вход сброса сдвигового регистра подключены к входу синхронизации и входу установки в нулевое состояние автомата, о т л ч а ю щ и й с я тем, что выходы второй группы первого блока элементов ИЛИ соединены с соответствующими входами элемента ИЛИ, второй вход режима и последовательный информационный вход сдвигового регистра соединены соответственно с входом положительного потенциала и входом установки в начальное состояние автомата, а информационные выходы сдвигового регистра подключены также к соответствующим входам второго блока элементов ИЛИ.

Изобретение относится к вычислительной технике и может быть использовано в микропрограммных устройствах управления с жесткой логикой, например, в устройствах управления быстродействующих специализированных ЭВМ.

Наиболее близким по технической сущности к предлагаемому является микропрограммный автомат [1], содержащий параллельно-последовательный регистр, в дальнейшем именуемый сдвиговым регистром, с первой по четвертую комбинационные схемы, причем информационные выходы сдвигового регистра соединены с

входами первой группы первой комбинационной схемы, входы второй группы которой подключены к группе входов устройства, а выходы соединены с соответствующими входами второй, третьей и четвертой комбинационных схем, выходы второй комбинационной схемы подключены к информационным входам сдвигового регистра, управляющие входы которого соединены с соответствующими выходами третьей комбинационной схемы, выходы четвертой комбинационной схемы являются выходами устройства, тактовый вход и вход сброса сдвигового регистра подключены соответственно к входу

(19) UA (11) 6204 (13) C1

синхронизации и входу установки в нулевое состояние устройства, причем первая комбинационная схема реализуется на программируемой матрице элементов И, а вторая, третья и четвертая комбинационные схемы имеют минимальную логическую глубину и строятся на многовыходовых элементах ИЛИ.

Недостатком известного устройства является использование неединичного кодирования N состояний абстрактного автомата, синтезируемого исходной микропрограмме, что позволяет использовать сдвиговый регистр разрядностью $n = \log_2 N$, но приводит к усложнению второй и третьей комбинационных схем устройства, причем суммарная сложность последних зависит также от числа условных переходов в интерпретируемой микропрограмме.

В основу изобретения поставлена задача усовершенствования микропрограммного автомата, в котором использование N -разрядного сдвигового регистра обеспечивает снижение аппаратурной сложности комбинационных схем автомата и за счет этого упрощает устройство.

Поставленная задача решается тем, что в микропрограммном автомате, содержащем сдвиговый регистр, блок элементов И, два блока элементов ИЛИ и элемент ИЛИ, причем информационные выходы сдвигового регистра соединены с входами первой группы блока элементов И, входы второй группы которого подключены к группе входов автомата, а выходы соединены с соответствующими входами первого блока элементов ИЛИ, выходы первой группы которого подключены к соответствующим параллельным информационным входам сдвигового регистра, первый вход режима которого соединен с выходом элемента ИЛИ, выходы второго блока элементов ИЛИ являются выходами автомата, тактовый вход и вход сброса сдвигового регистра подключены соответственно к входу синхронизации и входу установки в нулевое состояние автомата, согласно изобретению, выходы второй группы первого блока элементов ИЛИ соединены с соответствующими входами элемента ИЛИ, второй вход режима и последовательный информационный вход сдвигового регистра соединены соответственно с входом положительного потенциала и входом установки в начальное состояние автомата, а информационные выходы сдвигового регистра подключены также к соответствующим входам второго блока элементов ИЛИ.

Использование сдвигового регистра разрядностью N , т.е. применение единично-

го кодирования состояний абстрактного автомата, позволяет значительно упростить структуру комбинационных схем. Так в случае безусловного перехода в интерпретируемой микропрограмме первый блок элементов ИЛИ и элемент ИЛИ формируют сигналы сдвига на один разряд в сторону старших разрядов единичного кода вида $0...010...0$ в сдвиговом регистре, а при условном переходе — сигналы принудительного обнуления предыдущего разряда и установки в единичное состояние необходимого разряда сдвигового регистра, что значительно проще, чем формирование нового n -разрядного состояния, как это делается в известных устройствах.

На чертеже представлена структурная схема микропрограммного автомата.

Микропрограммный автомат содержит сдвиговый регистр 1, блок 2 элементов И, блок 3 элементов ИЛИ, элемент ИЛИ 4, блок 5 элементов ИЛИ, причем входы b_1, \dots, b_6 автомата подключены к входам второй группы блока 2 элементов И, входы первой группы которого и входы блока 5 элементов ИЛИ соединены с информационными выходами сдвигового регистра 1. Выходы $7_1, \dots, 7_n$ блока 2 элементов И соединены с соответствующими входами блока 3 элементов ИЛИ, выходы блока 5 элементов ИЛИ подключены к выходам $8_1, \dots, 8_k$ автомата, выходы $9_1, \dots, 9_r$ блока 3 элементов ИЛИ соединены с соответствующими информационными входами сдвигового регистра 1, а выходы $10_1, \dots, 10_g$ блока 3 элементов ИЛИ подключены к соответствующим входам элемента ИЛИ 4, выход 11 которого соединен с первым входом режима сдвигового регистра 1. Тактовый вход, вход сброса, последовательный информационный вход и второй вход режима сдвигового регистра 1 подключены соответственно к входам 12, 13, 14, 15 автомата.

Устройство работает следующим образом.

В связи с тем, что кодирование состояний автомата Мура реализуется следующим образом:

$$\begin{aligned} a_1 &= 0...10000...0, \\ a_{i+1} &= 0...01000...0, \\ a_{i+2} &= 0...00100...0, \\ a_{i+3} &= 0...00010...0, \end{aligned}$$

то в процессе работы в каждом такте необходимо выполнить сдвиг информации в сдвиговом регистре 1 на один разряд в сторону старших разрядов таким образом, что за время выполнения алгоритма, представленного соответствующей линейной микропрограммой, единица, предварительно зафиксированная в первом разряде сдвигового регистра 1, последовательно прохо-

дит через все разряды N сдвигового регистра 1. Таким образом, в сдвиговом регистре 1 осуществляется сдвиг единичного кода вида $0...010...0$. Количество разрядов N сдвигового регистра 1 определяется максимальным числом неповторяющихся состояний автомата Мура, реализуемого на линейной цепи граф-схемы автомата. Поскольку все вершины граф-схемы автомата могут быть объединены в три линейные цепи: $S_1 = \{a_1, a_{i+1}, a_{i+2}\}$, $S_2 = \{a_1, a_{i+1}, a_{i+3}, a_{i+2}\}$, $S_3 = \{a_1, a_{i+1}, a_{i+3}, a_{i+2}\}$ и линейная цепь S_3 содержит максимальное количество операторных вершин и переходов, то $N = 4$. Выходами линейных цепей являются операторные вершины a_{i+1} и a_{i+3} , а входами — a_{i+2} , a_{i+3} , a_{i+1} . На любом переходе, принадлежащем линейной цепи, а также при условии, что состояния линейной цепи следуют одно за другим в порядке возрастания индексов состояний, т.е. в виде $a_j, a_{j+1}, \dots, a_{j+1}, \dots$, где $j = 0, 1, 2, 3, \dots$, код нового состояния автомата Мура образуется путем сдвига текущего состояния на один разряд в сторону старших разрядов сдвигового регистра 1. Во всех остальных случаях, а также при переходах между выходами и входами линейных цепей в автомате Мура выполняется параллельная загрузка кода нового состояния и стирание кода текущего состояния в сдвиговом регистре 1 путем возбуждения информационных входов D_1, \dots, D_{i+3} . Таким образом, элемент ИЛИ 4 задействован в обоих случаях, поскольку формирует управляющий сигнал сдвига в сторону старших разрядов сдвигового регистра 1 и сигнал разрешения записи по параллельным информационным входам сдвигового регистра 1, а блок 3 элементов ИЛИ — только во втором случае, поскольку формирует сигнал установки в единичное состояние и сигнал обнуления соответствующих разрядов сдвигового регистра 1.

Таким образом, блок 2 элементов И является преобразователем кодов состояний сдвигового регистра 1 и входных сигналов устройства в сигналы возбуждения. Блок 3 элементов ИЛИ осуществляет формирование сигналов сброса в "нуль" и установки в "единицу" разрядов сдвигового регистра 1. Элемент ИЛИ 4 формирует сигналы разрешения записи ($S_1 = 1$) или сдвига ($S_1 = 0$) содержимого сдвигового регистра 1. Блок 5 элементов ИЛИ формирует выходные сигналы.

* Перед началом работы автомата происходит обнуление сдвигового регистра 1 по сигналу, поступающему на вход 13, а начальным состоянием сдвигового регистра 1 является такое состояние, когда присутствует

единичный сигнал Q_1 на выходе первого разряда сдвигового регистра 1. Установка в начальное состояние выполняется с приходом тактового сигнала и при наличии единичных сигналов на входах 14 и 15, т.е. при следующей комбинации сигналов на входах сдвигового регистра 1: $DSR = 1, S_0 = 1, S_1 = 1$. Единичный сигнал Q_1 с выхода первого разряда сдвигового регистра 1 поступает на первые входы блоков 2 и 5 и участвует в формировании соответствующих управляющих сигналов Y_1, \dots, Y_k , а также при наличии условных переходов, проходя через блок 3 элементов ИЛИ и элемент ИЛИ 4, формирует сигналы, поступающие на соответствующие информационные параллельные входы D_1, \dots, D_n и вход S_1 сдвигового регистра 1. Если между состояниями a_1 и a_2 автомата нет условного перехода, то с приходом следующего тактового сигнала и при наличии сигналов $DSR = 0, S_0 = 1, S_1 = 0$ на входах сдвигового регистра 1 в нем выполняется сдвиг вправо его содержимого, в результате чего появляется единичный сигнал и на выходе Q_2 сдвигового регистра 1. В случае, если между состояниями a_1 и a_1 автомата существует условный переход, на первом выходе Y_1 блока 2 формируется единичный сигнал, который поступает на вход блока 3, в результате чего на вход D_1 сдвигового регистра 1 поступает нулевой сигнал, а на вход D_1 — единичный сигнал с одновременным формированием элементом ИЛИ 4 единичного сигнала на выходе 11. Таким образом, при наличии сигналов $S_0 = 1, S_1 = 1$ на входах сдвигового регистра 1 с поступлением следующего тактового сигнала в последнем происходит смена состояний. Аналогичные действия выполняются на каждом безусловном и условном переходах автомата Мура.

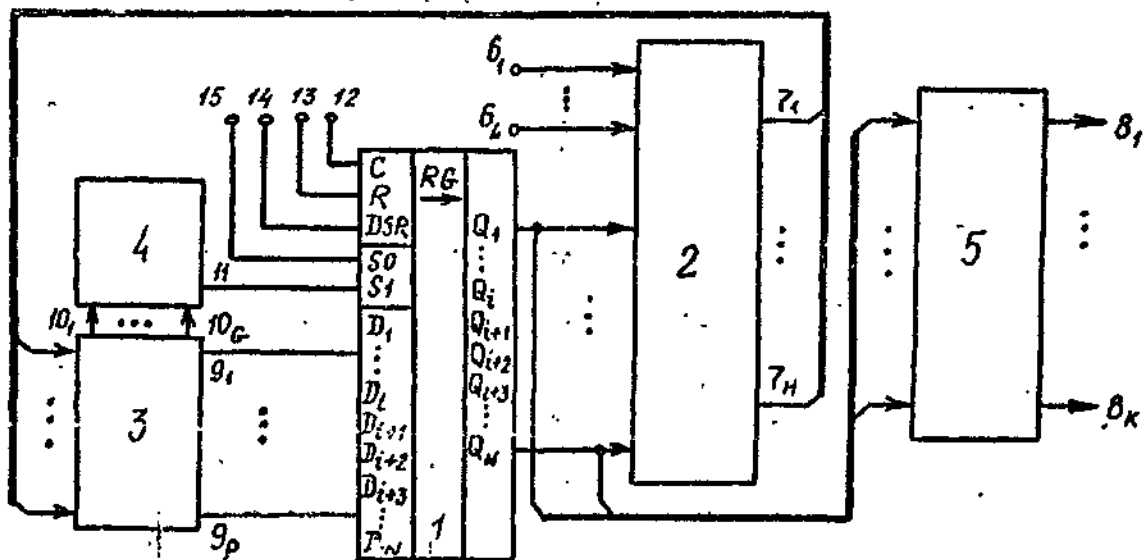
В соответствии с граф-схемой автомата на соответствующих выходах Y_1, \dots, Y_k блока 5 (фиг. 1) необходимо получить управляющие сигналы Y_k, Y_{k+1}, Y_{k+2} с учетом сигналов X_i и X_{i+1} , поступающих на соответствующие входы b_1, \dots, b_L блока 2.

Предположим, что сдвиговый регистр 1 находится в состоянии a_1 , т.е. на его i -м выходе Q_i присутствует единичный сигнал, который, поступая на вход блока 5 и проходя через элемент ИЛИ 28, формирует на соответствующем выходе Y_1 сигнал Y_k . Поскольку переход к состоянию в a_{i+1} является безусловным, то с приходом следующего тактового сигнала на управляющих входах сдвигового регистра 1 присутствуют следующие сигналы: $S_0 = 1, S_1 = 0$, что приводит к сдвигу информации на один разряд вправо, т.е. к появлению единичного сигнала на

($i + 1$)-м выходе Q_{i+1} сдвигового регистра 1. Это, в свою очередь, вызовет появление единичного сигнала на выходе 8_2 , соответствующем сигналу Y_{k+1} , и срабатывание одного из двух элементов И 16, 17 в зависимости от наличия одного из двух сигналов X_i и \bar{X}_i . С учетом этого произойдет на следующем такте работы устройства либо условный переход к состоянию a_{i+2} , либо условный переход к состоянию a_{i+3} автомата. Для примера рассмотрим случай, когда выполняется условие $\bar{X}_i = 1$. Тогда единичный сигнал Q_{i+1} через элемент И 17 с выхода 7_2 поступит на соответствующий вход блока 3. Вместе с этим, единичный сигнал Q_{i+1} , поступающий на вход блока 5, появляется на выходе 8_2 , соответствующем сигналу Y_{k+1} . На выходе блока 3 формируются соответственно сигналы $D_{i+1}^{(0)}$ и $D_{i+3}^{(1)}$, которые в дальнейшем участвуют в обнулении ($i + 1$)-го и установке в единичное состояние ($i + 3$)-го разрядов сдвигового регистра 1. Единичный сигнал $D_{i+3}^{(1)}$ поступает на выход 9_3 , который соединен с ($i + 3$)-м информационным входом D_{i+3} сдвигового регистра 1, а с выхода 10_1 поступает на выход 11. Нулевой сигнал $D_{i+1}^{(0)}$ поступает на выход 9_1 , который соединен с ($i + 1$)-м информационным входом D_{i+1}

сдвигового регистра 1. Таким образом, с приходом следующего тактового сигнала на управляющих входах сдвигового регистра 1 присутствуют следующие сигналы: $S_0 = 1$, $S_1 = 1$, что приводит к записи информации по ($i + 1$)-му и ($i + 3$)-му параллельным входам D_{i+1} , D_{i+3} , т.е. к принудительной установке состояния a_{i+3} . Единичный сигнал на ($i + 3$)-м выходе Q_{i+3} сдвигового регистра 1 участвует в формировании сигнала Y_{k+2} на соответствующем выходе 8_3 .

Из состояния a_{i+3} возможны три условных перехода. Рассмотрим случай, когда выполняется условие $\bar{X}_i = 1$, $X_{i+1} = 1$. Единичный сигнал Q_{i+3} с выхода 7_5 поступит на соответствующий вход блока 3, на выходе которого формируется единичный сигнал $D_{i+3}^{(1)}$, который поступает на выход 10_1 и на выход 9_3 . Таким образом, на выходе 11 формируется единичный сигнал $S_1 = 1$, что позволяет с приходом следующего тактового сигнала записать единичный сигнал в ($i + 3$)-й разряд сдвигового регистра 1, т.е. подтвердить его текущее состояние. Аналогичным образом выполняются все условные и безусловные переходы между состояниями автомата Мура.



Упорядник В. Кожемяко

Техред М.Моргентал

Коректор Л. Пилипенко

Замовлення 625

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8