



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **127573** (13) **U**
(51) МПК
H03F 3/26 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

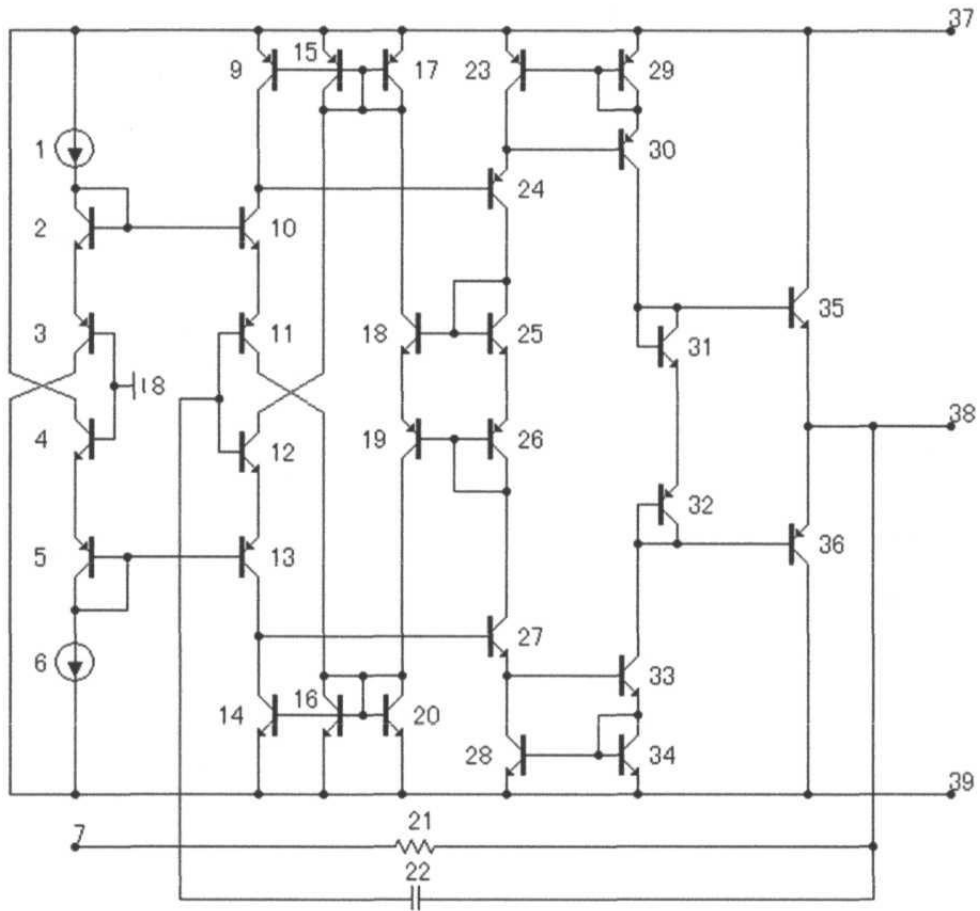
| | |
|--|---|
| <p>(21) Номер заявки: u 2018 02422</p> <p>(22) Дата подання заявки: 12.03.2018</p> <p>(24) Дата, з якої є чинними права на корисну модель: 10.08.2018</p> <p>(46) Публікація відомостей про видачу патенту: 10.08.2018, Бюл.№ 15</p> | <p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Куцак Юлія Віталіївна (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p> |
|--|---|

(54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Двотактний підсилювач постійного струму, що містить два джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять транзисторів. Додатково введено десять транзисторів.

UA 127573 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму (Push-pull amplifier with current mirrors for determining the quiescent operating point, United States Patent 3,852,678, Dec. 3, 1974), що містить перше і
5 друге джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього четвертого транзисторів відповідно, а також з першим виводам резистора зворотного зв'язку, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з
10 базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною та другим виводом
15 резистора зворотного зв'язку.

Недоліком аналога є низький коефіцієнт підсилення й мала швидкодія, що обмежує галузь використання пристрою.

Як найближчий аналог вибраний двотактний симетричний підсилювач струму (патент України № 45749, Н03F 3/26, бюл. № 22, 2009 р.), що містить перше та друге джерела струму,
20 резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, вихідну шину з'єднано з другим виводом резистора зворотного зв'язку, введено сьомий, восьмий, дев'ятий, десятий, одинадцятий, дванадцятий, тринадцятий, чотирнадцятий, п'ятнадцятий, шістнадцятий, сімнадцятий, вісімнадцятий, дев'ятнадцятий, двадцятий
30 транзистори, а також коригуючий конденсатор, причому вхідну шину з'єднано з першим виводом коригуючого конденсатора, бази одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з вхідною шиною, а також з першим виводам резистора зворотного зв'язку, колектори одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, бази і колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятого і десятого транзисторів з'єднано з колекторами третього і четвертого
40 транзисторів відповідно, а також з базами п'ятого і шостого та дев'ятнадцятого і двадцятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого
45 транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано із шинами додатного і від'ємного потенціалу відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано із колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з другим виводом резистора зворотного зв'язку та з другим виводом коригуючого конденсатора, а також з вихідною шиною.
50

Недоліком є низька точність, що обмежує галузь застосування пристрою, звужує його функціональні можливості.

В основу корисної моделі поставлена задача створення двотактного підсилювача постійного, в якому за рахунок введення нових елементів та зв'язків між ними підвищується
55 точність роботи схеми, це розширює галузь використання запропонованої корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний підсилювач постійного струму, що містить два джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять
60 транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а

також з емітерами одинадцятого і дванадцятого транзисторів, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, бази і колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а також емітери дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, вихідну шину з'єднано з другим виводом резистора зворотного зв'язку та з другим виводом коригуючого конденсатора, згідно з корисною моделлю, додатково введено десять транзисторів, причому колектори одинадцятого та дванадцятого з'єднано з базою та колектором тринадцятого, чотирнадцятого, двадцять першого, двадцять другого транзисторів відповідно, а також з базами дев'ятого та десятого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з базами дев'ятнадцятого і двадцятого та колекторами двадцять третього, двадцять четвертого транзисторів відповідно, бази двадцять третього і двадцять четвертого транзисторів з'єднано з базами і колекторами двадцять п'ятого, двадцять шостого та емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, емітери двадцять третього, двадцять четвертого, двадцять п'ятого, двадцять шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базою та колектором двадцять сьомого і двадцять восьмого та з базою двадцять дев'ятого, тридцятого транзисторів відповідно, колектори двадцять дев'ятого і тридцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з вихідною шиною, а також з другим виводом резистора зв'язку та з другим виводом коригуючого конденсатора.

На кресленні представлено принципову схему двотактного підсилювача постійного струму.

Пристрій містить вхідну шину 7, яку з'єднано з першим виводом резистора зворотного зв'язку 22, а також з емітерами одинадцятого 11 і дванадцятого 12 транзисторів, емітери одинадцятого 11 і дванадцятого 12 транзисторів з'єднано з емітерами третього 10 і четвертого 13 транзисторів відповідно, колектори третього 10 і четвертого 13 транзисторів з'єднано з базами п'ятого 24 і шостого 27 транзисторів відповідно, а також з колекторами дев'ятого 9 і десятого 14 транзисторів відповідно, бази третього 10 і четвертого 13 транзисторів з'єднано з базами та колекторами першого 2 і другого 5 транзисторів відповідно, а також з першими виводами першого 1 і другого 6 джерел струму, емітери першого 2 і другого 5 транзисторів з'єднано з емітерами сьомого 3 і восьмого 4 транзисторів відповідно, бази і колектори сьомого 3 і восьмого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 8, другі виводи першого 1 і другого 6 джерел струму, а також емітери дев'ятого 9, десятого 14, тринадцятого 17, чотирнадцятого 20 транзисторів з'єднано з шинами додатного 37 і від'ємного 39 живлення відповідно, бази дев'ятого 9 і десятого 14 транзисторів з'єднано з базами і колекторами тринадцятого 17 і чотирнадцятого 20 транзисторів відповідно, а також з колекторами п'ятнадцятого 18 і шістнадцятого 19 транзисторів відповідно, емітери п'ятнадцятого 18 і шістнадцятого 19 транзисторів об'єднано, бази п'ятнадцятого 18 і шістнадцятого 19 транзисторів з'єднано з базами і колекторами сімнадцятого 25 і вісімнадцятого 26 транзисторів відповідно, а також з колекторами п'ятого 24 і шостого 27 транзисторів відповідно, емітери сімнадцятого 25 і вісімнадцятого 26 транзисторів об'єднано, вихідну шину 38 з'єднано з другим виводом резистора зворотного зв'язку 21 та з другим виводом коригуючого конденсатора 22, в нього введено десять транзисторів, причому колектори одинадцятого 11 та дванадцятого 12 з'єднано з базою та колектором тринадцятого 17, чотирнадцятого 20, двадцять першого 15, двадцять другого 16 транзисторів відповідно, а також з базами дев'ятого 9 та десятого 14 транзисторів відповідно, емітери п'ятого 24 і шостого 27 транзисторів з'єднано з базами дев'ятнадцятого 30 і двадцятого 33 та колекторами двадцять третього 23, двадцять четвертого 28 транзисторів відповідно, бази двадцять третього 23 і двадцять четвертого 28 транзисторів з'єднано з базами і колекторами двадцять п'ятого 29, двадцять шостого 34 та емітерами

дев'ятнадцятого 30 і двадцятого 33 транзисторів відповідно, емітери двадцять третього 23, двадцять четвертого 28, двадцять п'ятого 29, двадцять шостого 34 транзисторів з'єднано з шинами додатного 37 і від'ємного 39 живлення відповідно, колектори дев'ятнадцятого 30 і двадцятого 33 транзисторів з'єднано з базою та колектором двадцять сьомого 31 і двадцять
 5 восьмого 32 та з базою двадцять дев'ятого 35, тридцятого 36 транзисторів відповідно, колектори двадцять дев'ятого 35 і тридцятого 36 транзисторів з'єднано з шинами додатного 37 і від'ємного 39 живлення відповідно, емітери двадцять дев'ятого 35 і тридцятого 36 транзисторів об'єднано та з'єднано з вихідною шиною 38, а також з другим виводом резистора зв'язку 21 та з другим виводом коригуючого конденсатора 22.

10 Пристрій працює таким чином: вхідний сигнал у вигляді струму поступає на вхідну шину 7. Якщо вхідний струм втікає у схему, то дванадцятий транзистор 12 привідкривається, а одинадцятий транзистор 11 прикривається, відповідно шостий транзистор 27 привідкривається, а п'ятий транзистор 24 прикривається. При цьому колекторний струм двадцятого 33 транзистора збільшується, а дев'ятнадцятого 30 зменшується, що призводить до
 15 привідкривання тридцятого 36 транзистора і прикривання двадцять дев'ятого 35 транзистора відповідно. При цьому потенціал точки об'єднання емітерів тридцятого 36 і двадцять дев'ятого 35 транзисторів та вихідної шини 38 зменшується і прямує до напруги шини від'ємного живлення 39.

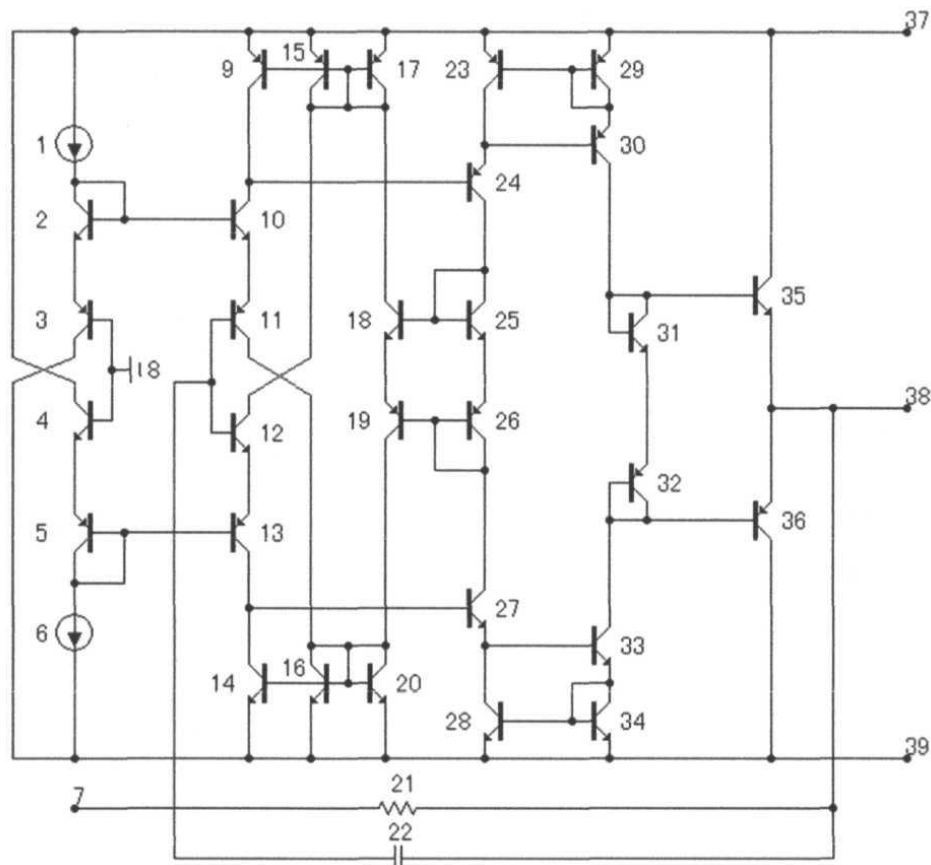
20 Якщо вхідний струм витікає зі схеми, то дванадцятий транзистор 12 прикривається, а одинадцятий транзистор 11 привідкривається, відповідно шостий транзистор 27 прикривається, а п'ятий транзистор 24 привідкривається. При цьому колекторний струм двадцятого 33 транзистора зменшується, а дев'ятнадцятого 30 збільшується, що призводить до прикривання тридцятого 36 транзистора і привідкривання двадцять дев'ятого 35 транзистора
 25 відповідно. При цьому потенціал точки об'єднання емітерів тридцятого 36 і двадцять дев'ятого 35 транзисторів та вихідної шини 38 збільшується і прямує до напруги шини додатного живлення 37.

Перше 1 і друге 6 джерела струму та перший 2, сьомий 3, восьмий 4, другий 5, третій 10, четвертий 13 транзистори утворюють схему завдання режиму по постійному струму. Одинадцятий 11 та дванадцятий 12 транзистори утворюють двотактний симетричний вхідний
 30 каскад. П'ятнадцятий 18, шістнадцятий 19, сімнадцятий 25, вісімнадцятий 26 транзистори утворюють двонаправлений відбивачі струму, який через відбивачі струму, що побудовані на дев'ятому 9, десятому 14, тринадцятому 17, чотирнадцятому 20, двадцять першому 15, двадцять другому 16 транзисторах відповідно, завдають базові струми підсилювальних каскадів на п'ятому 24 і шостому 27 транзисторах та двотактного симетричного вхідного каскаду на
 35 одинадцятому 11 та дванадцятому 12 транзисторах відповідно. Відбивачі струму, які побудовано на дев'ятнадцятому 30, двадцятому 33, двадцять третьому 23, двадцять четвертому 28, двадцять п'ятому 29, двадцять шостому 34 транзисторах відповідно забезпечують передачу сигналу з проміжних підсилювальних каскадів на п'ятому 24 і шостому
 40 27 транзисторах на вихідний двотактний симетричний вихідний каскад на двадцять сьомому 31, двадцять восьмому 32, двадцять дев'ятому 35, тридцятому 36 транзисторах, введення якого забезпечує підвищення лінійності та збільшення коефіцієнту підсилення. Резистор зворотного зв'язку 21 задає коефіцієнт підсилення. Коригуючий конденсатор 22 забезпечує стійкість роботи схеми. Шини додатного 37 і від'ємного 39 живлення, а також шина нульового потенціалу 8 забезпечують потрібний рівень напруги для живлення схеми.

45 ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний підсилювач постійного струму, що містить два джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, шини додатного і від'ємного живлення, вхідну і вихідну шини,
 50 шину нульового потенціалу, двадцять транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з емітерами одинадцятого і дванадцятого транзисторів, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого
 55 транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими выводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, бази і колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а
 60 також емітери дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з

шинами додатного і від'ємного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, вихідну шину з'єднано з другим виводом резистора зворотного зв'язку та з другим виводом коригуючого конденсатора, який **відрізняється** тим, що додатково введено десять транзисторів, причому колектори одинадцятого та дванадцятого з'єднано з базою та колектором тринадцятого, чотирнадцятого, двадцять першого, двадцять другого транзисторів відповідно, а також з базами дев'ятого та десятого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з базами дев'ятнадцятого і двадцятого та колекторами двадцять третього, двадцять четвертого транзисторів відповідно, бази двадцять третього і двадцять четвертого транзисторів з'єднано з базами і колекторами двадцять п'ятого, двадцять шостого та емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, емітери двадцять третього, двадцять четвертого, двадцять п'ятого, двадцять шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базою та колектором двадцять сьомого і двадцять восьмого та з базою двадцять дев'ятого, тридцятого транзисторів відповідно, колектори двадцять дев'ятого і тридцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з вихідною шиною, а також з другим виводом резистора зв'язку та з другим виводом коригуючого конденсатора.



Комп'ютерна верстка С. Чулій

Державна служба інтелектуальної власності України, вул. Василя Липківського, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601