

Магістерська кваліфікаційна робота на тему:

Інформаційна технологія формування паралельних структур цифрових пристроїв для систем діагностування

Виконала студентка гр. 1КН-15м Барт О.І.


Науковий керівник: д.т.н., проф. Перевозніков С.І.

Актуальність дослідження

Тема магістерської кваліфікаційної роботи є актуальною, оскільки складність сучасних цифрових пристроїв постійно зростає, що збільшує затрати часу на пошук можливих несправностей в їх схемах, що нерідко входить в протиріччя з вимогами сучасного виробництва.

Мета:

Метою дослідження магістерської кваліфікаційної роботи є підвищення швидкодії покомпонентного діагностування цифрових пристроїв за рахунок формування паралельних структур у схемах пристроїв.



Об'єкт дослідження – це процес покомпонентного діагностування цифрових пристроїв.

Предмет дослідження – це методи та програмні засоби прискореного пошуку несправностей у схемах цифрових пристроїв.

Завдання дослідження

Для досягнення поставленої мети необхідно розв'язати такі наступні завдання:

- провести аналіз проблеми розв'язання задачі покомпонентного діагностування цифрових пристроїв;
- розглянути існуючі методи покомпонентного діагностування цифрових пристроїв та обрати й обґрунтувати вибір методу, який задовольняє мету даної магістерської кваліфікаційної роботи;
- вдосконалити математичну модель інформаційної технології формування паралельних структур для систем діагностування;
- розробити структуру та алгоритм роботи програмного засобу;
- виконати програмну реалізацію запропонованої інформаційної технології діагностування;
- провести тестування програмного продукту та виконати аналіз отриманих результатів.

Наукова новизна одержаних результатів

полягає в наступному:

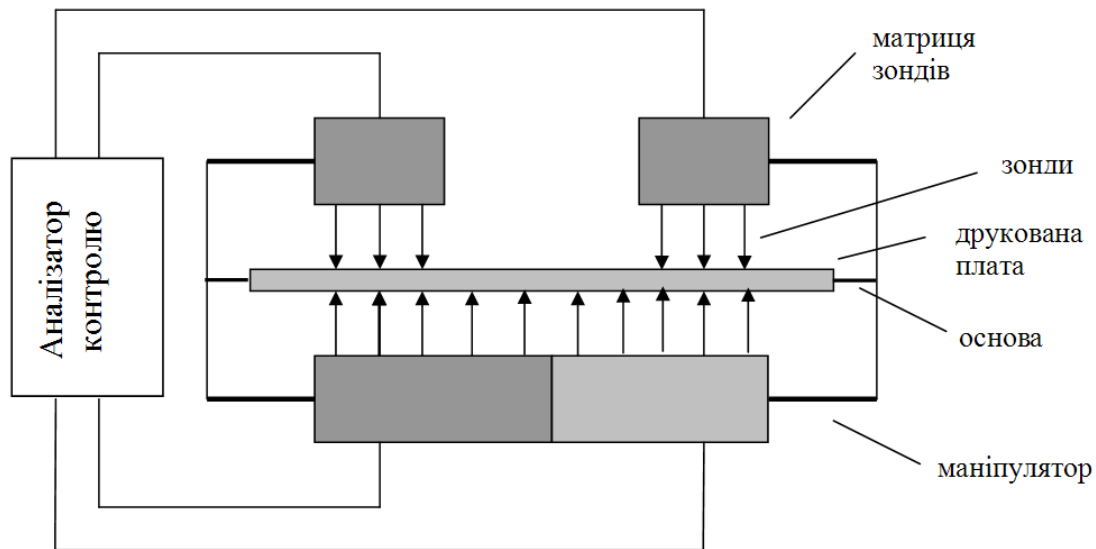
- вдосконалено інформаційну технологію спрямованого пошуку несправностей у схемах цифрових пристроїв, особливість якої полягає в створенні тестопридатних штучних фрагментів, що дозволило зменшити загальний час діагностування цифрових пристроїв;
- удосконалено математичну модель формування тимчасових штучних структур із залученням апарату гіперграфів, яка відрізняється від відомих зменшенням кількості варіантів розбиття схем, що дозволило підвищити швидкість діагностування схем цифрових пристроїв.

Практичне значення одержаних результатів

полягає у наступному:

- Розроблено алгоритм формування паралельних структур схем цифрових пристроїв для систем діагностування.
- Розроблено інформаційну технологію формування паралельних структур схем цифрових пристроїв для систем діагностування.

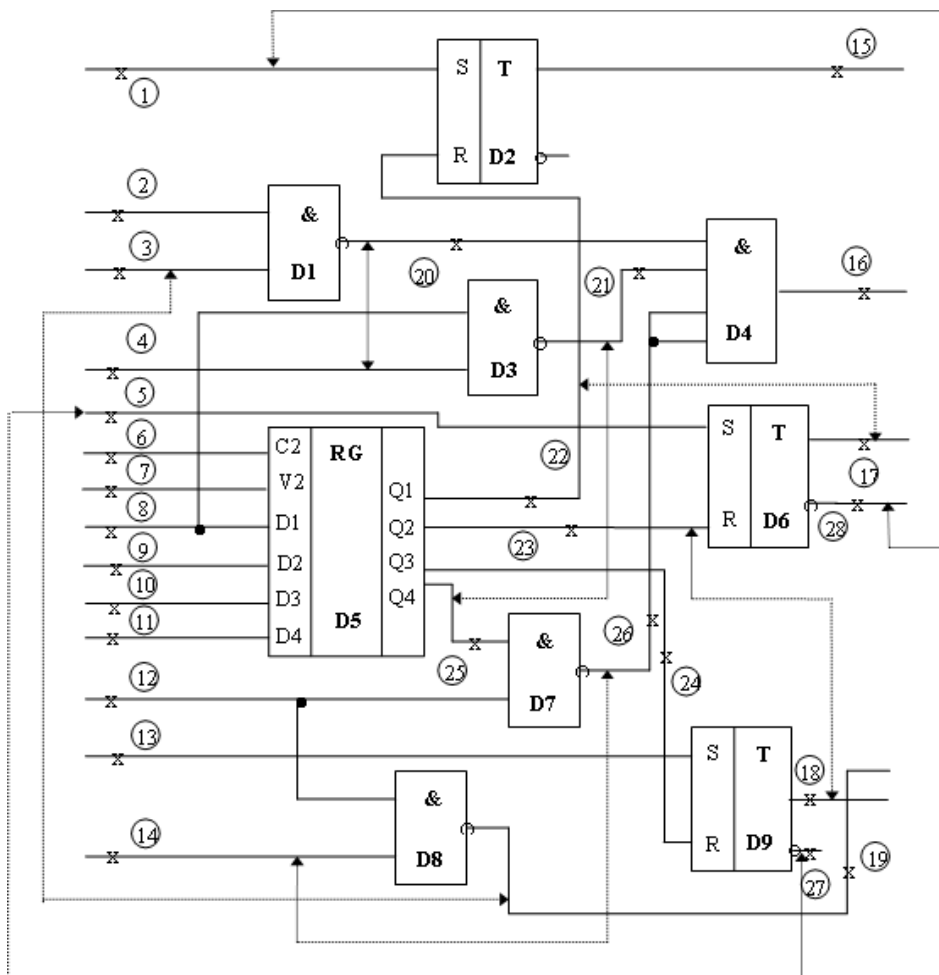
Відомо, що можливість конструктивного доступу до внутрішніх вузлів друкованих плат цифрових пристроїв дає переваги відповідним засобам діагностування проводити достатньо швидкі процедури спрямованого пошуку несправності.



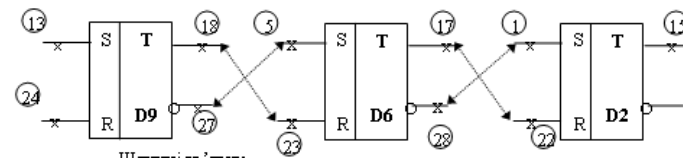
Ефект такого способу особливо відчувається в умовах виробництва і базується на тимчасовому внесенні до складу схеми штучних ланцюгів між внутрішніми вузлами, формуючи при цьому підсхеми, які придатні для процесів діагностування.


Ефективність такого підходу очевидна, коли комутуються підструктури схем, для яких вже розроблено програми їх тестування, що складають відповідні комп'ютерні бібліотеки тестів.

Фрагмент схеми цифрового пристрою



Створена штучна послідовна структура





Аналіз показав, що на час покрокової обробки інформації про хід діагностичних процедур впливає кількість вузлів, які аналізуються, а також число вибраних елементів схем контролю з боку системи діагностування.

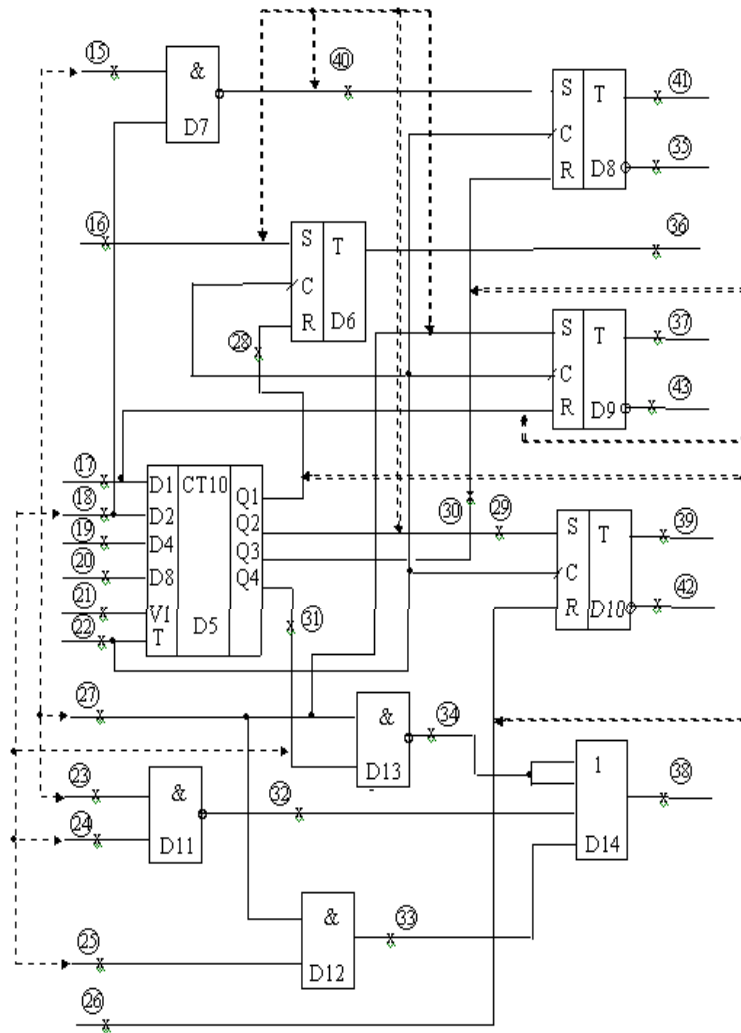
На цьому базуються два відомих способи прискореного діагностування:

- перший передбачає подачу тестових впливів з основного роз'єму і аналіз внутрішніх контрольних точок схеми
- другий – з внутрішніх вузлів.

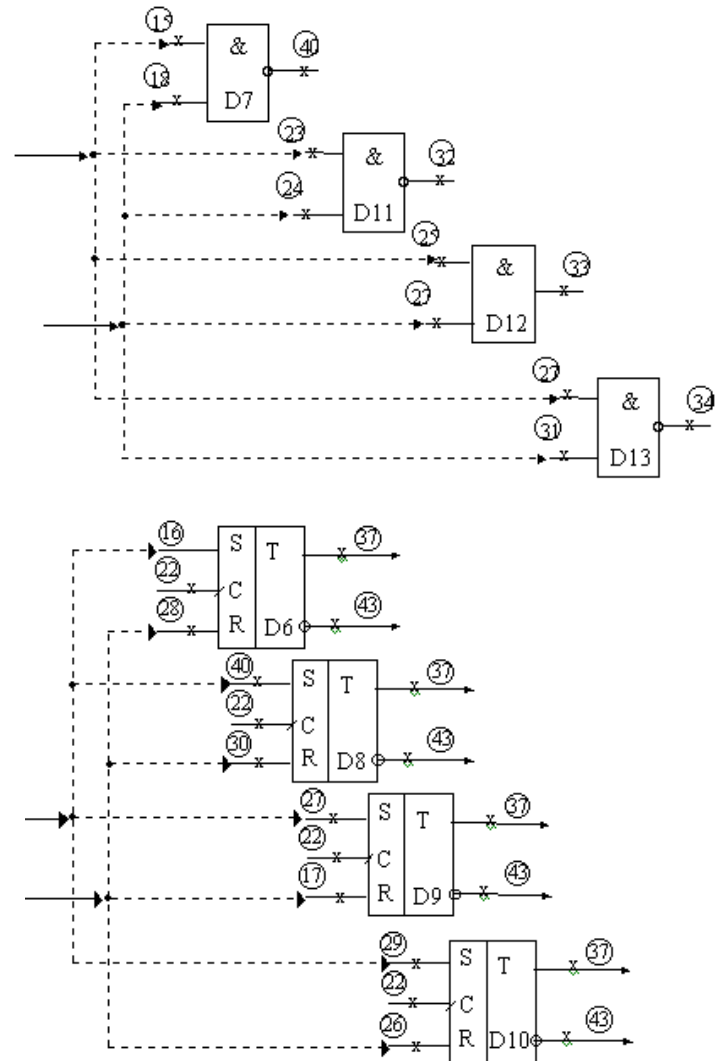
Сам процес діагностування нагадує перевірку справності пристрою на основі аналізу «карти напруг», коли прискорення досягається стисненням тестової інформації і порівнянням її із згенерованими еталонними тестовими векторами у вигляді сигнатур.

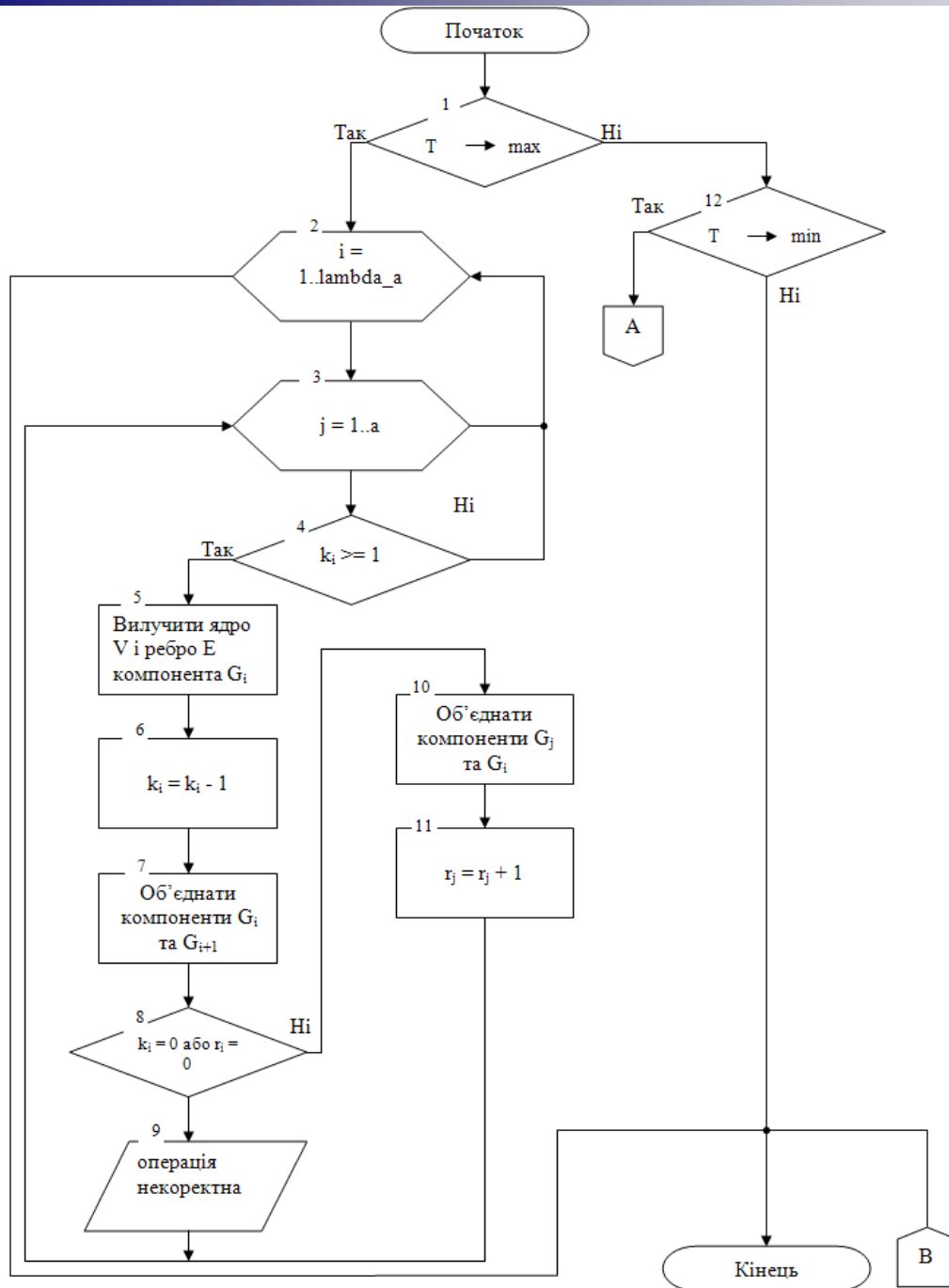
Подальшим розвитком даного способу є створення штучних паралельних структур схем цифрових пристроїв, що дає змогу ще більше підвищити швидкодію систем діагностування.

Фрагмент схеми цифрового пристрою

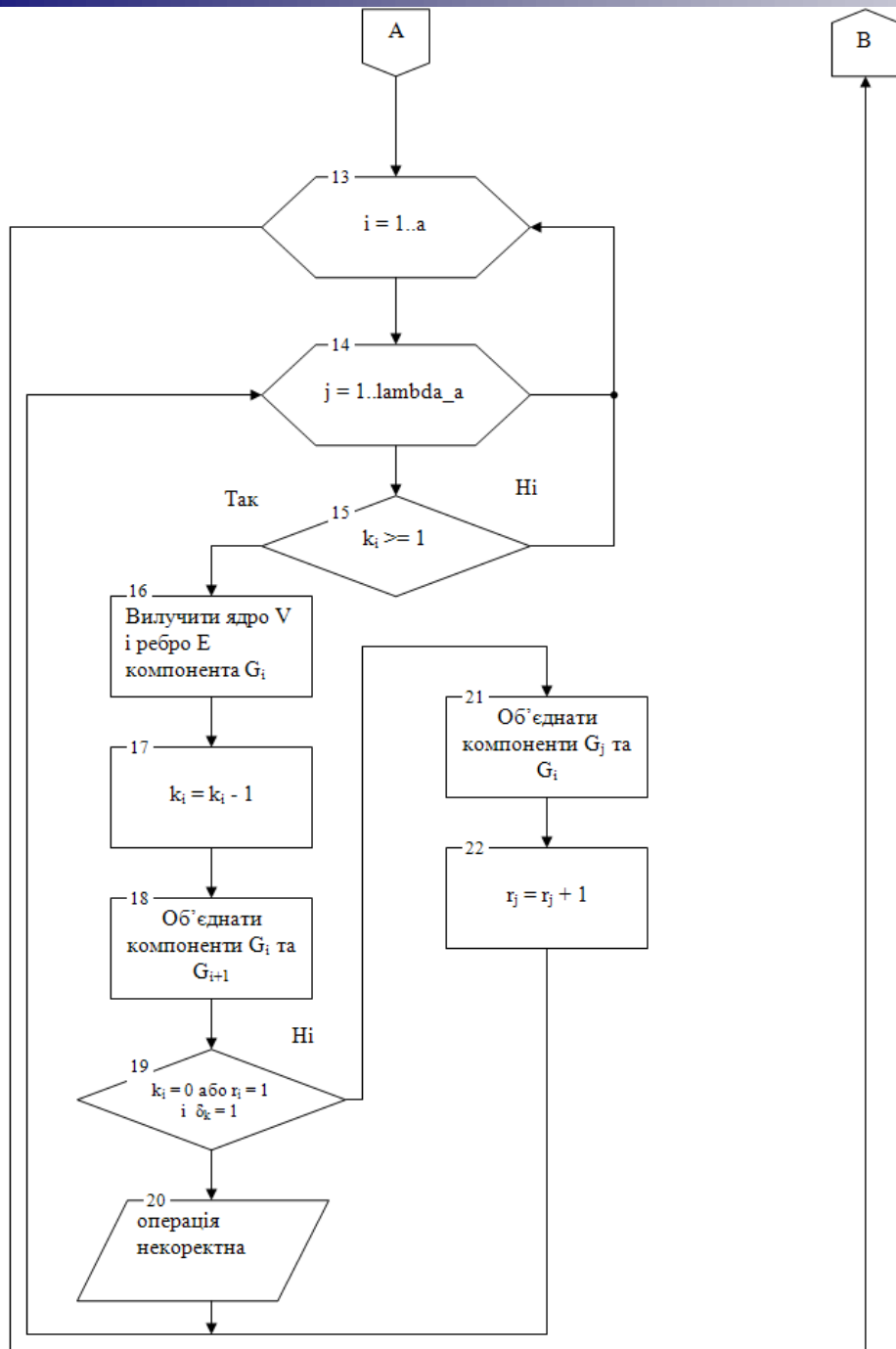


Штучні паралельні структури





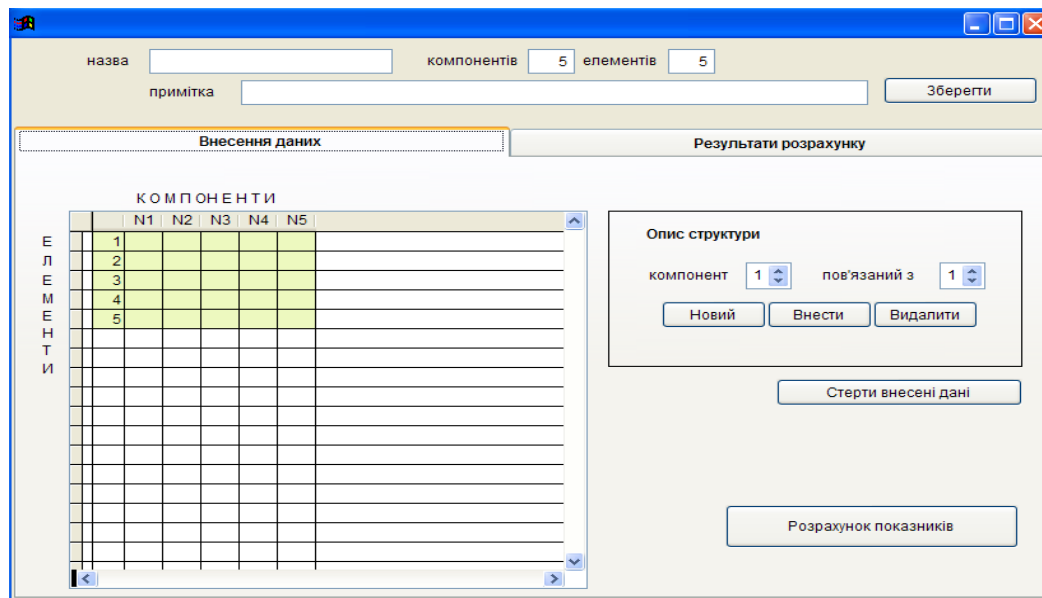
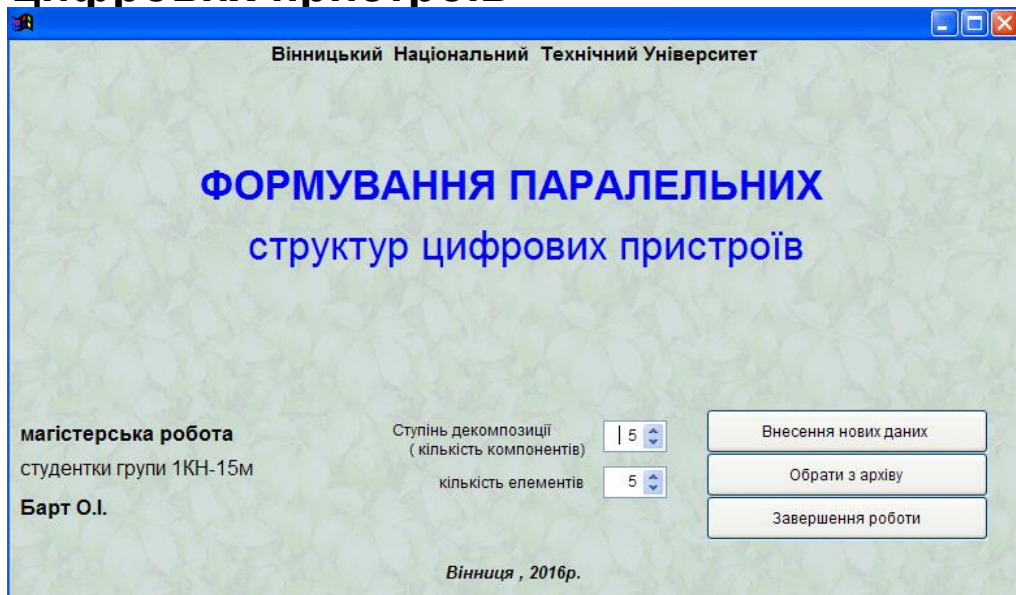
Алгоритм формування паралельних структур цифрових пристроїв для систем діагностування



Методика оцінки швидкодії діагностування

1. Виділити в схемі ЦП n однотипних незалежних елементів, для яких встановлюються незалежні початкові умови діагностування.
2. Скомутувати паралельну структуру із n елементів.
3. Інтегрувати тест перевірки такої тимчасової структури з врахуванням номерів скомутованих вузлів.
4. Зафіксувати час проведення одного діагностичного експерименту.
5. Зафіксувати скорочення часу діагностування сформованої тимчасової паралельної структури, як $\Delta t = \tau \cdot (n - 1)$, де τ – час діагностування одного елемента в створеній структурі
6. Оцінити скорочення загального часу діагностування всього пристрою, як $\frac{\Delta t}{T} \cdot 100\%$, де T – загальний час діагностування всієї схеми пристрою.

Вікна програмного забезпечення формування паралельних структур цифрових пристроїв



назва компонентів елементів

примітка

Внесення даних **Результати розрахунку**

Результат аналізу введених даних :

формальний показник складності **N**

загальна кількість елементів **lambda**

кількість перетинів **delta**

кількість простих компонентів **a2**

кількість термінальних компонентів **t**

кількість складних компонентів **a**

кількість повноскладних компонентів **lambda_a**

кількість безядерних компонентів **L2**

максимальна кількість термінальних гілок **t_max**

мінімальна кількість термінальних гілок **t_min**

назва компонентів елементів

примітка

Внесення даних **Результати розрахунку** **Моделювання**

максимальна кількість термінальних гілок
t_max за розрахунком

мінімальна кількість термінальних гілок
t_min за розрахунком

КОМПОНЕНТИ

	N1	N2	N3	N4	N5	N6	N7	N8	N9	N10	N11
Е	7			1	1						
Л	8		1								
Е	9		1		1						
М	10		1				1				
Е	11						1	1			
Н	12	1						1			
Т	13									1	
И	14	1								1	
	15										1
	16	1									1

Вісь часу з фіксацією платежів, що мають місце під час розробки та впровадження результатів НДДКР



Апробація результатів дослідження

Результати магістерської роботи були апробовані на:


- XLIV науково-технічній конференції професорсько-викладацького складу, співробітників та студентів університету ВНТУ (м. Вінниця, 2015);
- 10-й міжнародній науково-практичній конференції «Інтернет-Освіта-Наука-2016» (м. Вінниця, 2016)

За результатами магістерської кваліфікаційної роботи опубліковано 2 тези доповіді конференцій.

Висновки

В магістерській кваліфікаційній роботі розроблено інформаційну технологію формування паралельних структур цифрових пристроїв для систем діагностування. Програма дозволяє прискорити процес спрямованого пошуку несправностей за рахунок формування штучних паралельних структур у схемах цифрових пристроїв. В роботі було:

- проведено аналіз проблеми розв'язання задачі покомпонентного діагностування цифрових пристроїв;
 - розглянуто існуючі методи покомпонентного діагностування цифрових пристроїв та обрано й обґрунтовано вибір методу, який задовольняє мету даної магістерської кваліфікаційної роботи;
 - вдосконалено математичну модель інформаційної технології формування паралельних структур для систем діагностування;
 - розроблено структуру та алгоритм роботи програмного засобу;
 - виконано програмну реалізацію запропонованої інформаційної технології діагностування;
- проведено тестування програмного продукту та виконати аналіз отриманих результатів. Під час тестування було розраховано, що показник підвищення швидкодії коливається у межах 17-30%.



Дякую за увагу