



УКРАЇНА

(19) **UA** (11) **101179** (13) **U**
(51) МПК
Н03К 19/20 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

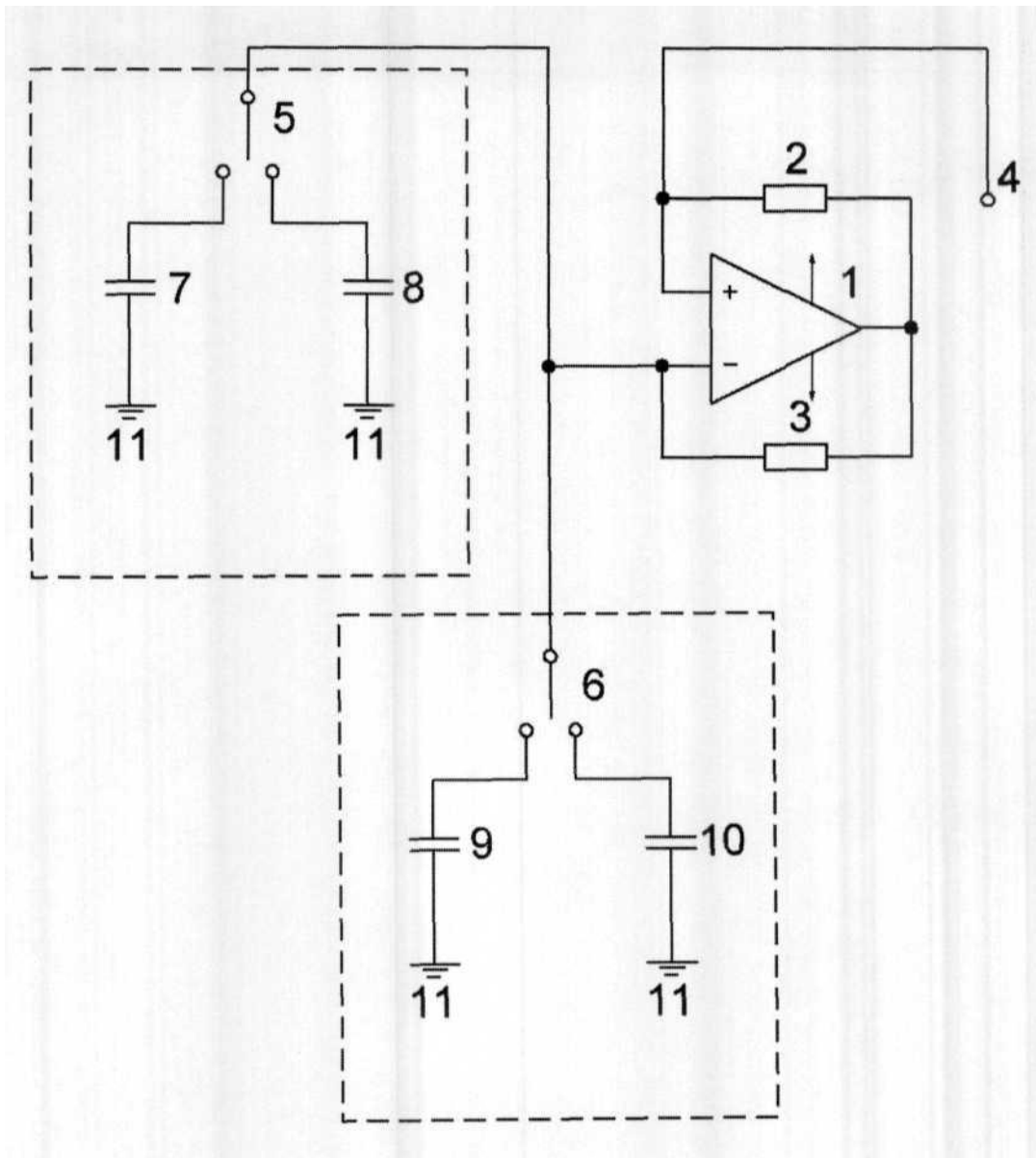
<p>(21) Номер заявки: u 2015 02933</p> <p>(22) Дата подання заявки: 30.03.2015</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.08.2015</p> <p>(46) Публікація відомостей про видачу патенту: 25.08.2015, Бюл.№ 16</p>	<p>(72) Винахідник(и): Філінюк Микола Антонович (UA), Лазарєв Олександр Олександрович (UA), Ковалюк Олександр Миколайович (UA), Явтухівський Василь Андрійович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
--	---

(54) ІМІТАНСНИЙ ЛОГІЧНИЙ ЕЛЕМЕНТ АБО-НІ

(57) Реферат:

Імітансний логічний елемент АБО-НІ містить два резистори, загальну шину, вихідну клему, першу додатну ємність, першу від'ємну ємність та операційний підсилювач, неінвертуючий вхід якого з'єднаний з вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і першою вхідною клемою, яка з'єднана через першу додатну або першу від'ємну ємності, що з'єднані з загальною шиною. Введено другу додатну та другу від'ємну ємності, другу вихідну клему, що з'єднана з інвертуючим входом операційного підсилювача, а також з першою вхідною клемою, друга вхідна клемма встановлена з можливістю включення другої додатної ємності, що з'єднана зі спільною шиною, або другої від'ємної ємності, що з'єднана зі спільною шиною.

UA 101179 U



Корисна модель належить до області автоматики та обчислювальної техніки і може бути використана як удосконалений логічний елемент АБО-НІ.

Відомий імітансний логічний елемент, що містить шину живлення, яка з'єднана з першим виводом першого резистора, другий вивід першого резистора з'єднаний з першим виводом першої розділової ємності, другий вивід першої розділової ємності з'єднаний з виходом, перші виводи другої і третьої розділових ємностей з'єднані відповідно з першим і другим входами, перший біполярний транзистор, емітер якого з'єднаний з другим виводом першого резистора і першим виводом першої розділової ємності, спільна шина з'єднана з першими виводами другого і третього резисторів та колектором другого біполярного транзистора, другі виводи другої розділової ємності і другого резистора з'єднані з базою першого біполярного транзистора, другі виводи третьої розділової ємності і третього резистора з'єднані з базою другого біполярного транзистора, колектор першого біполярного транзистора з'єднаний з емітером другого біполярного транзистора (патент України № 83357, МПК Н03Н 3/00, публ. 10.09.2013 р.).

Недоліком даного логічного елемента є незмінність вихідного імітансу під дією вхідного імітансного логічного сигналу.

Найбільш близьким до запропонованого логічного елемента є пристрій, що містить операційний підсилювач, неінвертуючий вхід якого з'єднаний з першою вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і ключем, в подальшому перша вхідна клемка, який з'єднаний через першу або другу ємності, в подальшому додатна ємність та від'ємна ємність з загальною шиною, яка також з'єднана з другою вихідною клемою (патент України № 81782, МПК Н03Н 3/00, публ. 10.07.2013 р.).

Недоліком даного логічного елемента є невиконання логічної функції АБО-НІ.

В основу корисної моделі поставлено задачу створення удосконаленого імітансного логічного елемента АБО-НІ, в якому за рахунок введення нових елементів досягається можливість реалізації функції АБО-НІ забезпечується змінна вихідного імітансу під дією вхідного імітансного логічного сигналу, що призводить до виконання логічної функції АБО-НІ.

Поставлена задача вирішується тим, що в імітансний логічний елемент АБО-НІ, який містить два резистори, загальну шину, вихідну клемку, першу додатну ємність, першу від'ємну ємність та операційний підсилювач, неінвертуючий вхід якого з'єднаний з вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і першою вхідною клемою, яка з'єднана через першу додатну або першу від'ємну ємності, що з'єднані з загальною шиною, введено другу додатну та другу від'ємну ємності, другу вхідну клемку, що з'єднана з інвертуючим входом операційного підсилювача, а також з першою вхідною клемою, друга вхідна клемка встановлена з можливістю включення другої додатної ємності, що з'єднана зі спільною шиною, або другої від'ємної ємності, що з'єднана зі спільною шиною.

На кресленні наведено схему імітансного логічного елемента АБО-НІ.

Пристрій містить операційний підсилювач 1, що неінвертуючим входом з'єднаний з першим виводом першого резистора 2, а також з'єднаний з вихідною клемою 4, інвертуючий вхід операційного підсилювача 1 з'єднаний з першим виводом другого резистора 3 та з другою вхідною клемою 5, а також з першою вхідною клемою 6, що встановлена з можливістю включення першої додатної ємності 9, що з'єднана зі спільною шиною 11, або першої від'ємної ємності 10, що з'єднана зі спільною шиною 11, друга вхідна клемка 5, також встановлена з можливістю включення другої додатної ємності 7, що з'єднана зі спільною шиною 11 або другої від'ємної ємності 8, що з'єднана зі спільною шиною 11, другий вивід другого резистора 3 з'єднаний з виходом операційного підсилювача 1 та з другим виводом першого резистора 2.

Пристрій працює наступним чином.

На операційному підсилювачі 1 реалізовано конвертор від'ємного опору. При підключенні на другу вхідну клемку 5 другої додатної ємності 7, що відповідає логічній одиниці і на першу вхідну клемку 6 першої додатної ємності 9, що також відповідає логічній одиниці, значення сумарної ємності подається на інвертуючий вхід операційного підсилювача 1, який перетворює додатну ємність у від'ємну, що відповідає логічному нулю, на вихідній клемі 4. При підключенні на другу вхідну клемку 5 другої додатної ємності 7, що відповідає логічній одиниці і на першу вхідну клемку 6 першої від'ємної ємності 10, що відповідає логічному нулю, значення сумарної ємності подається на інвертуючий вхід операційного підсилювача 1, який перетворює додатну ємність у від'ємну, що відповідає логічному нулю, на вихідній клемі 4. При підключенні на другу вхідну

клему 5 другої від'ємної ємності 8, що відповідає логічному нулю і на першу вхідну клему 6 першої додатної ємності 9, що відповідає логічній одиниці, значення сумарної ємності подається на інвертуючий вхід операційного підсилювача 1, який перетворює додатну ємність у від'ємну, що відповідає логічному нулю, на вихідній клемі 4. При підключенні на другу вхідну клему 5 другої від'ємної ємності 8, що відповідає логічному нулю, і на першу вхідну клему 6 першої від'ємної ємності 10, що також відповідає логічному нулю, значення сумарної ємності подається на інвертуючий вхід операційного підсилювача 1, який перетворює від'ємну ємність у додатну, що відповідає логічній одиниці на вихідній клемі 4.

Перший резистор 2 і другий резистор 3, задають коефіцієнт перетворення операційного підсилювача.

Таблиця

Істинності для логічної функції АБО-НІ наведена в таблиці

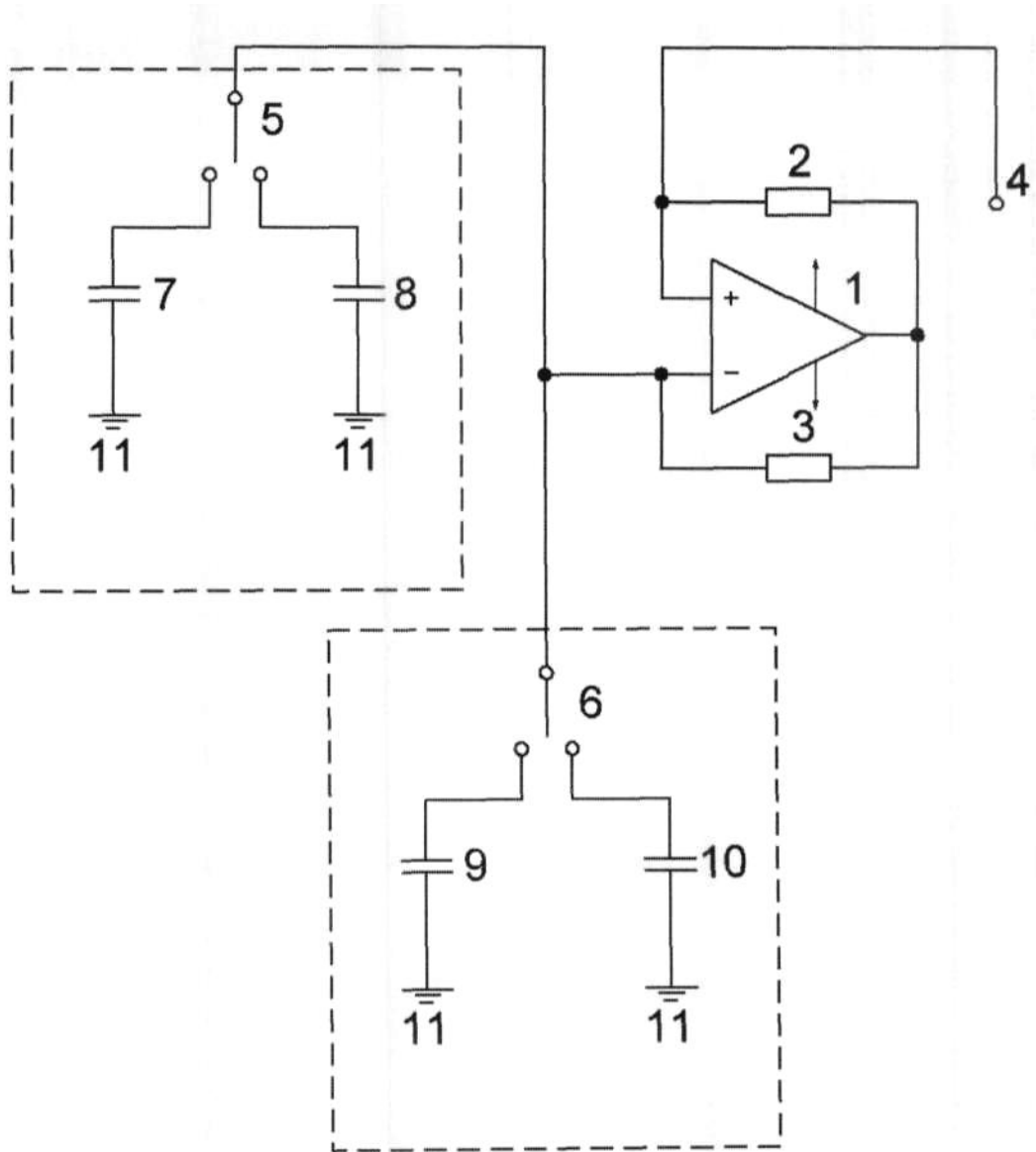
Вхід 1	Логічний рівень	Вхід 2	Логічний рівень	Вихід	Логічний рівень
C ⁺	1	C ⁺	1	C ⁻	0
C ⁺	1	C ⁻	0	C ⁻	0
C ⁻	0	C ⁺	1	C ⁻	0
C ⁻	1	C ⁻	1	C ⁻	1

Робота схеми у режимі функції АБО-НІ забезпечується при виконанні умови $C^+ > |C^-|$.

Таким чином досягається змінна вихідного імітансу під дією вхідного імітансного логічного сигналу.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Імітансний логічний елемент АБО-НІ, який містить два резистори, загальну шину, вихідну клему, першу додатну ємність, першу від'ємну ємність та операційний підсилювач, неінвертуючий вхід якого з'єднаний з вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і першою вхідною клемою, яка з'єднана через першу додатну або першу від'ємну ємності, що з'єднані з загальною шиною, який **відрізняється** тим, що введено другу додатну та другу від'ємну ємності, другу вхідну клему, що з'єднана з інвертуючим входом операційного підсилювача, а також з першою вхідною клемою, друга вхідна клема встановлена з можливістю включення другої додатної ємності, що з'єднана зі спільною шиною, або другої від'ємної ємності, що з'єднана зі спільною шиною.



Комп'ютерна верстка І. Скворцова

Державна служба інтелектуальної власності України, вул. Василя Липківського, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601