



УКРАЇНА

(19) UA (11) 9071 (13) U

(51) 7 H03M13/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІОПИС
ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬвидається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ ПЕРЕДАВАННЯ ДИСКРЕТНОЇ ІНФОРМАЦІЇ В УМОВАХ ШИРОКОСМУГОВОЇ МОДУЛЯЦІЇ

1

2

(21) 20041209950

(22) 06.12.2004

(24) 15.09.2005

(46) 15.09.2005, Бюл. № 9, 2005 р.

(72) Кулик Анатолій Ярославович

(73) Вінницький національний технічний університет

(57) Пристрій для передавання дискретної інформації в умовах широкосмугової модуляції, який містить персональний комп'ютер у складі центрального процесора, оперативного та постійного запам'ятовувальних пристроїв та носія інформації, послідовний інтерфейс, програмований контролер переривань, вхід INT0 якого підключений до виходу формування сигналу переривання послідовного інтерфейсу, програмований таймер, генератор опорної частоти, вихід якого з'єднаний з тактовими входами CLK першого СТ1 та нульового СТ0 лічильників програмованого таймера, та канал зв'язку, який відрізняється тим, що додатково містить генератор функцій Хаара, схему І, два джерела опорної напруги, два компаратори, дві логічні схеми АБО, два тригери та паралельний інтерфейс, причому до каналу передавання інформації підключений вихід пере-

давання синхросигналу послідовного інтерфейсу, вихід схеми І, перші входи обох компараторів, якими передаються інформативні сигнали, та входи S встановлення до одиниці обох тригерів, на які поступає з каналу синхросигнал; інформаційний вихід послідовного інтерфейсу підключений до першого входу схеми І, другий вхід якої з'єднаний з виходом генератора функцій Хаара, другі входи компараторів відповідно підключені до виходів джерел опорного живлення, а виходи - відповідно до перших входів схем АБО, виходи яких відповідно з'єднані зі входами скидання на нуль R тригерів, а другі входи - з виходом паралельного інтерфейсу; вхід INT1 якого підключений до входу дозволу роботи GATE лічильника СТ0 програмованого таймера та до виходу другого тригера, а вхід INT2 - до виходу першого тригера та до входу дозволу роботи GATE лічильника СТ1 програмованого таймера, за допомогою системного каналу центральний процесор зв'язаний з оперативним та постійним запам'ятовувальними пристроями і носієм інформації, що входять до складу персонального комп'ютера, а також паралельним та послідовним інтерфейсами, програмованим контролером переривань і програмованим таймером.

Корисна модель відноситься до техніки передавання інформації і може використовуватися в інформаційно-вимірювальних системах, комп'ютерних мережах та системах обміну інформацією.

Відомий пристрій для приймання дискретних сигналів з кореляційним кодуванням по рівню [Авторське свідоцтво СРСР № 1164892, МКІ Н03М 13/00, бюлетень "Изобретения стран мира", 1985, № 18], який вміщує в себе блок кодування і формувач сигналів на передавальному боці, а також формувач вхідного сигналу, блок вирішення, регістр зсуву, блок передбачення знаку, блок порівняння, елемент співпадіння та інвертор.

Недоліком даного пристрою є те, що він займає дуже широку смугу частот для організації обміну інформацією.

Відомий також пристрій для реєстрації способу кодування і передавання інформації [Авторське свідоцтво СРСР № 1432788, МКІ Н03М 13/12, бюлетень "Открытия. Изобретения", 1988, № 39], який вміщує в собі комутатори, блок згорткового кодування, блок модуляції та канал зв'язку.

Як і в попередньому випадку, недоліком даного пристрою є те, що він займає дуже широку смугу частот для організації обміну інформацією.

Найбільш близьким за технічною суттю є пристрій для реалізації способу передавання дискретної інформації при фазоімпульсній модуляції [Патент України на винахід № 48410 А, МПК6 Н03М 13/00, бюлетень "Промислова власність", 2002, №8], який вміщує канал передавання інформації, до якого підключений вихід першого смугового фільтру, вхід якого з'єднаний з виходом

U
(13)1700
(11)UA
(19)

модулятора; другий смуговий фільтр, вхід якого зв'язаний з каналом зв'язку, а вихід підключений до входу демодулятора, вихід якого з'єднаний зі входами першого та другого формувачів, генератор опорної частоти, послідовний інтерфейс, інформаційний вихід якого підключений до входу модулятора, а вихід формування сигналу переривання з'єднаний з другим входом INT2 програмованого контролера переривань, перший вхід INT1 якого підключений до виходу першого формувача і до виходу дозволу роботи GATE нульового лічильника CT1 програмованого таймера, а нульовий вхід INT0 зв'язаний з виходом другого формувача і зі входом дозволу роботи GATE нульового лічильника програмованого таймера, тактові входи CLK нульового CT0 та першого CT1 лічильників якого підключені до виходу генератора опорної частоти, персональний комп'ютер 2, за допомогою системного каналу якого зв'язані між собою центральний процесор, оперативний та постійний запам'ятовувальні пристрої та носії інформації, що входять до складу персонального комп'ютера, а також послідовний інтерфейс, програмований контролер переривань та програмований таймер.

Недоліком цього пристрою є те, що для організації передавання інформації у випадку створення багатоканальної системи він займає широку смугу частот, за рахунок чого обмежується кількість каналів обміну інформацією, що утворюються на одній лінії.

В основу корисної моделі поставлена задача удосконалення пристрою передавання дискретної інформації в умовах широкопasmової модуляції, в якому за рахунок введення нових блоків та зв'язків здійснюється передавання інформації з використанням ортогональних функцій, однією з яких замінюється одиниця, що передається до каналу зв'язку. Ця функція є ідентифікатором приймача багатоканальної системи. На приймальному боці здійснюється ідентифікація кодової комбінації, і у випадку її співпадіння із зафіксованою для приймача, вона перетворюється на одиницю. Контроль тривалості надходження сигналів до приймальної частини дозволяє підвищити вірогідність приймання інформації за рахунок розрізнення інформативного сигналу, який діє певний відрізок часу та короткочасної або тривалої завади.

Поставлена задача вирішується тим, що до пристрою, який вміщує персональний комп'ютер у складі центрального процесора, оперативного запам'ятовувального пристрою, постійного запам'ятовувального пристрою (ПЗП) та носія інформації, послідовний інтерфейс (ПІ), канал передавання інформації, програмований таймер (ПТ), генератор опорної частоти та програмований контролер переривань (ПКП), згідно корисної моделі додатково введені генератор функцій Хаара, схема "I", два джерела опорної напруги, два компаратори, дві логічні схеми "АБО", два тригери та паралельний інтерфейс, причому до каналу передавання інформації підключений вихід передавання синхросигналу послідовного інтерфейсу, вихід схеми "I", перші входи обох компараторів, якими передаються інформативні сигнали, та входи S встановлення до одиниці обох тригерів, на які поступає з каналу синхросигнал; інформаційний

вихід послідовного інтерфейсу підключений до першого входу схеми "I", другий вхід якої з'єднаний з виходом генератора функцій Хаара, другі входи компараторів відповідно підключені до виходів джерел опорного живлення, а виходи - відповідно до перших входів схем "АБО", виходи яких відповідно з'єднані зі входами скидання на нулю R тригерів, а другі входи - з виходом паралельного інтерфейсу; вхід INT0 програмованого контролера переривань підключений до виходу формування сигналу переривання послідовного інтерфейсу, вхід INT1 - до виходу дозволу роботи GATE лічильника CT0 програмованого таймера та до виходу другого тригера, а вхід INT2 - до виходу першого тригера та до виходу дозволу роботи GATE лічильника CT1 програмованого таймера, тактові входи CLK першого CT1 та нульового CT0 лічильників якого з'єднані з виходом генератора опорної частоти, за допомогою системного каналу центральний процесор зв'язаний з оперативним та постійним запам'ятовувальними пристроями і носієм інформації, що входять до складу персонального комп'ютера, а також паралельним та послідовним інтерфейсами, програмованим контролером переривань і програмованим таймером.

Введення до складу передавальної частини генератора функцій Хаара та схеми "I", а до приймальної двох джерел опорної напруги, двох компараторів, двох схем "АБО", двох тригерів і паралельного інтерфейсу з відповідними зв'язками дозволяє організувати передавання інформації з використанням ортогональних функцій Хаара в умовах широкопasmової модуляції.

На фіг.1 наведена схема, що реалізує спосіб передавання інформації в умовах широкопasmової модуляції, на фіг. 2 - схема роботи пристрою в режимі передавання інформації, а на фіг. 3 - схема роботи пристрою в режимі приймання інформації.

Пристрій для передавання дискретної інформації в умовах широкопasmової модуляції вміщує канал передавання інформації 1, джерела опорної напруги 2 та 3, виходи яких підключені відповідно до других входів компараторів 4 та 5, перші входи яких з'єднані з каналом зв'язку 1, а виходи - відповідно з першими входами схем "АБО" 6 і 7, виходи яких відповідно підключені до входів скидання на нуль R тригерів 8 та 9, входи встановлення в одиницю S яких з'єднані з каналом зв'язку 1, генератор функцій Хаара 10, вихід якого підключений до першого входу схеми "I" 11, вихід якої з'єднаний з каналом зв'язку 1, генератор опорної частоти 12, послідовний інтерфейс 13, вихід синхросигналу якого підключений до каналу зв'язку 1, вихід інформативного сигналу - до другого входу схеми "I" 11, а вихід формування сигналу переривання - до входу INT0 програмованого контролера переривань 14, вхід INT1 якого з'єднаний зі входом GATE лічильника CT0 програмованого таймера 15 і з виходом другого тригера 9, а вхід INT2 - з виходом першого тригера 8 та зі входом GATE лічильника CT1 програмованого таймера 15, тактові входи CLK лічильників CT0 та CT1 якого підключені до виходу генератора опорної частоти 12, паралельний інтерфейс 16, вихід якого з'єднаний з другими входами схем "АБО" 6 та 7, за допомогою системного каналу 17 персонального

комп'ютера 18 центральний процесор 19 зв'язаний з оперативним 20 та постійним 21 запам'ятовувальними пристроями, носієм інформації 22, що входять до складу персонального комп'ютера 18, а також послідовним 13 та паралельним 16 інтерфейсами, програмованим контролером переривань 14 та програмованим таймером 15.

Для передавання відрахунок часових інформативних позицій розпочинається зі стартового сигналу, який свідчить що після нього на восьми часових позиціях розташовуються інформаційні [Микросхеми K580IK51, KP580IK51. Техническое описание И13.480.017 ТО, лист 17-18]. Такий самий принцип зберігається для всіх послідовних інтерфейсів.

Побудова багатоканальної системи з використанням ортогональних функцій Хаара в умовах ширококугової модуляції дозволяє для вказаних умов скоротити смугу частот у 4,46 рази. Відповідно у 4,46 рази зростає ефективність використання лінії.

Пристрій працює у відповідності зі схемами роботи, наведеними на фіг.2 та фіг.3.

При увімкненні живлення центральний процесор 19 персонального комп'ютера 18 здійснює ініціалізацію послідовного інтерфейсу 13, програмуючи його на необхідний режим роботи і швидкість передавання, а також програмованого контролера переривань 14, визначаючи адреси підпрограм оброблювання переривань. Після цього з носія інформації 22 центральним процесором 19 зчитується байт інформації і пересилається до послідовного інтерфейсу 13, який перетворює його на послідовний код і передає до схеми "I" 11, яка замінює сигнали логічної одиниці однією з функцій Хаара, яка ідентифікує даний конкретний приймач за допомогою генератора 10, наприклад як це подано на фіг. 1. Сформована кодова комбінація передається до каналу передавання інформації 1 разом з синхросигналом послідовного інтерфейсу 13. Завершення перетворення байта інформації на послідовний код інтерфейсом 13 і його пересилання до каналу зв'язку 1 супроводжується формуванням сигналу переривання INT0, який надходить на контролер 14. У відповідності із алгоритмом роботи, центральний процесор 19 переходить до підпрограми оброблювання переривання за сектором 0 і фіксує у програмне реалізованому лічильнику циклів передавання одного байта. Процес повторюється до тих пір, поки всі байти, що знаходяться на носію інформації 22 не будуть передані до каналу зв'язку 1.

На приймальній частині при увімкненні живлення центральний процесор 19 здійснює ініціалізацію програмованого таймера 15, програмованого контролера переривань 14 та паралельного інтерфейсу 16. Лічильники СТ0 та СТ1 програмованого таймера 15 налаштовуються на режим рахування імпульсів (переривання ермінального рахування). Після цього приймальна частина пристрою переходить до режиму чікування синхросигналу з каналу передавання інформації 1. Кожний синхроімпульс, що надходить з каналу 1, переводить тригери 8 та 9 до стану логічної одиниці, дозволяючи тим самим роботу лічильників СТ0 та СТ1 програмованого таймера

15. Якщо з каналу 1 надходить комбінація, що характеризує одиницю, то компаратори 4 та 5 фіксують сигнали позитивної та негативної амплітуди, формуючи на виходах імпульси скидання тригерів 8 та 9 через схеми "АБО" 6 та 7. Рівнем логічного нуля на входах GATE лічильників СТ1 та СТ0 програмованого таймера 15 їх робота забороняється, і в них фіксуються поточні значення:

$$N_{СТ1} = \frac{T_{z1}}{T_0} \quad (3)$$

$$N_{СТ0} = \frac{T_{z0}}{T_0} \quad (4)$$

де T_{z1} - час затримки позитивного імпульсу функції Хаара відносно синхроімпульсу;

T_{z0} - час затримки негативного імпульсу функції Хаара відносно синхроімпульсу;

T_0 - період генератора опорної частоти 12.

Одночасно зі скиданням тригерів 8 та 9 формуються сигнали переривань відповідно по векторах INT2 та INT1 програмованого контролера переривань 14, у відповідності з якими зчитуються значення, зафіксовані у лічильниках СТ0 та СТ1 програмованого таймера 15 і здійснюється їх перезавантаження.

Вказані часові показники однозначно характеризують кожну функцію Хаара і дозволяють її повністю ідентифікувати. Якщо визначена функція відповідає присвоєній даному приймачу, то замість неї до носія інформації записується одиниця. Перша з отриманих одиниць завжди є стартовим імпульсом, після якої надходить вісім інформативних бітів, причому кожна одиниця передається такою самою функцією Хаара.

Якщо визначена функція не відповідає присвоєній даному приймачу, то передавання ігнорується.

Якщо після надходження синхроімпульсу не надходить належна функція Хаара, то після проходження можливого часу для надходження імпульсів відтворення належної функції через паралельний інтерфейс 16 тригери скидаються.

Процес продовжується до тих пір, поки вся інформація не буде прийнята з каналу 1, після чого центральний процесор 19 переходить до оброблювання зареєстрованих значень.

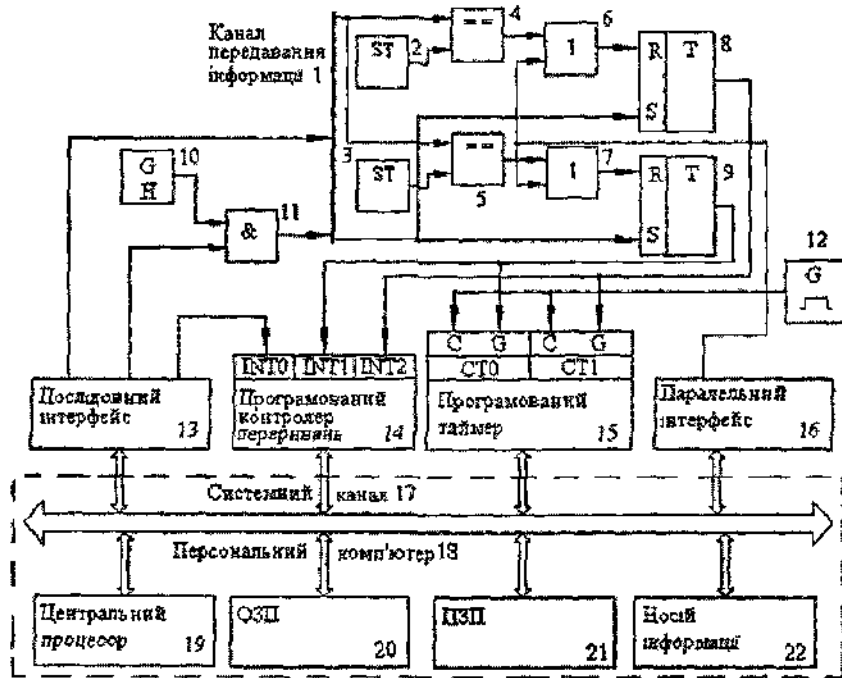
Виходячи з вищевикладеного можна фіксувати на протязі якого часу надходив сигнал з каналу передавання інформації 1. Якщо тривалість часової позиції (час, на протязі якого надходив сигнал з каналу 1) не відповідає встановленій тривалості передавання позитивного та негативного імпульсів, то інформація прийнята помилково і зберігати її непотрібно. Якщо інформація прийнята правильно, то ідентифікована кодова комбінація записується на носій 22.

Оскільки до каналу передавання інформація, перекодована за умовами ширококугової модуляції з використанням ортогональних функцій Хаара, то при цьому досягається значний позитивний ефект, який полягає у звуженні смуги частот, яку займають канали багатоканальної системи, що в свою чергу підвищує ефективність експлуатації лінії. Крім цього, додатковий контроль супроводження інформаційних сигналів дозволяє

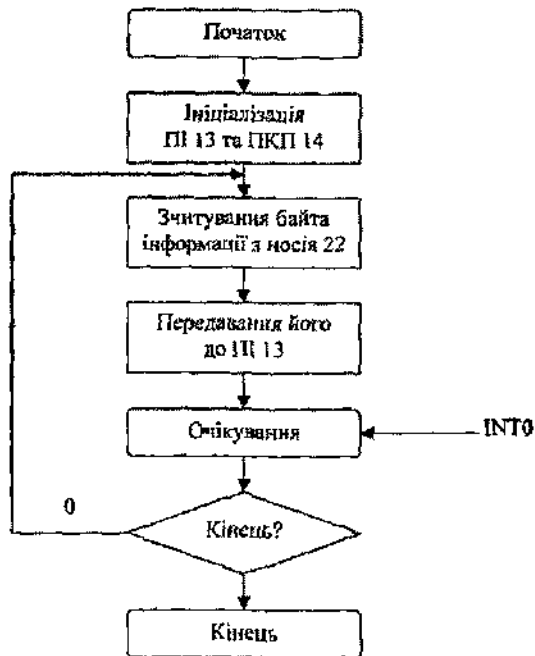
уникнути ситуації, коли завада сприймається як інформаційне повідомлення, що збільшує вірогідність її приймання.

Пропонований спосіб та пристрій для його реалізації доцільно будувати на базі персонального комп'ютера IBM PC. Методика розрахунку та побудови генератора функцій Хаара докладно розглянута в технічній літературі (Залманзон Л.А. Преоб-

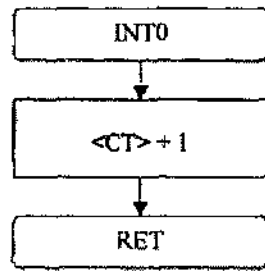
разования Фурье, Уолша, Хаара и их применение в управлении, связи и других областях. - М.: Наука, 1989. - 496 с.). Принципи побудови генераторів опорної частоти також докладно розглянуті в літературі (Хоровиц П., Хилл У. Искусство схемотехники. - М.: Мир, 1986, т. 1, с. 270 - 283). Всі інші модулі або входять до складу персонального комп'ютера або випускаються серійно.



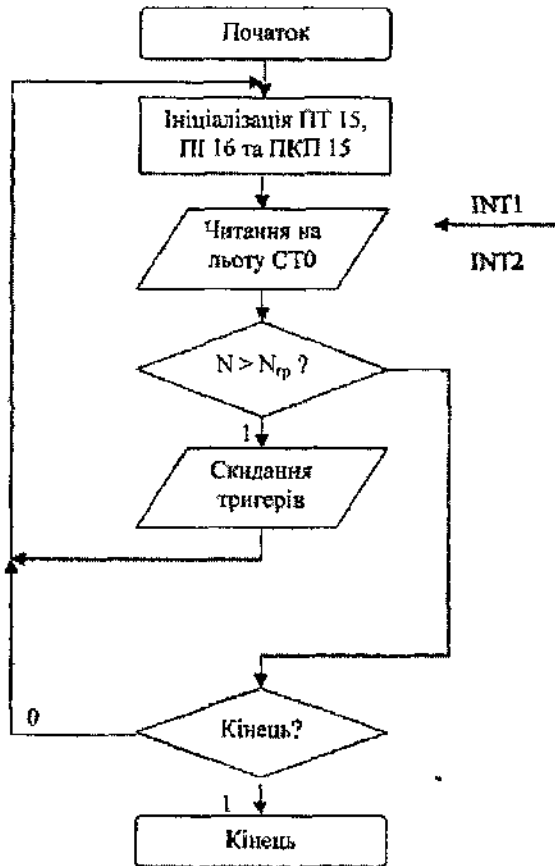
Фиг. 1



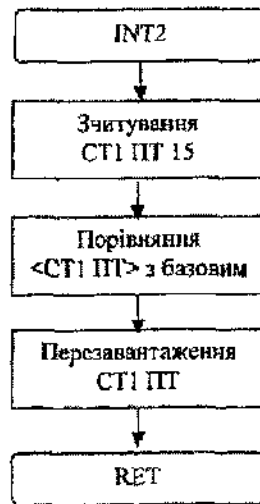
Фиг. 2



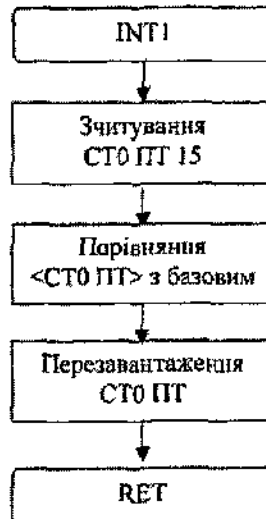
Фіг. 2



Фіг. 3



Фіг. 3



Фіг. 3