



УКРАЇНА

(19) **UA** (11) **131307** (13) **U**
(51) МПК (2018.01)
G05F 1/00
H01L 27/00

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

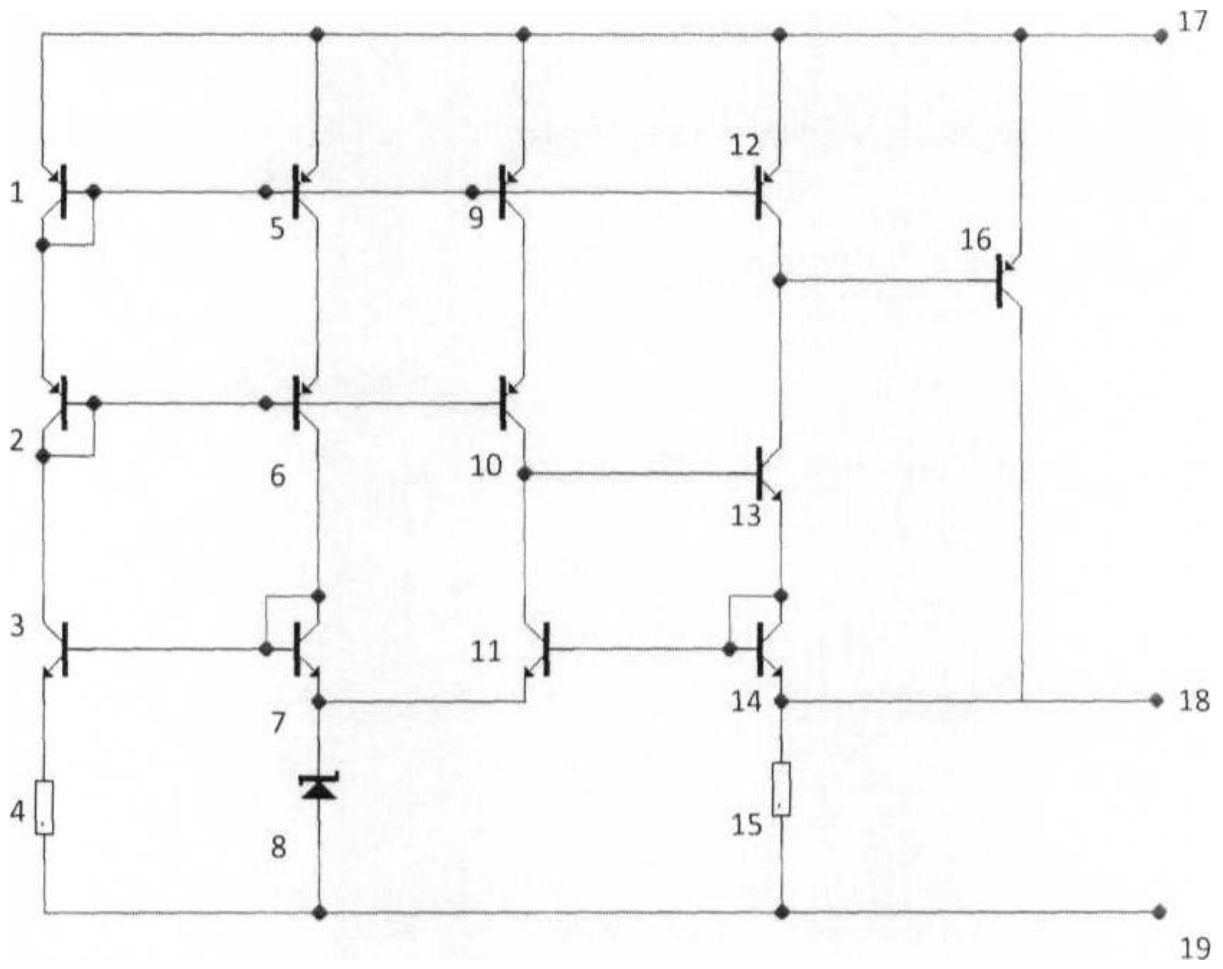
(21) Номер заявки: u 2018 07620	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Медяний Роман Михайлович (UA)
(22) Дата подання заявки: 09.07.2018	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.01.2019	
(46) Публікація відомостей про видачу патенту: 10.01.2019, Бюл.№ 1	

(54) ДЖЕРЕЛО ОПОРНОЇ НАПРУГИ

(57) Реферат:

Джерело опорної напруги містить шину живлення, шину нульового потенціалу п'ять транзисторів, два резистора і стабілітрон, причому стабілітрон сполучений анодом з шиною нульового потенціалу, перший резистор сполучений першим входом з емітером першого транзистора і другим входом з шиною нульового потенціалу, емітер другого транзистора сполучений з катодом стабілітрона, емітери четвертого і третього транзисторів сполучені з шиною живлення, база третього транзистора сполучена з базою четвертого транзистора і колектором четвертого транзистора. Введено вісім транзисторів, причому емітер шостого транзистора сполучений з базами третього, четвертого, сьомого та десятого транзисторів та колектором четвертого транзистора, емітери третього, четвертого, сьомого, десятого, дванадцятого транзисторів сполучено з шиною живлення, колектор третього транзистора сполучений з емітером тринадцятого транзистора, колектор тринадцятого транзистора з'єднано з базою першого і другого транзисторів і колектором другого транзистора, колектор першого транзистора сполучено з базами шостого, восьмого, тринадцятого транзисторів та колектором шостого транзистора, колектор сьомого транзистора сполучено з емітером восьмого транзистора, колектор десятого транзистора сполучено з базою дванадцятого та колектором одинадцятого транзисторів, колектор восьмого транзистора сполучено з базою одинадцятого та колектором дев'ятого транзисторів, колектор дванадцятого транзистора сполучено з емітером п'ятого транзистора, який сполучений з входом в другий резистор, емітер одинадцятого транзистора сполучено з базами дев'ятого та п'ятого транзисторів та з колектором п'ятого транзистора, емітер дев'ятого транзистора сполучено з катодом стабілітрона та емітером другого транзистора.

UA 131307 U



Корисна модель належить до галузі аналогової техніки і може бути використана при створенні джерел стабільної напруги постійного струму.

Відомо джерело живлення з кільцевим стабілізатором опорної напруги (Горошков Б.И. Радиоэлектронные устройства: Справочник // Б.И. Горошков - М.: Радио и связь, 1984. - С. 362), який містить шину живлення, шину нульового потенціалу, два транзистори, два стабілітрони і два резистори, причому перший стабілітрон сполучений катодом з шиною живлення, а анодом з колектором першого транзистора і базою другою транзистора, другий стабілітрон сполучений катодом з базою першого транзистора, колектором другого транзистора, першим виходом третього резистора і анодом з шиною нульового потенціалу, третій резистор сполучений другим виходом з шиною живлення, перший резистор сполучений першим виходом з емітером першого транзистора і другим виходом з шиною нульового потенціалу, другий резистор сполучений першим виходом з шиною живлення, а другим виходом з емітером другого транзистора.

Недоліком цього технічного рішення є низька ефективність використання напруги живлення, оскільки напруга стабілізації не перевищує 0,5 напруги живлення, що викликає збільшення поживної потужності, а також низька точність, обумовлена низьким коефіцієнтом стабілізації, який визначається значенням резистора ланцюга запуску.

За найближчий аналог обрано джерело опорної напруги (патент України № 117377, бюл. №12, 2017), який містить шину живлення, шину нульового потенціалу, п'ять транзисторів, три резистора і стабілітрон, причому стабілітрон сполучений анодом з шиною нульового потенціалу, перший резистор сполучений першим входом з емітером першого транзистора і другим входом з шиною нульового потенціалу, другий резистор сполучений першим виходом з шиною живлення. Емітер другого транзистора сполучений з катодом стабілітрона, емітери четвертого і третього транзисторів сполучені з шиною живлення, база третього транзистора сполучена з базою четвертого транзистора і колекторами четвертого і першого транзисторів, колектор третього транзистора сполучений з базою першого і другого транзисторів і колектором другого транзистора і емітером п'ятого транзистора, другий резистор сполучений другим виходом з першим виходом третього резистора і базою і колектором п'ятого транзистора, третій резистор сполучений другим входом з шиною нульового потенціалу.

Недоліком цього технічного рішення є низька ефективність використання напруги живлення, оскільки напруга стабілізації не перевищує 0,85 напруги живлення, що викликає збільшення поживної потужності, а також низька точність, обумовлена низьким коефіцієнтом стабілізації, який визначається значенням резистора ланцюга запуску.

В основу корисної моделі поставлено задачу створення джерела опорної напруги, в якому за рахунок введення нових елементів і зв'язків між ними підвищується ефективність використання напруги живлення і зменшується розсіювана потужність.

Поставлена задача вирішується тим, що в джерело опорної напруги, що містить шину живлення, шину нульового потенціалу п'ять транзисторів, два резистора і стабілітрон, причому стабілітрон сполучений анодом з шиною нульового потенціалу, перший резистор сполучений першим входом з емітером першого транзистора і другим входом з шиною нульового потенціалу, емітер другого транзистора сполучений з катодом стабілітрона, емітери четвертого і третього транзисторів сполучені з шиною живлення, база третього транзистора сполучена з базою четвертого транзистора і колектором четвертого транзистора, введено вісім транзисторів, причому емітер шостого транзистора сполучений з базами третього, четвертого, сьомого та десятого транзисторів та колектором четвертого транзистора, емітери третього, четвертого, сьомого, десятого, дванадцятого транзисторів сполучено з шиною живлення, колектор третього транзистора сполучений з емітером тринадцятого транзистора, колектор тринадцятого транзистора з'єднано з базою першого і другого транзисторів і колектором другого транзистора, колектор першого транзистора сполучено з базами шостого, восьмого, тринадцятого транзисторів та колектором шостого транзистора, колектор сьомого транзистора сполучено з емітером восьмого транзистора, колектор десятого транзистора сполучено з базою дванадцятого та колектором одинадцятого транзисторів, колектор восьмого транзистора сполучено з базою одинадцятого та колектором дев'ятого транзисторів, колектор дванадцятого транзистора сполучено з емітером п'ятого транзистора, який сполучений з входом в другий резистор, емітер одинадцятого транзистора сполучено з базами дев'ятого та п'ятого транзисторів та з колектором п'ятого транзистора, емітер дев'ятого транзистора сполучено з входом в стабілітрон та емітером другого транзистора.

Корисна модель пояснюється кресленням, на якому зображена схема джерела опорної напруги.

Джерело опорної напруги містить шину живлення 17, шину нульового потенціалу 19, стабілітрон 8, сполучений анодом з шиною нульового потенціалу 19, стабілітрон 8, сполучений

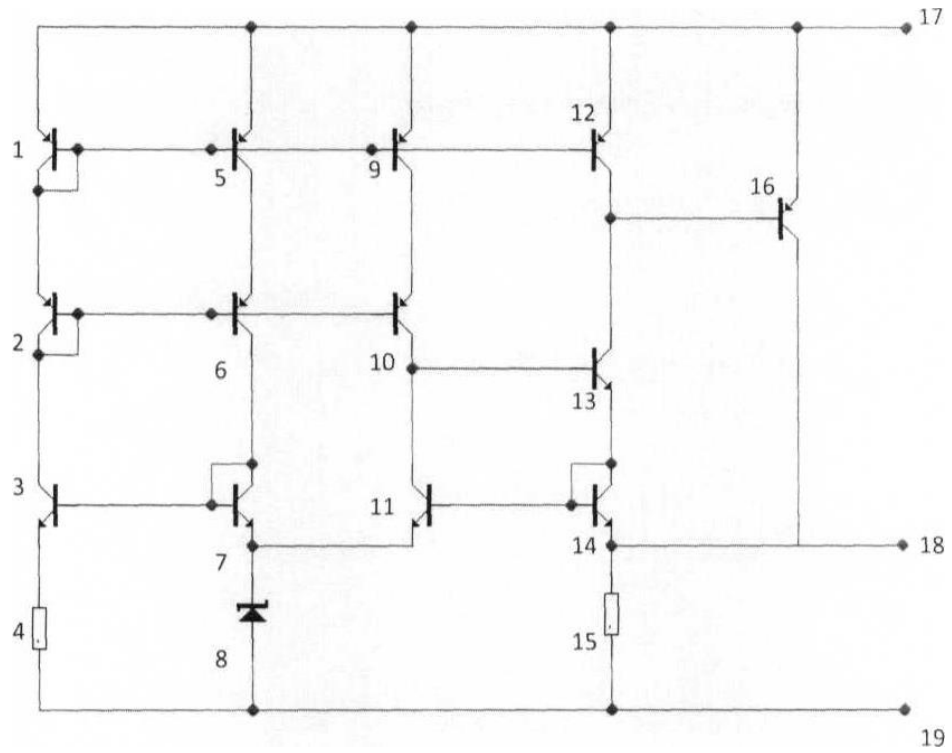
катодом з емітерами другого 7 транзистора та дев'ятого 11 транзистора, перший резистор 4, сполучений першим входом з емітером першого 3 транзистора і другим входом з шиною нульового потенціалу 19, емітери четвертого 1, третього 5, сьомого 9, десятого 12, дванадцятого 16 транзисторів сполучена з шиною живлення 17, база дванадцятого 16 транзистора сполучено з колекторами десятого 12 та одинадцятого 13 транзисторів, колектор сьомого 9 транзистора сполучено з емітером восьмого 10 транзистора, колектор четвертого 1 та емітер шостого 2 транзисторів сполучено з базами четвертого 1, третього 5, сьомого 9, десятого 12 транзисторів, колектор третього 5 з'єднано з емітером тринадцятого 6 транзистора, колектор тринадцятого 6 з'єднано з колектором другого 7 транзистора і сполучено з базами другого 7 та першого 3 транзисторів, бази восьмого 10, тринадцятого 6, шостого 2 транзисторів сполучено з колектором шостого 2 та першого 3 транзисторів, колектор восьмого 10 та дев'ятого 11 транзисторів сполучено з базою одинадцятого 13 транзистора, бази дев'ятого 11 та п'ятого 14 транзисторів сполучено з емітером одинадцятого 13 та колектором п'ятого 14 транзисторів, вхід другого резистора 15 сполучено з шиною нульового потенціалу 19, перший вхід другого резистора 15 сполучений з емітером п'ятого 14 транзистора та колектором дванадцятого 16 транзистора та вихідною шиною 18.

Працює пристрій таким чином. Вхідний сигнал у вигляді струму надходить на вхідну шину 17, яка підключена до відбивачів струму четвертого 1 транзистора та третього 5 транзистора. Далі струм відбивається у відбивач струму сьомого 9 та десятого 12 транзисторів, після відбиття струм потрапляє у відбивач струму шостого 2, восьмого 10, тринадцятого 6 транзисторів, які у свою чергу відбивають на ще один відбивач струму першого 3 та другого 6 транзисторів, які під'єднано до першого резистора 4, який задає струм роботи, та стабілітрона 8, який стабілізує силу струму. Далі струм надходить на відбивач Вілсона, який складається з одинадцятого 13, п'ятого 14 та дев'ятого 11 транзисторів.

Після відбиття струм надходить на резистор, який виконує завдання вирівняти струм та основний елемент схеми дванадцятий 16 транзистор, який підключено до вихідної шини 18.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Джерело опорної напруги, що містить шину живлення, шину нульового потенціалу п'ять транзисторів, два резистора і стабілітрон, причому стабілітрон сполучений анодом з шиною нульового потенціалу, перший резистор сполучений першим входом з емітером першого транзистора і другим входом з шиною нульового потенціалу, емітер другого транзистора сполучений з катодом стабілітрона, емітери четвертого і третього транзисторів сполучені з шиною живлення, база третього транзистора сполучена з базою четвертого транзистора і колектором четвертого транзистора, яке **відрізняється** тим, що введено вісім транзисторів, причому емітер шостого транзистора сполучений з базами третього, четвертого, сьомого та десятого транзисторів та колектором четвертого транзистора, емітери третього, четвертого, сьомого, десятого, дванадцятого транзисторів сполучено з шиною живлення, колектор третього транзистора сполучений з емітером тринадцятого транзистора, колектор тринадцятого транзистора з'єднано з базою першого і другого транзисторів і колектором другого транзистора, колектор першого транзистора сполучено з базами шостого, восьмого, тринадцятого транзисторів та колектором шостого транзистора, колектор сьомого транзистора сполучено з емітером восьмого транзистора, колектор десятого транзистора сполучено з базою дванадцятого та колектором одинадцятого транзисторів, колектор восьмого транзистора сполучено з базою одинадцятого та колектором дев'ятого транзисторів, колектор дванадцятого транзистора сполучено з емітером п'ятого транзистора, який сполучений з входом в другий резистор, емітер одинадцятого транзистора сполучено з базами дев'ятого та п'ятого транзисторів та з колектором п'ятого транзистора, емітер дев'ятого транзистора сполучено з катодом стабілітрона та емітером другого транзистора.



Комп'ютерна верстка О. Рябо

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601