



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **133085** (13) **U**
(51) МПК
H03F 3/26 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

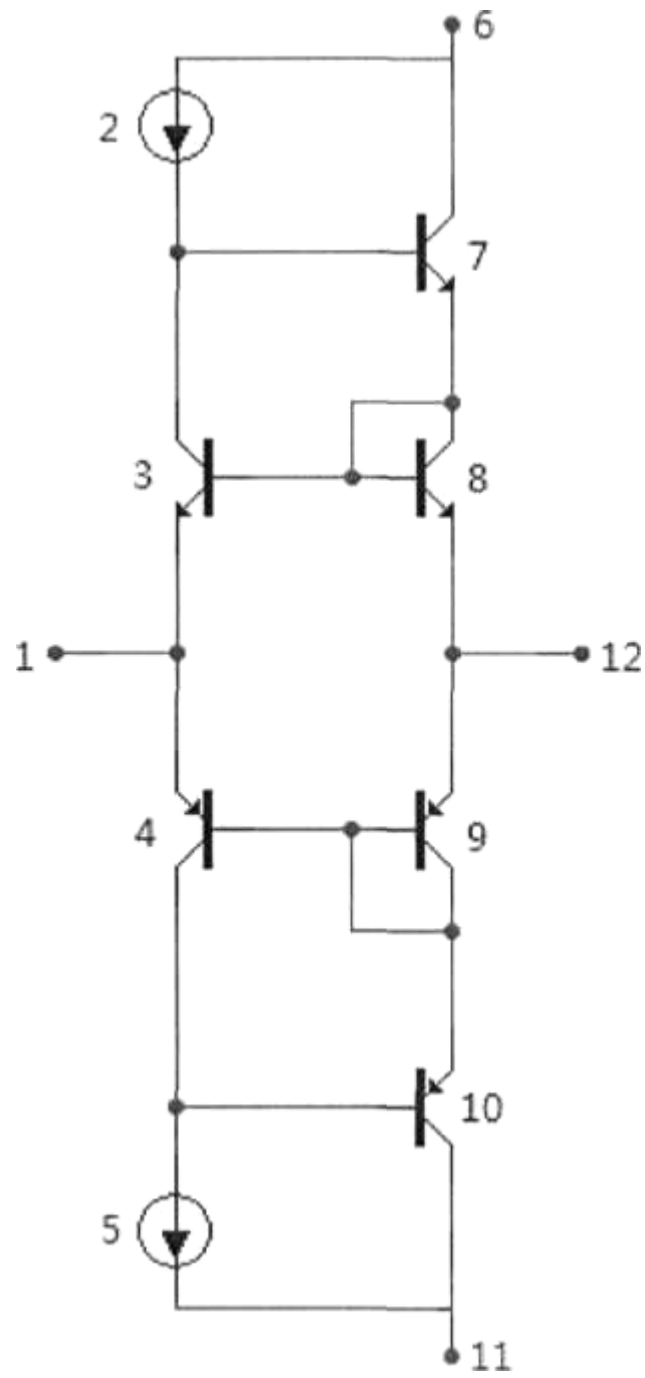
(21) Номер заявки: u 2018 09899	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Генеральницький Євгеній Сергійович (UA)
(22) Дата подання заявки: 04.10.2018	
(24) Дата, з якої є чинними права на корисну модель: 25.03.2019	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(46) Публікація відомостей про видачу патенту: 25.03.2019, Бюл.№ 6	

(54) БУФЕРНИЙ КАСКАД

(57) Реферат:

Буферний каскад містить шини додатного та від'ємного живлення, джерело струму, три транзистори, причому базу першого з'єднано із базою другого транзистора, колектор першого транзистора з'єднано із першим виводом першого джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із шиною додатного живлення, колектор другого транзистора з'єднано із базою першого та другого транзисторів, базу третього транзистора з'єднано із колектором першого транзистора. Додатково введено три транзистори, друге джерело струму, вхідні та вихідні шини. Емітери першого та четвертого транзисторів з'єднано з вхідною шиною, емітери другого та п'ятого транзисторів з'єднано з вихідною шиною, бази четвертого та п'ятого транзисторів з'єднані між собою та колектором п'ятого транзистора, колектор п'ятого транзистора з'єднаний з емітером шостого транзистора, колектор четвертого транзистора з'єднано з першим виводом другого джерела струму, яке в свою чергу з'єднано з шиною від'ємного живлення, другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектор четвертого транзистора з'єднано з базою шостого транзистора, колектор шостого транзистора з'єднано з шиною від'ємного живлення.

UA 133085 U



Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

За найближчий аналог вибрано буферний каскад (Бахтиаров Г.Д., Малинин В.В., Школин В.П. Аналого-цифровые преобразователи /Под ред. Г.Д. Бахтиарова. - М.: Советское радио, 1980. -280 с. ил. Рис. 6.28 5 на сторінці 150), який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, колектори другого та сьомого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, емітери другого та сьомого транзисторів з'єднано з колекторами третього та шостого транзисторів відповідно, колектор першого транзистора з'єднано з шиною додатного живлення через відповідні виводи першого джерела струму, колектор восьмого транзистора з'єднано з шиною від'ємного живлення через відповідні виводи другого джерела струму, бази другого та сьомого транзисторів з'єднано з базами та колекторами першого та восьмого транзисторів відповідно, емітери восьмого та п'ятого транзисторів об'єднано між собою та з'єднано з базою шостого транзистора, емітери першого та четвертого транзисторів об'єднано між собою та з'єднано з базою третього транзистора, колектори четвертого та п'ятого транзисторів з'єднано з колекторами шостого та третього транзисторів відповідно, емітери третього та шостого транзисторів об'єднано та з'єднано з вихідною шиною.

Основним недоліком аналога є низька точність, що викликано значною вихідною напругою зміщення нуля через неідентичність параметрів пар n-p-n та p-n-p транзисторів у верхньому та нижньому каналах.

За найближчий аналог взято відбивач струму Уілсона (Титце У., Шенк К., Полупроводниковая схемотехника. - М.: Мир, 1982. - С. 342), який містить шини додатного та від'ємного живлення, вхідну шину, три транзистори, причому базу першого з'єднано із базою другого транзистора, колектор першого транзистора з'єднано із першим виводом джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із шиною додатного живлення, колектор другого транзистора з'єднано із базою першого та другого транзисторів, базу третього транзистора з'єднано із колектором першого транзистора, емітер першого та другого транзистора з'єднано із шиною від'ємного живлення.

Недоліками аналогу є низька точність роботи пристрою.

В основу корисної моделі поставлена задача створення буферного каскаду, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність, а це в свою чергу розширює галузь використання корисної моделі в різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що буферний каскад містить шини додатного та від'ємного живлення, джерело струму, три транзистори, причому базу першого з'єднано із базою другого транзистора, колектор першого транзистора з'єднано із першим виводом першого джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із шиною додатного живлення, колектор другого транзистора з'єднано із базою першого та другого транзисторів, базу третього транзистора з'єднано із колектором першого транзистора. Додатково введено три транзистори, друге джерело струму, вхідні та вихідні шини, причому емітери першого та четвертого транзисторів з'єднано з вхідною шиною, емітери другого та п'ятого транзисторів з'єднано з вихідною шиною, бази четвертого та п'ятого транзисторів з'єднані між собою та колектором п'ятого транзистора, колектор п'ятого транзистора з'єднаний з емітером шостого транзистора, колектор четвертого транзистора з'єднано з першим виводом другого джерела струму, яке в свою чергу з'єднано з шиною від'ємного живлення, другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектор четвертого транзистора з'єднано з базою шостого транзистора, колектор шостого транзистора з'єднано з шиною від'ємного живлення.

Суть корисної моделі пояснює креслення.

Пристрій містить перший 3, другий 8, третій 7, четвертий 4, п'ятий 9 та шостий 10 транзистори, перше 2 та друге 5 джерела струму, шини додатного 6 та від'ємного 11 живлення, вхідну 1 та вихідну 12 шини, причому базу першого 3 з'єднано із базою другого 8 транзистора, колектор першого 3 транзистора з'єднано із першим виводом першого 2 джерела струму, емітер третього 7 транзистора з'єднано із колектором другого 8 транзистора, колектор третього 7 транзистора з'єднано із шиною додатного 6 живлення, колектор другого 8 транзистора з'єднано із базою першого 3 та другого 8 транзисторів, базу третього 7 транзистора з'єднано із колектором першого 3 транзистора, емітери першого 3 та четвертого 4 транзисторів з'єднано з вхідною шиною 1, емітери другого 8 та п'ятого 9 транзисторів з'єднано з вихідною шиною 12,

бази четвертого 4 та п'ятого 9 транзисторів з'єднані між собою та колектором п'ятого 9 транзистора, колектор п'ятого 9 транзистора з'єднаний з емітером шостого 10 транзистора, колектор четвертого 4 транзистора з'єднано з першим виводом другого джерела струму 5, яке в свою чергу з'єднано з шиною від'ємною живлення 11, другий вивід першого джерела струму 2 з'єднано з шиною додатною живлення 6, колектор четвертого 4 транзистора з'єднано з базою шостого 10 транзистора, колектор шостого 10 транзистора з'єднано з шиною від'ємною живлення 11.

Пристрій працює таким чином.

Вхідний сигнал надходить на вхідну шину 1 у вигляді напруги.

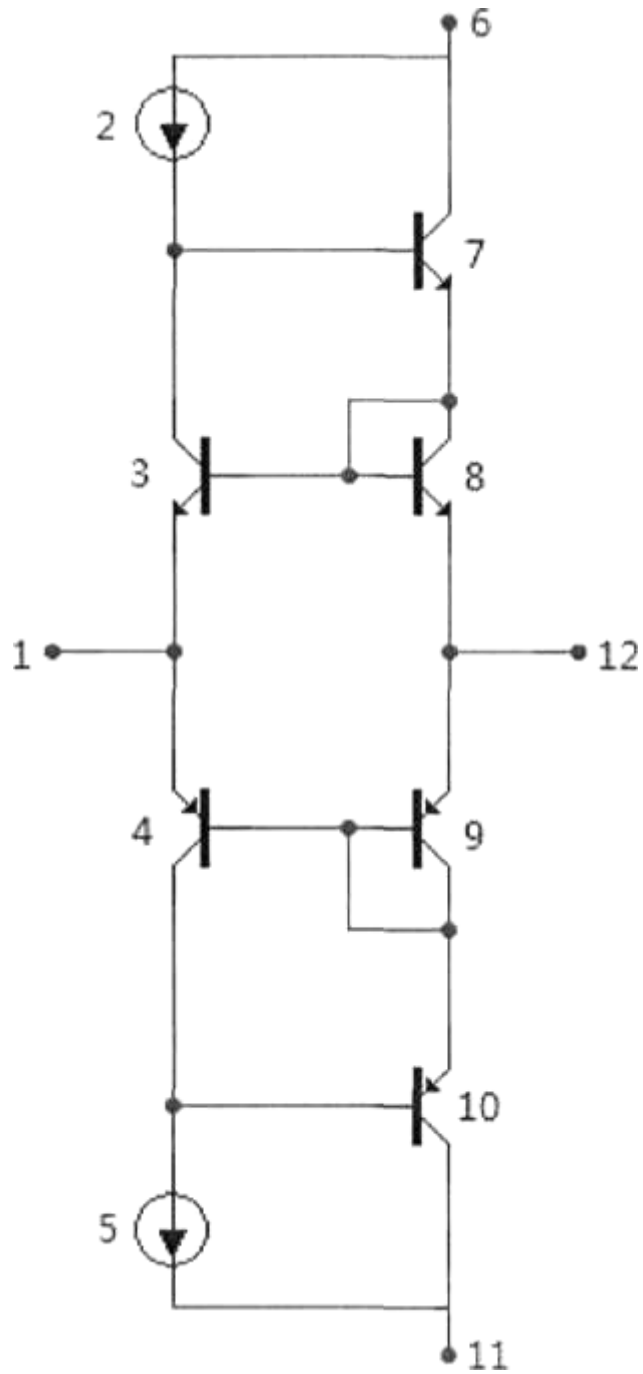
Перше 2 та друге 5 джерела струмів задають режим по постійному струму каскадів схеми.

Якщо вхідний сигнал має додатну полярність, то перший 3 транзистор трохи закривається, четвертий 4 трохи відкривається, це викликає неповне відкривання третього 7 транзистора і неповне закривання шостого 10 транзистора, відповідно при цьому струм шини додатного живлення 6 збільшується, а шини від'ємного живлення 11 зменшується. Ці струми передаються через другий 8 та п'ятий 9 транзистори відповідно на вихідну шину 12, що призводить до збільшення її потенціалу. Цей процес триває до тих пір, поки схема не збалансується, а різниця потенціалів вихідної шини 12 та вхідної шини 1 наблизиться до нуля.

Якщо вхідний сигнал має від'ємну полярність, то перший 3 транзистор трохи відкривається, четвертий 4 трохи закривається, це викликає неповне закривання третього 7 транзистора і неповне відкривання шостого 10 транзистора, відповідно при цьому струм шини додатного живлення 6 зменшується, а шини від'ємного живлення 11 збільшується. Ці струми передаються через другий 8 та п'ятий 9 транзистори відповідно на вихідну шину 12, що призводить до зменшення її потенціалу. Цей процес триває до тих пір, поки схема не збалансується, а різниця потенціалів вихідної шини 12 та вхідної шини 1 наблизиться до нуля.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Буферний каскад, що містить шини додатного та від'ємного живлення, джерело струму, три транзистори, причому базу першого з'єднано із базою другого транзистора, колектор першого транзистора з'єднано із першим виводом першого джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із шиною додатного живлення, колектор другого транзистора з'єднано із базою першого та другого транзисторів, базу третього транзистора з'єднано із колектором першого транзистора, який **відрізняється** тим, що додатково введено три транзистори, друге джерело струму, вхідні та вихідні шини, причому емітери першого та четвертого транзисторів з'єднано з вхідною шиною, емітери другого та п'ятого транзисторів з'єднано з вихідною шиною, бази четвертого та п'ятого транзисторів з'єднані між собою та колектором п'ятого транзистора, колектор п'ятого транзистора з'єднаний з емітером шостого транзистора, колектор четвертого транзистора з'єднано з першим виводом другого джерела струму, яке в свою чергу з'єднано з шиною від'ємного живлення, другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектор четвертого транзистора з'єднано з базою шостого транзистора, колектор шостого транзистора з'єднано з шиною від'ємного живлення.



Комп'ютерна верстка Л. Литвиненко

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601