



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **134332** (13) **U**
(51) МПК
G05F 3/08 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

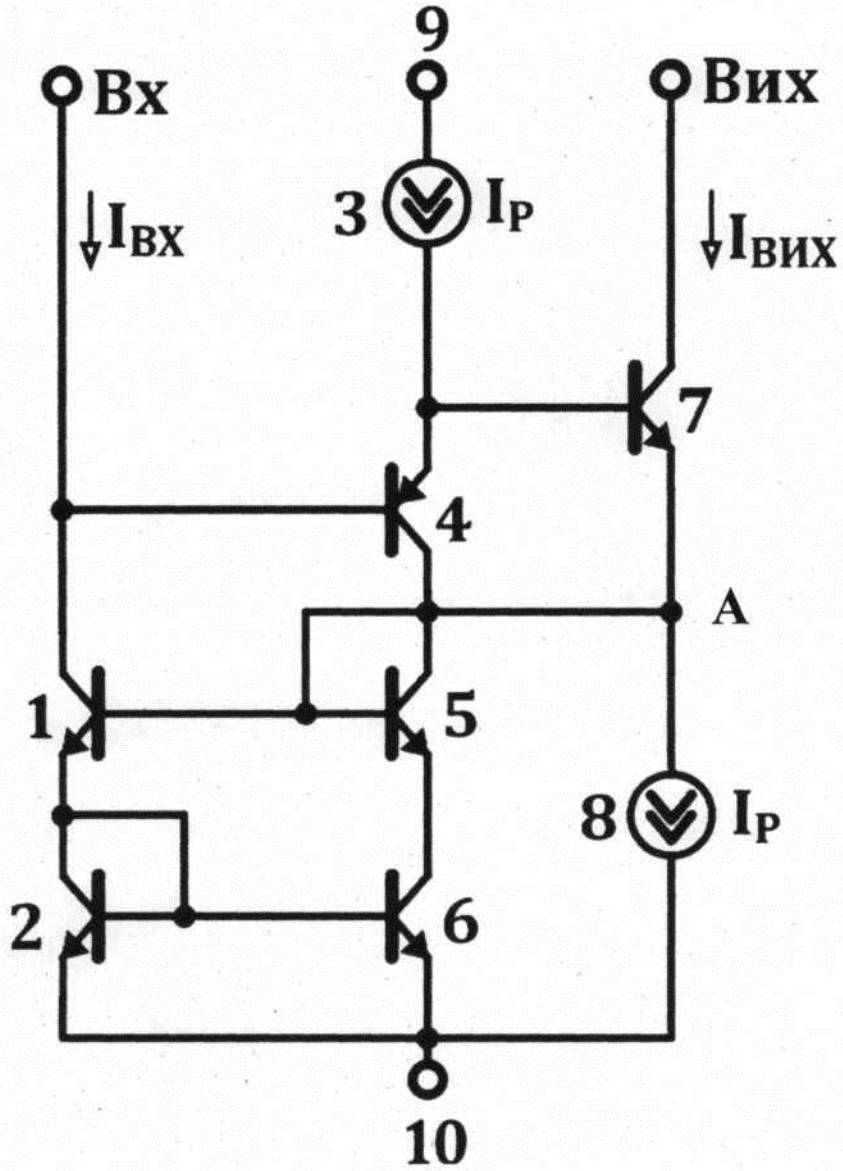
(21) Номер заявки: u 2018 12500	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Обертюх Максим Романович (UA), Азарова Лариса Євстахіївна (UA)
(22) Дата подання заявки: 17.12.2018	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.05.2019	
(46) Публікація відомостей про видачу патенту: 10.05.2019, Бюл.№ 9	

(54) СТРУМОВЕ ДЗЕРКАЛО

(57) Реферат:

Струмове дзеркало містить вхід і вихід пристрою, шину живлення і чотири транзистори, причому колектор першого транзистора підключений до входу схеми, база першого транзистора з'єднана з базою четвертого транзистора, емітер першого транзистора підключений до колектора другого транзистора, база другого транзистора підключена до бази третього транзистора, емітери третього і другого транзисторів підключені до шини живлення, колектор третього транзистора з'єднаний з емітером четвертого транзистора. Також струмове дзеркало містить додаткові два транзистори, два джерела струму і шину землі. При цьому колектор першого транзистора підключений до бази п'ятого транзистора, бази першого і четвертого транзисторів з'єднані з колекторами четвертого і п'ятого транзисторів, з емітером шостого транзистора і з першим виходом другого джерела струму, другий вихід другого джерела струму підключений до шини живлення, емітер першого і колектор другого транзисторів з'єднані з базами другого і третього транзисторів, емітер п'ятого транзистора з'єднаний з базою шостого транзистора і з другим виходом першого джерела струму, перший вихід першого джерела струму підключений до шини землі, колектор шостого транзистора підключений до виходу пристрою.

UA 134332 U



Корисна модель належить до галузі аналогової техніки і може бути використана в схемах підсилювачів струму.

Відомо струмове дзеркало Уїлсона (Соклоф С. Аналоговые интегральные схемы: Пер. с англ. - М.: Мир, 1988. - С. 173), яке містить вхід схеми, вихід схеми, шину живлення і три транзистори, причому колектор першого транзистора підключений до входу схеми і бази третього транзистора, база першого транзистора підключена до бази і колектора другого транзистора і емітера третього транзистора, емітери першого і другого транзисторів підключені до шини живлення, колектор третього транзистора підключений до виходу схеми.

Недоліком даного пристрою є низька навантажувальна здатність і низька лінійність передатної характеристики.

Найближчим аналогом є струмове дзеркало (United States Patent № 3936725, IPC G05F 3/08. Herbert Anton Schneider, Boulder, Colo., Feb. 3, 1976, Fig.3), яке містить вхід і вихід пристрою, шину живлення і чотири транзистори, причому колектор першого транзистора підключений до входу схеми і до баз першого і четвертого транзисторів, емітер першого транзистора підключений до колектора другого транзистора, база другого транзистора підключена до бази і колектора третього транзистора і до емітера четвертого транзистора, емітери третього і другого транзисторів підключені до шини живлення, колектор четвертого транзистора підключений до виходу пристрою.

Недоліком даного пристрою є низька здатність навантаження.

В основу корисної моделі поставлено задачу створення струмового дзеркала, в якому за рахунок введення нових елементів и зв'язків між ними підвищується навантажувальна здатність, що сприяє розширенню функціональних можливостей, та області використання пристрою.

Поставлена задача вирішується тим, що в струмове дзеркало, яке містить вхід і вихід пристрою, шину живлення і чотири транзистори, причому колектор першого транзистора підключений до входу пристрою, база першого транзистора з'єднана з базою четвертого транзистора, емітер першого транзистора підключений до колектора другого транзистора, база другого транзистора підключена до бази третього транзистора, емітери третього і другого транзисторів підключені до шини живлення, колектор третього транзистора з'єднаний з емітером четвертого транзистора, згідно з корисною моделлю, введено додаткові два транзистора, два джерела струму і шина землі, колектор першого транзистора підключений до бази п'ятого транзистора, бази першого і четвертого транзисторів з'єднані з колекторами четвертого і п'ятого транзисторів, з емітером шостого транзистора і з першим виходом другого джерела струму, другий вихід другого джерела струму підключений до шини живлення, емітер першого і колектор другого транзисторів з'єднані з базами другого і третього транзисторів, емітер п'ятого транзистора з'єднаний з базою шостого транзистора і з другим виходом першого джерела струму, перший вихід першого джерела струму підключений до шини землі, колектор шостого транзистора підключений до виходу пристрою.

Корисна модель пояснюється кресленням, на якому зображена схема струмового дзеркала.

Струмове дзеркало містить вхід і вихід пристрою, шину живлення 10 і шину землі 9, причому колектор першого транзистора 1 підключений до входу пристрою і до бази п'ятого транзистора 4, база першого транзистора 1 з'єднана з базою четвертого транзистора 5, з колекторами четвертого 5 і п'ятого 4 транзисторів, з емітером шостого транзистора 7 і з першим виходом другого джерела струму 8, емітер першого транзистора 1 підключений до колектора другого транзистора 2, і до баз другого 2 і третього 6 транзисторів, емітери третього 6 і другого 2 транзисторів підключені до шини живлення 10, колектор третього транзистора 6 з'єднаний з емітером четвертого транзистора 5, другий вихід другого джерела струму 8 підключений до шини живлення 10, емітер п'ятого транзистора 4 з'єднаний з базою шостого транзистора 7 і з другим виходом першого джерела струму 3, перший вихід першого джерела струму 3 підключений до шини землі 9, колектор шостого транзистора 7 підключений до виходу пристрою.

Працює пристрій таким чином: перший 1, другий 2, третій 6 і четвертий 5 транзистори утворюють схему струмового дзеркала. Перший 1 і четвертий 5 транзистори забезпечують нульову напругу колектор-база (U_{KB3}) третього 6 транзистора ($U_{KB3} = U_{K3} - U_{B3} = U_{B3} + U_{BE1} - U_{BE4} - U_{B3} \approx 0$, де U_{K3} , де U_{B3} - напруга на колекторі і базі третього 6 транзистора, U_{BE1} , U_{BE4} - напруги база-емітер першого 1 і четвертого 5 транзисторів) завдяки чому другий 2 і третій 6 транзистори працюють в симетричному режимі, що забезпечує більшу точність роботи струмового дзеркала. Можна показати, що струм колектора четвертого 5 транзистора становитиме ($I_{K4} = I_{Bx} + I_{B5} - 2 * I_{B3}$), де I_{K4} - струм колектора четвертого транзистора 5, I_{Bx} - вхідний струм, I_{B5} , I_{B3} - струми баз третього 6 і п'ятого 4 транзисторів. Струм, який витікає з точки А буде дорівнювати: $I_0 + I_{K4} +$

$I_{B4} + I_{B1} \approx I_0 + I_{BX} + I_{B5}$, де I_{B1} , I_{B4} - струми баз першого 1 і четвертого 5 транзисторів, I_0 - значення струму першого 3 і другого 8 джерел струму. Струм, що втікає в точку А буде дорівнювати $I_{K5} + I_{E6} = I_0 + I_{ВІХ} - I_{B5}$, де I_{K5} - струм колектора п'ятого 4 транзистора, I_{E6} - струм емітера шостого 7 транзистора. Прирівнюючи ці значення знайдемо $I_{ВІХ} \approx I_{BX} + 2 * I_{B5}$, де $I_{ВІХ}$ - вихідний струм.

5 Таким чином вихідний струм практично дорівнює вхідному і пристрій працює як струмове дзеркало. Шостий транзистор 7 включений по схемі із загальною базою і диференційний вихідний опір пристрою складає з урахуванням вищевказаного: $\Delta U_{ВІХ} / \Delta I_{ВІХ} = \Delta U_{ВІХ} / (2 * \Delta I_{B5}) = \beta / 2 * (\Delta U_{ВІХ} / \Delta I_{B6}) = (\beta_2 / 2) * r_{К.ОБ}$, де $\Delta U_{ВІХ}$, $\Delta I_{ВІХ}$ - збільшення вихідного струму і напруги, ΔI_{B5} , ΔI_{B6} - збільшення відповідних струмів, $r_{К.ОБ}$ - диференційний опір колектора транзистора при

10 включенні по схемі із загальною базою, β_2 - коефіцієнт передачі струму бази ррп транзистора. З цього випливає, що вихідний опір буде приблизно в β_2 більше ніж в схемі Уїлсона. За результатами моделювання вихідний опір становитиме близько 100 МОм.

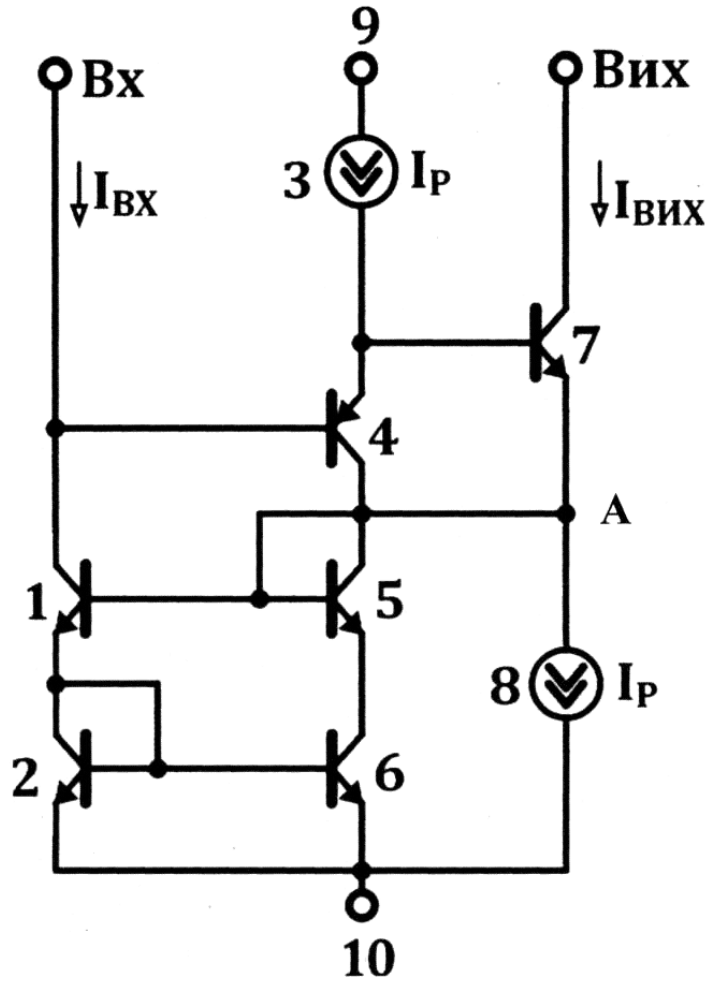
ФОРМУЛА КОРИСНОЇ МОДЕЛІ

15 Струмове дзеркало, яке містить вхід і вихід пристрою, шину живлення і чотири транзистори, причому колектор першого транзистора підключений до входу схеми, база першого транзистора з'єднана з базою четвертого транзистора, емітер першого транзистора підключений до колектора другого транзистора, база другого транзистора підключена до бази третього

20 транзистора, емітери третього і другого транзисторів підключені до шини живлення, колектор третього транзистора з'єднаний з емітером четвертого транзистора, яке **відрізняється** тим, що містить додаткові два транзистори, два джерела струму і шину землі, причому колектор першого транзистора підключений до бази п'ятого транзистора, бази першого і четвертого

25 транзисторів з'єднані з колекторами четвертого і п'ятого транзисторів, з емітером шостого транзистора і з першим виходом другого джерела струму, другий вихід другого джерела струму підключений до шини живлення, емітер першого і колектор другого транзисторів з'єднані з базами другого і третього транзисторів, емітер п'ятого транзистора з'єднаний з базою шостого

30 транзистора і з другим виходом першого джерела струму, перший вихід першого джерела струму підключений до шини землі, колектор шостого транзистора підключений до виходу пристрою.



Комп'ютерна верстка Л. Бурлак

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601