



УКРАЇНА

(19) UA (11) 134414 (13) U
(51) МПК
H03F 3/26 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

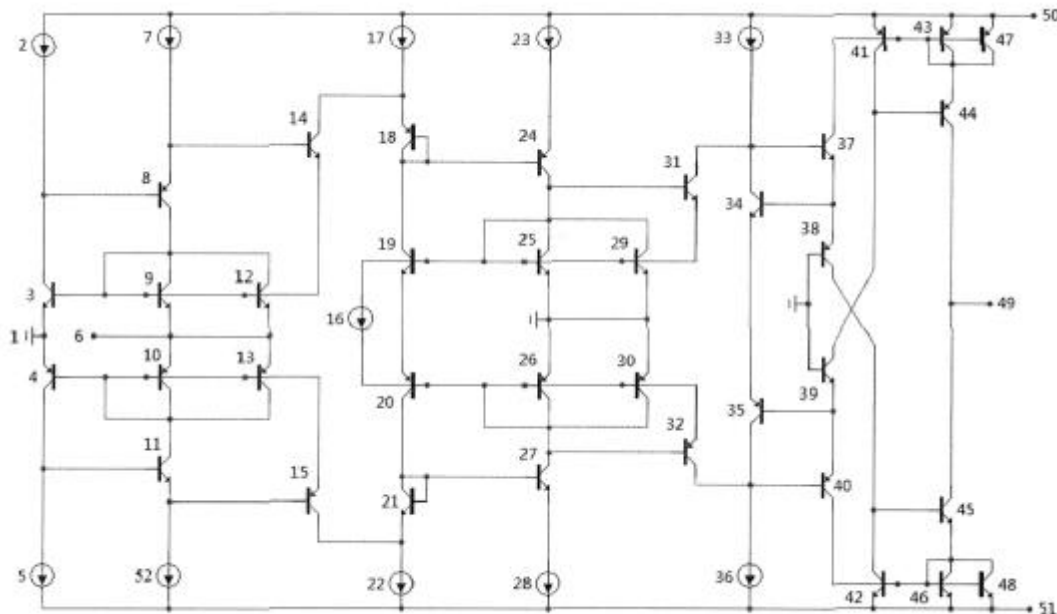
(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2019 00018	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Генеральницький Євгеній Сергійович (UA)
(22) Дата подання заявки: 02.01.2019	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.05.2019	
(46) Публікація відомостей про видачу патенту: 10.05.2019, Бюл.№ 9	

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач належить до імпульсної техніки і може бути використаний в пристроях імпульсної та обчислювальної техніки.



UA 134414 U

Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог вибрано підсилювач постійного струму (А. с. СРСР № 1548841, МПК H03F3/26, опублікований 1989 р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори у діодному включенні мають структуру першого і другого транзисторів відповідно. Перший та другий струмозадавальні елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадавального елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополюсний струмозадавальний елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача.

Недоліком пристрою є низький коефіцієнт підсилення, що обмежує галузь його використання.

Аналог двотактний симетричний підсилювач постійного струму (Патент України № 61272, МПК H03K 5/24, опубліковано 11.07.2011), який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, крім того колектори третього і четвертого транзисторів з'єднано з колекторами сьомого та восьмого транзисторів відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами п'ятнадцятого та шістнадцятого транзисторів відповідно, а також з колекторами п'ятого та шостого транзисторів, бази п'ятнадцятого та шістнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятого та шостого транзисторів з'єднано з колекторами тринадцятого та чотирнадцятого транзисторів відповідно, а також з базами двадцять першого та двадцять другого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, а також з базами та колекторами дев'ятнадцятого та двадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого та шістнадцятого транзисторів відповідно, а також з емітерами двадцять першого та двадцять другого транзисторів відповідно, колектори двадцять першого та двадцять другого транзисторів з'єднано з вихідною шиною, емітери сьомого, дев'ятого, тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів підключено до шини додатного живлення, емітери восьмого, десятого, чотирнадцятого, вісімнадцятого та двадцятого транзисторів підключено до шини від'ємного живлення.

Недоліком аналогу є низькі коефіцієнт підсилення та точність роботи пристрою, що обмежує галузь використання.

В основу корисної моделі поставлена задача створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою та збільшується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить перше, друге, третє, четверте, п'яте, шосте, сьоме, восьме, дев'яте, десяте, одинадцяте джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, тридцять шість транзисторів, причому емітери тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів з'єднані з шиною додатного живлення та першим джерелом струму, бази тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з колекторами сімнадцятого та дев'ятнадцятого транзисторів та емітером двадцять першого транзистора, база двадцять першого транзистора з'єднана з колектором тринадцятого транзистора, колектори двадцять першого та двадцять другого транзисторів об'єднано та з'єднано з вихідною шиною, емітери чотирнадцятого, вісімнадцятого, двадцятого транзисторів з'єднано з шиною від'ємного живлення та другим джерелом струму, бази чотирнадцятого, вісімнадцятого, двадцятого транзисторів об'єднано та з'єднано з колекторами вісімнадцятого, двадцятого транзисторів та емітером двадцять другого транзистора, базу двадцять другого транзистора з'єднано з колектором чотирнадцятого транзистора, колектор першого транзистора з'єднано з першим джерелом струму, бази першого та третього транзисторів з'єднані між собою, емітери першого та другого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, колектор другого транзистора з'єднано з другим джерелом струму, емітери третього та четвертого транзисторів об'єднані та з'єднані з вхідною шиною, колектори одинадцятого та дванадцятого транзисторів об'єднані, бази п'ятнадцятого та шістнадцятого об'єднані та з'єднані з шиною нульового потенціалу, емітери п'ятого та п'ятнадцятого транзисторів об'єднані між собою, емітери шостого та шістнадцятого транзисторів об'єднані між собою, бази сьомого та дев'ятого транзисторів з'єднані між собою, бази восьмого та десятого транзисторів з'єднані між собою, причому третє, шосте, восьме, десяте джерела струму з'єднані з шиною додатного живлення, четверте, сьоме, дев'яте, одинадцяте джерела струму з'єднані з шиною від'ємного живлення, емітер двадцять третього транзистора з'єднано з базою двадцять сьомого транзистора та третім джерелом струму, базу двадцять третього транзистора з'єднано з колектором першого транзистора, колектор двадцять третього транзистора з'єднано з емітером двадцять п'ятого транзистора та базою і колектором третього транзистора, емітер двадцять сьомого транзистора з'єднано з базами третього та двадцять п'ятого транзисторів, емітери двадцять п'ятого та двадцять шостого транзисторів об'єднані між собою та з'єднані з вхідною шиною, бази четвертого та двадцять шостого транзисторів об'єднані між собою та з'єднані з емітером двадцять восьмого транзистора, базу та колектор четвертого транзистора з'єднано з колекторами двадцять шостого та двадцять четвертого транзисторів, базу двадцять четвертого транзистора з'єднано з колектором другого транзистора, емітер двадцять четвертого та базу двадцять восьмого транзисторів з'єднано з четвертим джерелом струму, колектор двадцять сьомого транзистора з'єднано з емітером сьомого транзистора та шостим джерелом струму, колектор та базу сьомого транзистора з'єднано з колектором одинадцятого транзистора, колектор двадцять восьмого транзистора з'єднано з емітером восьмого транзистора та сьомим джерелом струму, колектор та базу восьмого транзистора з'єднано з колектором дванадцятого транзистора, п'яте джерело струму з'єднано з базами одинадцятого, двадцять дев'ятого, тридцять першого транзисторів та емітером тридцять третього транзистора, п'яте джерело струму з'єднано з базами дванадцятого, тридцятого, тридцять другого транзисторів та емітером тридцять четвертого транзистора, емітери двадцять дев'ятого, тридцять першого, тридцятого, тридцять другого транзисторів об'єднані між собою та з'єднані з шиною нульового потенціалу, колектори дев'ятого, двадцять дев'ятого, тридцять першого транзисторів об'єднані між собою та з'єднані з базами двадцять дев'ятого, тридцять третього транзисторів, емітер дев'ятого транзистора з'єднано з восьмим джерелом струму, колектори десятого, тридцятого, тридцять другого транзисторів об'єднані між собою та з'єднані з базами десятого, тридцять четвертого транзисторів, емітер десятого транзистора з'єднано з дев'ятим джерелом струму, колектори тридцять третього та тридцять п'ятого транзисторів об'єднані та з'єднані з базою п'ятого транзистора та десятим джерелом струму, колектор п'ятого транзистора з'єднано з базою тринадцятого транзистора, емітери тридцять п'ятого та тридцять шостого транзистора об'єднано між собою, базу тридцять п'ятого транзистора з'єднано з емітером п'ятого транзистора, базу тридцять шостого транзистора з'єднано з емітером шостого транзистора, базу шостого транзистора з'єднано з колекторами тридцять четвертого, тридцять шостого транзисторів та одинадцятим джерелом струму, колектор п'ятнадцятого транзистора з'єднано з базою двадцять другого транзистора, колектор шістнадцятого транзистора з'єднано з базою двадцять першого транзистора.

Суть корисної моделі пояснює креслення.

Пристрій, який містить перше 2, друге 5, третє 7, четверте 52, п'яте 16, шосте 17, сьоме 22, восьме 23, дев'яте 28, десяте 33, одинадцять 36 джерела струму, шини додатного 50 і від'ємного 51 живлення, вхідну 6 і вихідну 49 шини, шину нульового потенціалу 1, тридцять шість транзисторів, причому емітери тринадцятого 41, сімнадцятого 43 та дев'ятнадцятого 47 транзисторів з'єднані з шиною додатного 50 живлення та першим 2 джерелом струму, бази тринадцятого 41, сімнадцятого 43 та дев'ятнадцятого 47 транзисторів об'єднано та з'єднано з колекторами сімнадцятого 43 та дев'ятнадцятого 47 транзисторів та емітером двадцять першого 44 транзистора, база двадцять першого 44 транзистора з'єднана з колектором тринадцятого 41 транзистора, колектори двадцять першого 44 та двадцять другого 45 транзисторів об'єднано та з'єднано з вихідною 6 шиною, емітери чотирнадцятого 42, вісімнадцятого 46, двадцятого 48 транзисторів з'єднано з шиною від'ємного 51 живлення та другим джерелом 5 струму, бази чотирнадцятого 42, вісімнадцятого 46, двадцятого 48 транзисторів об'єднано та з'єднано з колекторами вісімнадцятого 46, двадцятого 48 транзистора та емітером двадцять другого 45 транзистора, базу двадцять другого 45 транзистора з'єднано з колектором чотирнадцятого 42 транзистора, колектор першого 3 транзистора з'єднано з першим 2 джерелом струму, бази першого 3 та третього 9 транзисторів з'єднані між собою, емітери першого 3 та другого 4 транзисторів об'єднані та з'єднані з шиною нульового потенціалу 1, колектор другого 4 транзистора з'єднано з другим 5 джерелом струму, емітери третього 9 та четвертого 10 транзисторів об'єднані та з'єднані з вхідною 6 шиною, колектори одинадцятого 19 та дванадцятого 20 транзисторів об'єднані, бази п'ятнадцятого 38 та шістнадцятого 39 об'єднані та з'єднані з шиною нульового потенціалу 1, емітери п'ятого 37 та п'ятнадцятого 38 транзисторів об'єднані між собою, емітери шостого 40 та шістнадцятого 39 транзисторів об'єднані між собою, бази сьомого 18 та дев'ятого 24 транзисторів з'єднані між собою, бази восьмого 21 та десятого 27 транзисторів з'єднані між собою, причому третє 7, шосте 17, восьме 23, десяте 33 джерела струму з'єднані з шиною додатного 50 живлення, четверте 52, сьоме 22, дев'яте 28, одинадцять 36 джерела струму з'єднані з шиною від'ємного 51 живлення, емітер двадцять третього 8 транзистора з'єднано з базою двадцять сьомого 14 транзистора та третім 7 джерелом струму, базу двадцять третього 8 транзистора з'єднано з колектором першого 3 транзистора, колектор двадцять третього 8 транзистора з'єднано з емітером двадцять п'ятого 12 транзистора та базою і колектором третього 9 транзистора, емітер двадцять сьомого 14 транзистора з'єднано з базами третього 9 та двадцять п'ятого 12 транзисторів, емітери двадцять п'ятого 12 та двадцять шостого 13 транзисторів об'єднані між собою та з'єднані з вхідною 6 шиною, бази четвертого 10 та двадцять шостого 13 транзисторів об'єднані між собою та з'єднані з емітером двадцять восьмого 15 транзистора, базу та колектор четвертого 10 транзистора з'єднано з колекторами двадцять шостого 13 та двадцять четвертого 11 транзисторів, базу двадцять четвертого 11 транзистора з'єднано з колектором другого 4 транзистора, емітер двадцять четвертого 11 та базу двадцять восьмого 15 транзисторів з'єднано з четвертим 52 джерелом струму, колектор двадцять сьомого 14 транзистора з'єднано з емітером сьомого 18 транзистора та шостим 17 джерелом струму, колектор та базу сьомого 18 транзистора з'єднано з колектором одинадцятого 19 транзистора, колектор двадцять восьмого 15 транзистора з'єднано з емітером восьмого 21 транзистора та сьомим 22 джерелом струму, колектор та базу восьмого 21 транзистора з'єднано з колектором дванадцятого 20 транзистора, п'яте 16 джерело струму з'єднано з базами одинадцятого 19, двадцять дев'ятого 25, тридцять першого 29 транзисторів та емітером тридцять третього 31 транзистора, п'яте 16 джерело струму з'єднано з базами дванадцятого 20, тридцятого 26, тридцять другого 30 транзисторів та емітером тридцять четвертого 32 транзистора, емітери двадцять дев'ятого 25, тридцять першого 29, тридцятого 26, тридцять другого 30 транзисторів об'єднані між собою та з'єднані з шиною нульового потенціалу 1, колектори дев'ятого 24, двадцять дев'ятого 25, тридцять першого 29 транзисторів об'єднані між собою та з'єднані з базами двадцять дев'ятого 25, тридцять третього 31 транзисторів, емітер дев'ятого 24 транзистора з'єднано з восьмим 23 джерелом струму, колектори десятого 27, тридцятого 26, тридцять другого 30 транзисторів об'єднані між собою та з'єднані з базами десятого 27, тридцять четвертого 32 транзисторів, емітер десятого 27 транзистора з'єднано дев'ятим 28 джерелом струму, колектори тридцять третього 31 та тридцять п'ятого 34 транзисторів об'єднані та з'єднані з базою п'ятого 37 транзистора та десятим 33 джерелом струму, колектор п'ятого 37 транзистора з'єднано з базою тринадцятого 41 транзистора, емітери тридцять п'ятого 34 та тридцять шостого 35 транзистора об'єднано між собою, базу тридцять п'ятого 34 транзистора з'єднано з емітером п'ятого 37 транзистора, базу тридцять шостого 35 транзистора з'єднано з емітером шостого 40 транзистора, базу шостого 40 транзистора з'єднано з колекторами тридцять четвертого 32, тридцять шостого 35 транзисторів та одинадцятим 36 джерелом струму, колектор п'ятнадцятого

38 транзистора з'єднано з базою двадцять другого 45 транзистора, колектор шістнадцятого 39 транзистора з'єднано з базою двадцять першого 44 транзистора.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 6.

5 Якщо вхідний струм втікає в схему, це призводить до збільшення колекторного струму двадцять четвертого 11 транзистора та зменшення колекторного струму двадцять третього 8 транзистора, що в свою чергу призводить до збільшення базового струму десятого 27 транзистора та зменшення базового струму дев'ятого 24 транзистора, це у свою чергу призводить до часткового відкривання десятого 27 та часткового закривання дев'ятого 24 транзисторів, що у свою чергу призводить до часткового закривання шостого 40 транзистора і часткового відкривання п'ятого 37 транзистора, у свою чергу базовий струм двадцять другого 45 транзистора збільшується, двадцять першого 44 транзистора зменшується, що призводить до часткового відкривання двадцять другого 45 та часткового закривання двадцять першого 44 транзисторів, при цьому збільшується колекторний струм двадцять другого 45 та зменшується двадцять першого 44 транзисторів, які з'єднані між собою та об'єднані з вихідною 49 шиною, це призводить до зменшення потенціалу вихідної 49 шини, який прямує до шини від'ємного 51 живлення.

20 Якщо вхідний струм витікає зі схеми, це призводить до збільшення колекторного струму двадцять третього 8 транзистора та зменшення колекторного струму двадцять четвертого 11 транзистора, що в свою чергу призводить до зменшення базового струму десятого 27 транзистора та збільшення базового струму дев'ятого 24 транзистора, це у свою чергу призводить до часткового відкривання дев'ятого 24 та часткового закривання десятого 27 транзисторів, що у свою чергу призводить до часткового закривання п'ятого 37 транзистора і часткового відкривання шостого 40 транзистора, у свою чергу базовий струм двадцять другого 45 транзистора зменшується, двадцять першого 44 транзистора збільшується, що призводить до часткового відкривання двадцять першого 44 та часткового закривання двадцять другого 45 транзисторів, при цьому збільшується колекторний струм двадцять першого 44 та зменшується двадцять другого 45 транзисторів, які з'єднані між собою та об'єднані з вихідною 49 шиною, це призводить до збільшення потенціалу вихідної 49 шини, який прямує до шини додатного 50 живлення.

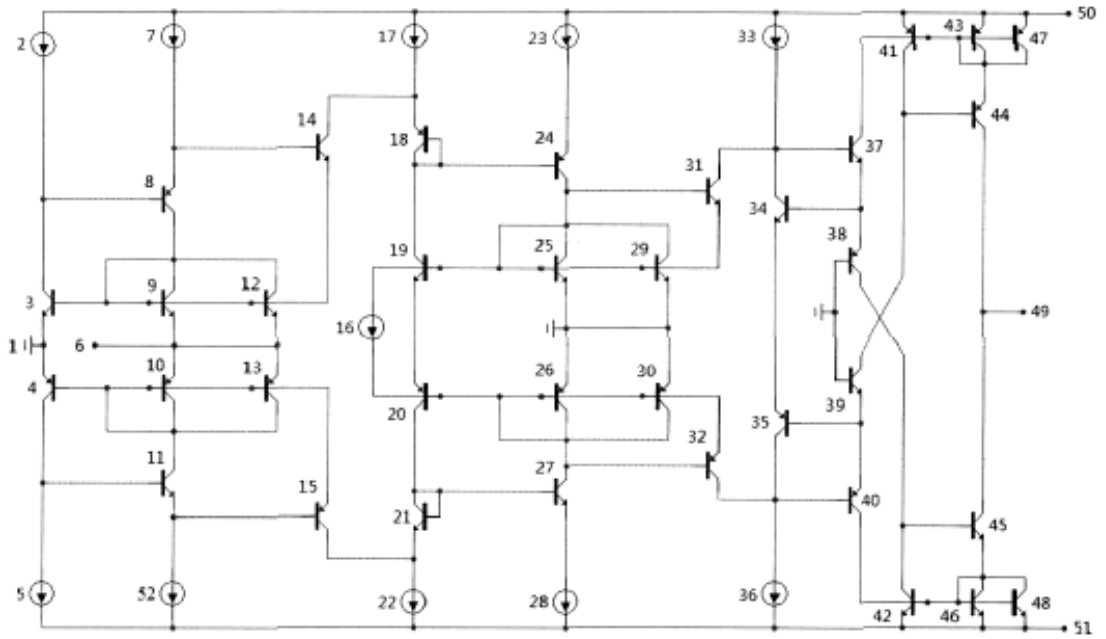
35 Перше 2, друге 5, третє 7, четверте 52, джерела струму та відбивачі струму Вілсона на першому 3, двадцять третьому 8, третьому 9, другому 4, четвертому 10, двадцять четвертому 11, двадцять п'ятому 12, двадцять шостому 13, двадцять сьомому 14, двадцять восьмому 15 транзисторах утворюють схему задання режимів по постійному струму каскадів схеми, шосте 17 та сьоме 22, восьме 23, дев'яте 28 джерела струму та сьомий 18 і восьмий 21 транзистори в діодному вмиканні і дев'ятий 24, десятий 27, тридцять третій 31, тридцять п'ятий 34, тридцять четвертий 32, тридцять шостий 35 транзистори, а також десяте 33 і одинадцять 36 джерела струму задають режим по постійному струму підсилювальних проміжних каскадів, які побудовані на складених транзисторах Шіклаї тридцять шостий 35, шостий 40 та тридцять п'ятий 34, п'ятий 40 37 транзистори відповідно, одинадцятий 19, двадцять дев'ятий 25, тридцять перший 29, дванадцятий 20, тридцять 26, тридцять другий 30, транзистори та п'яте 16 джерело струму утворюють двонаправлений відбивач струму, який задає режим роботи, а також корегування коефіцієнту передачі проміжних підсилювальних каскадів на тридцять шостому 35, шостому 40 та тридцять п'ятому 34, п'ятому 37 та п'ятнадцятому 38 і шістнадцятому 39 транзисторах відповідно, тринадцятий 41, сімнадцятий 43, дев'ятнадцятий 47, двадцять перший 44 та чотирнадцятий 42, вісімнадцятий 46, двадцять 48, двадцять другий 45 транзистори утворюють складені відбивачі Вілсона, які передають підсилений сигнал з проміжних каскадів на вихідну 49 шину відповідно, шина нульового потенціалу 1 та шини додатного 50 і від'ємного 51 живлення забезпечують необхідні рівні напруги для живлення пристрою.

50

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, що містить перше, друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять 55 два транзистори, причому емітери тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів з'єднані з шиною додатного живлення та першим джерелом струму, бази тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з колекторами сімнадцятого та дев'ятнадцятого транзисторів та емітером двадцять першого транзистора, база двадцять першого транзистора з'єднана з колектором тринадцятого транзистора, колектори 60 двадцять першого та двадцять другого транзисторів об'єднано та з'єднано з вихідною шиною,

емітери чотирнадцятого, вісімнадцятого, двадцятого транзисторів з'єднано з шиною від'ємного живлення та другим джерелом струму, бази чотирнадцятого, вісімнадцятого, двадцятого транзисторів об'єднано та з'єднано з колекторами вісімнадцятого, двадцятого транзисторів та емітером двадцять другого транзистора, базу двадцять другого транзистора з'єднано з колектором чотирнадцятого транзистора, колектор першого транзистора з'єднано з першим джерелом струму, бази першого та третього транзисторів з'єднані між собою, емітери першого та другого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, колектор другого транзистора з'єднано з другим джерелом струму, емітери третього та четвертого транзисторів об'єднані та з'єднані з вхідною шиною, колектори одинадцятого та дванадцятого транзисторів об'єднані, бази п'ятнадцятого та шістнадцятого об'єднані та з'єднані з шиною нульового потенціалу, емітери п'ятого та п'ятнадцятого транзисторів об'єднані між собою, емітери шостого та шістнадцятого транзисторів об'єднані між собою, бази сьомого та дев'ятого транзисторів з'єднані між собою, бази восьмого та десятого транзисторів з'єднані між собою, який **відрізняється** тим, що введено чотирнадцять транзисторів, дев'ять джерел постійного струму, причому третє, шосте, восьме, десяте джерела струму з'єднані з шиною додатного живлення, четверте, сьоме, дев'яте, одинадцяте джерела струму з'єднані з шиною від'ємного живлення, емітер двадцять третього транзистора з'єднано з базою двадцять сьомого транзистора та третім джерелом струму, базу двадцять третього транзистора з'єднано з колектором першого транзистора, колектор двадцять третього транзистора з'єднано з емітером двадцять п'ятого транзистора та базою і колектором третього транзистора, емітер двадцять сьомого транзистора з'єднано з базами третього та двадцять п'ятого транзисторів, емітери двадцять п'ятого та двадцять шостого транзисторів об'єднані між собою та з'єднані з вхідною шиною, бази четвертого та двадцять шостого транзисторів об'єднані між собою та з'єднані з емітером двадцять восьмого транзистора, базу та колектор четвертого транзистора з'єднано з колекторами двадцять шостого та двадцять четвертого транзисторів, базу двадцять четвертого транзистора з'єднано з колектором другого транзистора, емітер двадцять четвертого та базу двадцять восьмого транзисторів з'єднано з четвертим джерелом струму, колектор двадцять сьомого транзистора з'єднано з емітером сьомого транзистора та шостим джерелом струму, колектор та базу сьомого транзистора з'єднано з колектором одинадцятого транзистора, колектор двадцять восьмого транзистора з'єднано з емітером восьмого транзистора та сьомим джерелом струму, колектор та базу восьмого транзистора з'єднано з колектором дванадцятого транзистора, п'яте джерело струму з'єднано з базами одинадцятого, двадцять дев'ятого, тридцять першого транзисторів та емітером тридцять третього транзистора, п'яте джерело струму з'єднано з базами дванадцятого, тридцятого, тридцять другого транзисторів та емітером тридцять четвертого транзистора, емітери двадцять дев'ятого, тридцять першого, тридцятого, тридцять другого транзисторів об'єднані між собою та з'єднані з шиною нульового потенціалу, колектори дев'ятого, двадцять дев'ятого, тридцять першого транзисторів об'єднані між собою та з'єднані з базами двадцять дев'ятого, тридцять третього транзисторів, емітер дев'ятого транзистора з'єднано з восьмим джерелом струму, колектори десятого, тридцятого, тридцять другого транзисторів об'єднані між собою та з'єднані з базами десятого, тридцять четвертого транзисторів, емітер десятого транзистора з'єднано з дев'ятим джерелом струму, колектори тридцять третього та тридцять п'ятого транзисторів об'єднані та з'єднані з базою п'ятого транзистора та десятим джерелом струму, колектор п'ятого транзистора з'єднано з базою тринадцятого транзистора, емітери тридцять п'ятого та тридцять шостого транзистора об'єднано між собою, базу тридцять п'ятого транзистора з'єднано з емітером п'ятого транзистора, базу тридцять шостого транзистора з'єднано з емітером шостого транзистора, базу шостого транзистора з'єднано з колекторами тридцять четвертого, тридцять шостого транзисторів та одинадцятим джерелом струму, колектор п'ятнадцятого транзистора з'єднано з базою двадцять другого транзистора, колектор шістнадцятого транзистора з'єднано з базою двадцять першого транзистора.



Комп'ютерна верстка Л. Литвиненко

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601