

Міністерство освіти і науки, молоді та спорту України

Вінницький національний технічний університет

БОКОЦЕЙ ІРИНА ВІТАЛІВНА

УДК 004.383.8

**ЦИФРОВІ ТА ІМПУЛЬСНІ НЕЙРОЕЛЕМЕНТИ ДЛЯ
ОБРАЗНИХ НЕЙРОКОМП'ЮТЕРІВ**

Спеціальність 05.13.05 – Комп'ютерні системи та компоненти

Автореферат

дисертації на здобуття наукового ступеня

кандидата технічних наук

Вінниця - 2012

Дисертацією є рукопис.

Робота виконана у Вінницькому національному технічному університеті
Міністерства освіти і науки, молоді та спорту України.

Науковий керівник: кандидат технічних наук, доцент
Колесницький Олег Костянтинович,
Вінницький національний технічний університет,
докторант кафедри комп'ютерних наук.

Офіційні опоненти: доктор технічних наук, доцент
Романишин Юрій Михайлович,
Національний університет «Львівська політехніка»,
професор кафедри електронних засобів інформаційно-
комп'ютерних технологій.

доктор технічних наук, професор
Кичак Василь Мартинович,
Вінницький національний технічний університет,
завідувач кафедри телекомунікаційних систем і телебачення.

Захист відбудеться „16“ березня 2012 р. о 9³⁰ годині на засіданні спеціалізованої вченої ради Д 05.052.01 у Вінницькому національному технічному університеті за адресою: 21021, м. Вінниця, Хмельницьке шосе, 95, ГНК, 210.

З дисертацією можна ознайомитися у бібліотеці Вінницького національного технічного університету за адресою: 21021, м. Вінниця, Хмельницьке шосе, 95.

Автореферат розісланий „15“ лютого 2012 р.

Учений секретар
спеціалізованої вченої ради

С.М.Захарченко

ЗАГАЛЬНА ХАРАКТЕРИСТИКА РОБОТИ

Актуальність теми. Для розв'язання таких задач, як паралельна обробка сигналів і зображень, розпізнавання образів та ін., які неможливо ефективно виконувати за допомогою сучасних комп'ютерів класичної архітектури, потрібні нові принципи обробки, перетворення і передачі інформації. Одним із шляхів розв'язання цих задач є створення нового класу пристроїв обчислювальної техніки – нейрокомп'ютерів, тобто високопаралельних систем обробки інформації, в яких операційним ядром є не мікропроцесори, а апаратно реалізовані штучні нейронні мережі. Для апаратної реалізації штучних нейронних мереж потрібно мати ефективні пристрої з функціями біологічних нейронів. Такі пристрої називають нейроелементами і саме цій актуальній тематиці створення конкурентоспроможних нейроелементів і присвячена дана дисертація.

Перший у СРСР апаратний нейрокомп'ютер був розроблений у 1988-1989 р. на основі ідеології ансамблевих стохастичних нейромереж під керівництвом д.т.н. Е.М.Куссуля (відділ М.М.Амосова). Визначальний внесок у розвиток наукових досліджень нейронних елементів та мереж внесли, зокрема, такі вітчизняні та закордонні вчені: Ю.Г.Антомонов, О.Г.Івахненко, Н.М.Куссуль, Д.А.Рачковський, О.М.Касаткін, Л.М.Касаткіна, О.М.Різник, В.П.Кожем'яко, Р.О.Ткаченко, Ю.М.Романишин, J.Hopfield, S.Grossberg, W.Maass та ін.

Актуальність даного напрямку підтверджується прийняттям державних наукових програм із дослідження нейроподібних систем обробки інформації. Наприклад, в ЄС – це програма Blue Brain Project — проект по комп'ютерному моделюванню неокортексу людини, над яким спільно працюють компанія IBM та Швейцарський Федеральний Технічний Інститут Лозанни, а в Україні – це державна наукова програма «Образний комп'ютер». Образний комп'ютер, так само як і одна з його складових - «око-процесор», передбачають створення систем, які моделюють сприйняття і мислення людини, у тому числі і на базі штучних нейромереж.

Зв'язок роботи з науковими програмами, планами, темами. Робота виконувалася згідно з планом наукових досліджень Вінницького національного технічного університету та Міністерства освіти і науки, молоді та спорту України за держбюджетними темами: 57-Д-249 (№ держ. реєстрації 0102U002261) „Образний відео-комп'ютер”; 57-Д-300 (№ держ. реєстрації 0108U000662) “Оптико-електронні паралельні логіко-часові інформаційно-енергетичні середовища на базі образних комп'ютерів”; 57-Д-337 (№ держ. реєстрації 0111U001104) „Розподілені ієрархічні оптико-електронні паралельні логіко-часові інформаційно-енергетичні середовища”.

Мета і задачі дослідження. Метою дослідження є підвищення швидкодії та покращення експлуатаційних параметрів нейроелементів шляхом удосконалення їх структурно-функціональної організації та реалізації їх на сучасній оптоелектронній елементній базі.

Задачі дослідження:

1. Провести класифікацію та порівняльний аналіз відомих нейроелементів, виявити недоліки та запропонувати шляхи їх усунення.
2. Вдосконалити математичну модель та метод структурно-функціональної організації багаторозрядного цифрового нейроелемента для підвищення його швидкодії, розробити варіанти його апаратної реалізації.
3. Розробити логіко-часову модель нейрона, структурну організацію логіко-часового нейроелемента для зменшення апаратних витрат, розробити варіант його апаратної реалізації.
4. Вдосконалити структурну організацію імпульсного нейроелемента та розробити варіант апаратної реалізації імпульсного нейроелемента на тиристорі для підвищення його навантажувальної спроможності.
5. Вдосконалити математичну модель імпульсного нейроелемента на біспін-приладі для підвищення її точності та можливості її застосування на етапі проектування мікрочіпів,

оцінити адекватність цієї математичної моделі, використовуючи дані експериментальних досліджень.

6. Розробити варіант апаратної реалізації компактної оптоелектронної імпульсної нейронної мережі на запропонованих імпульсних нейроелементах для зменшення її масо-габаритних показників, оцінити досяжні при цьому конструктивно-технологічні параметри.

7. Провести експериментальні дослідження запропонованих нейроелементів на тиристорі та на біспін-приладі, отримати числові значення їх основних параметрів і характеристик.

Об'єктом дослідження є процеси функціонування нейроелементів як компонентів комп'ютерної техніки, що виконують функції перетворення інформації, властиві біологічному нейрону.

Предметом дослідження є структурна організація, математичні моделі, методи функціонування та схемні рішення побудови нейроелементів, що дозволяють покращити швидкодію та експлуатаційні характеристики нейроелементів, а також конструктивно-технологічні показники нейронних мереж на їх основі.

Методи дослідження базуються на застосуванні: системного аналізу для формулювання вимог до нейронних елементів, які є складовими системи – нейронної мережі; методів аналізу та синтезу цифрових схем для розробки структурної організації та для побудови схем цифрових і логіко-часового нейроелементів; методів математичного моделювання для удосконалення математичних моделей нейроелементів; методів аналізу та синтезу електронних схем для розробки варіантів апаратної реалізації нейроелементів; теорії штучних нейронних мереж для розробки оптоелектронної імпульсної нейронної мережі; теорії планування експерименту для обробки даних експериментальних досліджень імпульсних нейроелементів; теорії ймовірностей і математичної статистики для оцінки адекватності математичної моделі нейроелемента на біспін-приладі.

Наукова новизна одержаних результатів:

1. Вперше запропоновано логіко-часову модель нейрона та його функціональну структуру, де використовується логіко-часове подання інформації та алгебраїчне підсумовування часових інтервалів із довільними моментами початку та закінчення, що дозволило зменшити апаратні витрати та розширити функціональні можливості нейроелементів.
2. Удосконалено структурну організацію та математичну модель багаторозрядного цифрового нейроелемента, в якому для прискорення операції додавання застосовано просторово-часове підсумовування за різницею зрізами, що дозволило підвищити середню швидкодію нейроелемента.
3. Удосконалено структурну організацію імпульсного нейроелемента, яка за рахунок введення роздільних фотоприймачів для збуджувальних і гальмівних сигналів і порогового пристрою з підвищеним вихідним струмом, дозволяє збільшити вихідну потужність (навантажувальну спроможність) імпульсних нейроелементів і будувати на їх основі оптоелектронні імпульсні нейронні мережі з покращеними конструктивно-технологічними показниками.
4. Удосконалено математичну модель імпульсного нейроелемента на біспін-приладі, в якій враховуються внутрішні параметри напівпровідникової біспін-структури, що дозволило підвищити її точність, достовірність та розширити область її використання для забезпечення потрібних параметрів нейроелементів на етапі проектування та виготовлення напівпровідникових чіпів, оцінено її адекватність.

Практичне значення одержаних результатів:

1. Розроблено структурно-функціональні та принципові схеми апаратної реалізації багаторозрядного цифрового нейроелемента підвищеної швидкодії, логіко-часового нейроелемента та оптоелектронного імпульсного нейроелемента на основі тиристора;
2. Розроблено структурно-функціональну схему апаратної реалізації оптоелектронної імпульсної нейронної мережі;

3. Отримано результати комп'ютерного моделювання багаторозрядного цифрового нейроелемента;
4. Отримано результати експериментальних досліджень запропонованих імпульсних нейроелементів на тиристорі та на біспін-приладі, визначено числові значення їх основних параметрів і характеристик, оцінено адекватність математичної моделі імпульсного нейроелемента на біспін-приладі, використовуючи дані експериментальних досліджень;
5. Оцінено можливості апаратної (конструктивно-технологічної) реалізації імпульсних нейронних мереж з великою кількістю елементів на основі запропонованих нейроелементів на тиристорі та біспін-приладі.

Окремі практичні результати дисертаційних досліджень (програмне забезпечення моделювання нейронної мережі при розпізнаванні сигналів давачів) впроваджено на виробничій базі Жмеринкаводоканал в апаратурі для визначення місця пошкодження підземних трубопроводів (акт від 29 березня 2011р), а теоретичні положення роботи впроваджено у навчальний процес кафедри КН (комп'ютерних наук) ВНТУ у матеріалах лекцій з дисципліни „Основи теорії штучних нейронних мереж” та при проведенні лабораторних робіт з дисципліни „Нейрокомп'ютери” (акт від 22 вересня 2011р).

Особистий внесок здобувача. Усі основні результати дисертаційної роботи отримані автором особисто. У основних роботах, що опубліковані в співавторстві, здобувачеві належить: у роботах [1, 10-16] удосконалено структурну організацію та математичну модель багаторозрядного цифрового нейроелемента [1, 14-16], а також структурну організацію складових частин [10-13] нейроелемента, у тому числі конвеєрного підсумовуючого пристрою; у роботах [1, 5] вперше запропоновано логіко-часову модель нейрона та структурну організацію логіко-часового нейроелемента; у роботі [2] удосконалено математичну модель імпульсного нейроелемента на біспін-приладі, в якій враховуються внутрішні параметри напівпровідникової біспін-структури; у роботі [3] проведено аналіз відомих нейроелементів і сформульовано шляхи їх вдосконалення; у роботах [4, 7] розроблено схему компактної апаратної реалізації оптоелектронної імпульсної нейронної мережі; у роботі [17] удосконалено структурну організацію імпульсного нейроелемента та запропоновано схему пристрою для моделювання нейрона (нейроелемента) на тиристорі, у роботі [6] проаналізовано результати експериментальних досліджень імпульсних нейроелементів.

Апробація результатів дисертації. Результати досліджень, що включені до дисертації, оприлюднені на таких конференціях: на XXXV-XXXIX науково - технічних конференціях професорсько - викладацького складу, співробітників і студентів ВНТУ за участю інженерно - технічних працівників підприємств міста Вінниці і області (м. Вінниця, 2006 - 2010 р. р.); XIII Міжнародній науково-технічній конференції з автоматичного управління (Автоматика-2006), м. Вінниця; III Міжнародній конференції з оптико-електронних інформаційних технологій «PHOTONICS-ODS 2005», м. Вінниця; Всеукраїнській студентській науково-технічній конференції «Інформатика – 2007», м. Севастополь; Міжнародній науковій конференції «Інтелектуальні системи прийняття рішень та проблеми обчислювального інтелекту» (ISDMCI'2009), м. Євпаторія; XII Всеросійській науково-технічній конференції «Нейроінформатика-2010», м. Москва; Міжнародній науковій конференції «Інтелектуальні системи прийняття рішень та проблеми обчислювального інтелекту» (ISDMCI'2010), м. Євпаторія; V Міжнародній конференції з оптико-електронних інформаційних технологій «PHOTONICS-ODS 2010», м. Вінниця.

Публікації. За темою дисертації опубліковано 24 наукових роботи, у тому числі 6 статей [1-6] у наукових фахових виданнях, 2 статті у наукових журналах [7, 8], 7 тез доповідей на конференціях [9] та 9 патентів [10-17] України.

Структура і обсяг дисертації. Дисертаційна робота складається зі вступу, чотирьох розділів, висновків, переліку використаних джерел і додатків. Загальний обсяг дисертації 182 сторінки, із яких основний зміст викладено на 148 сторінках і містить 54 рисунки та 21

таблиця. Перелік використаних джерел складається з 147 найменувань. Додатки містять схеми апаратної реалізації цифрового нейроелемента підвищеної швидкодії, лістинг програми комп'ютерного моделювання багаторозрядного цифрового нейроелемента підвищеної швидкодії та акти впровадження результатів роботи.

ОСНОВНИЙ ЗМІСТ РОБОТИ

У вступі обґрунтовано актуальність теми дисертації, зазначено зв'язок з науковими програмами, планами, темами, сформульовано мету та задачі, об'єкт та предмет дисертаційного дослідження, визначено його наукову новизну та практичне значення одержаних результатів, зазначено відомості про апробацію роботи, впровадження результатів та публікації.

У першому розділі проведено класифікацію відомих нейроелементів за різними критеріями, розглянуті типові види нейронних елементів з різною формою подання інформації, проаналізовано різні види елементної бази [3].

Проведено аналіз недоліків відомих нейроелементів (рис.1) і сформульовано задачі досліджень [3]: 1) підвищення швидкодії та розширення функціональних можливостей багаторозрядних цифрових нейроелементів; 2) зменшення апаратних витрат та збереження точності нейроелементів на цифровій елементній базі шляхом створення логіко-часової моделі нейрона та пристрою для її реалізації; 3) побудова найпростіших імпульсних нейроелементів з оптичними входами-виходами та підвищення їх навантажувальної спроможності з метою створення на їх основі оптоелектронних реалізацій нейронних мереж з великою кількістю елементів та покращеними масо-габаритними показниками.

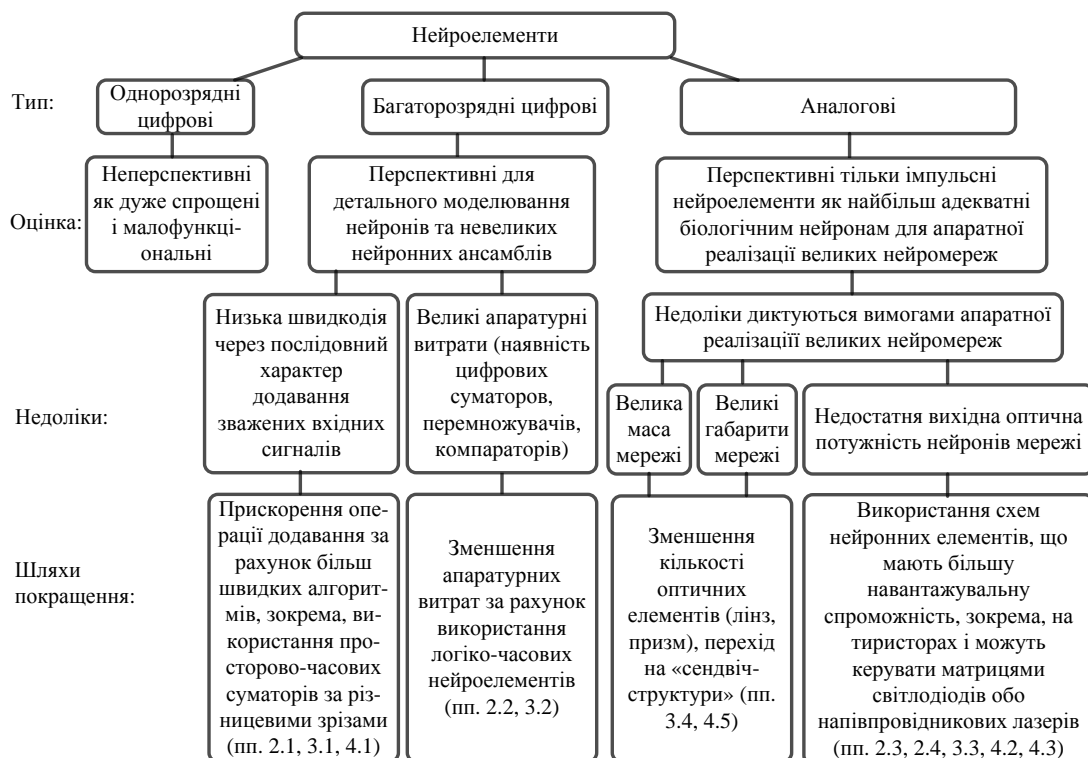


Рисунок 1 – Недоліки існуючих нейроелементів і шляхи їх покращення

У другому розділі удосконалено метод функціонування та математичну модель багаторозрядного цифрового нейроелемента (рис.2) з метою підвищення його швидкодії [1, 14-16]. Метод функціонування нейроелемента має вид:

1. Номер етапу оброблення $j := 0$, сума $S := 0$, вихідний сигнал нейроелемента $Y := 0$.

2. $j := j + 1$. Визначається загальна значуща частина всіх доданків на поточному j -му етапі: $q_j = \min\{a_{i,j-1}\}^n, j = \overline{1, N}$, де $a_{i,0}$ – i -й доданок перед початком процесу додавання, тобто $a_{i,0} = x_i w_i$,

3. Перевіряється умова $q_j = 0$. Якщо вона виконується, то процес підсумовування припиняється. У протилежному випадку виділяється різницевий зріз A_j , тобто сукупність величин різниці всіх доданків j -го етапу з їхньою загальною частиною q_j , тобто: $A_j = \{a_{i,j}\}^n = \{a_{i,j-1} - q_j\}^n$. У подальшому отриманий різницевий зріз A_j є вхідною множиною доданків для наступного $(j+1)$ -го етапу.

4. Формується часткова сума S_j як кратне загальної частини q_j , де кратність d_j визначається кількістю додатних доданків $\{a_{i,j}\}^n$ j -го етапу: $S_j = q_j d_j$.

5. Здійснюється накопичення часткових сум S_j за формулою $S := S + S_j$.

6. Якщо виконується умова $S \geq \Pi$ (де Π – поріг), то вихідний сигнал нейроелемента $Y := 1$, інакше $Y := 0$.

7. Повернення на крок 2.

Також удосконалено функціональну структуру багаторозрядного цифрового нейроелемента (рис.2). Було змінено структурну організацію суматора (рис.3) з урахуванням просторово-часового додавання за різницевими зрізами [1, 14-16].

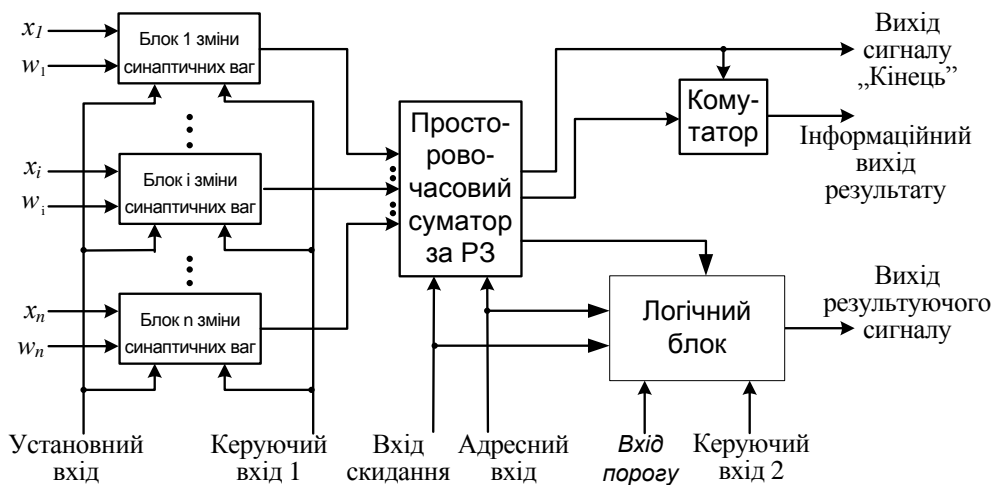


Рисунок 2 – Структурна схема багаторозрядного цифрового нейроелемента підвищеної швидкодії з просторово-часовим суматором

Нейроелемент підвищеної швидкодії працює у трьох режимах: формального нейрона, скалярного добутку векторів та цифрового інтегратора. Суть роботи суматора (рис. 3) полягає в тому, що порогове оброблення n чисел (вхідних сигналів нейроелемента) зводиться до обчислення і підсумовування N часткових сум, де N – кількість різноманітних вхідних величин a_i , порівняння цих сум з порогом T і формування вихідного сигналу вигляду

$$Y = \begin{cases} 1, \text{ якщо } S = \sum_{i=1}^n a_i = \sum_{j=1}^N q_j d_j \geq T; \\ 0 \text{ у протилежному випадку,} \end{cases} \quad (1)$$

де Y – вихідний сигнал пристрою, q_j – загальна значуща частина доданків (мінімальний елемент) j -го етапу, d_j – кратність загальної частини q_j на j -му етапі, T – значення порогу оброблення, j – номер етапу оброблення.

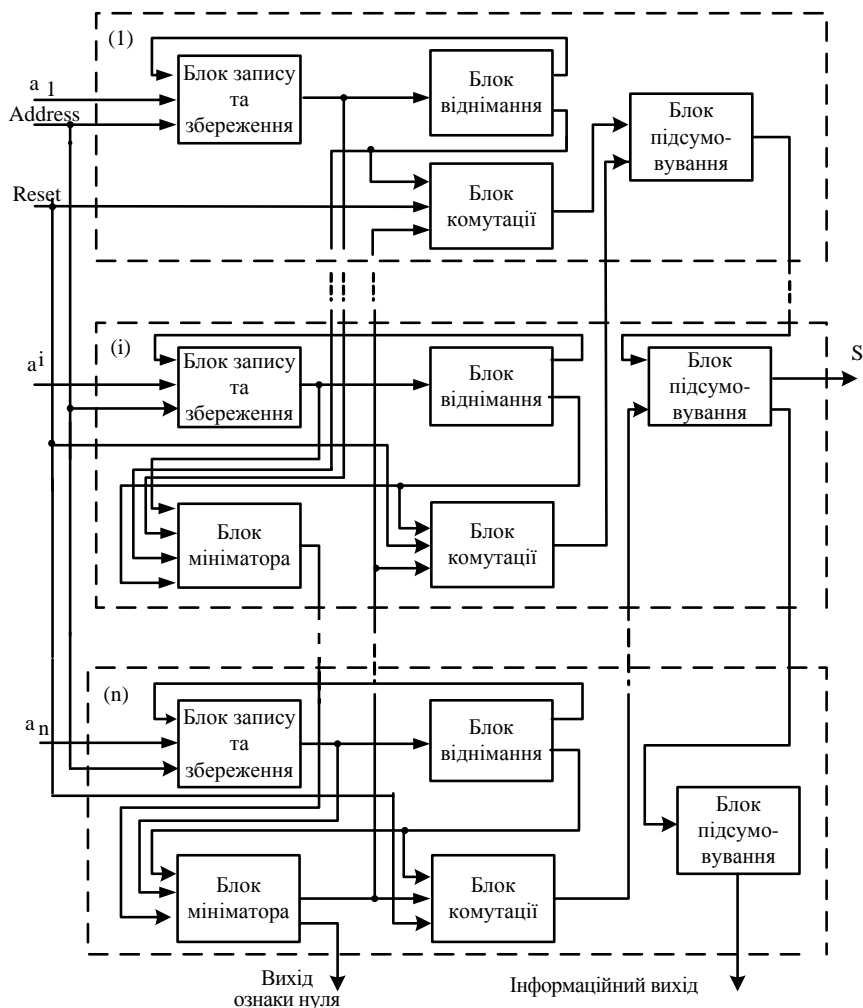


Рисунок 3 – Структурна схема просторово-часового суматора

За рахунок того, що даний просторово-часовий суматор працює за методом різницевих зрізів, задіяно всі n операндів, що значно збільшує паралелізм оброблення. Час підсумовування має нефіксоване (нестале) значення та залежить від кількості входів нейроелемента і кількості однакових значень вхідних сигналів. Кількість циклів оброблення визначається за формулою

$$N = n - \sum_{r=1}^R (m_r - 1), \quad (2)$$

де n – кількість входів нейроелемента; R - кількість груп з кількістю m_r однакових значень вхідних сигналів; m_r, R - випадкові величини. Крім цього, запропонований нейроелемент функціонально ближчий до роботи біологічного нейрона, оскільки час його спрацьовування залежить від «сили» загального сигналу подразнення (залежність «сила-тривалість»).

Також розроблено дві модифікації нейроелемента підвищеної швидкодії з просторово-часовим суматором: 1) за рахунок об'єднання суматора і логічного блоку, що дозволило спростити структурну схему пристрою; 2) за рахунок введення елемента нерівнозначності, що дозволило враховувати функцію активації при роботі пристрою у режимі формального нейрона.

Запропоновані багаторозрядні цифрові нейроелементи мають високу точність, широкі

функціональні можливості, але їх недоліком є великі апаратні витрати. Через це також було запропоновано логіко-часову модель нейрона (рис.4) [1, 5], яка за рахунок використання логіко-часового кодування міжнейронних сигналів тривалостями часових інтервалів має точність на рівні цифрових нейроелементів, але значно менші апаратні витрати. Логіко-часова модель нейрона (рис.4) містить суматор-віднімач часових інтервалів (паралельний), який накопичує (інтегрує) суму часових інтервалів, що надходять на збуджувальні входи, з урахуванням одночасного віднімання суми часових інтервалів, що надходять на гальмівні входи:

$$S = \int_{t_0}^T \left(\sum_{i=1}^k x_i(t) - \sum_{j=k+1}^n x_j(t) \right) dt, \quad (3)$$

де t_0 – початок поточного періоду роботи пристрою, T – тривалість періоду роботи пристрою, k – кількість збуджувальних входних часових інтервалів $x_i(t)$ ($i=1\dots k$), $(n-k)$ – кількість гальмівних входних часових інтервалів $x_j(t)$ ($j=(k+1)\dots n$). На виході суматора-віднімача часових інтервалів отримується двійковий код числа $[S/\Delta t]_2$, де S знаходиться по (3), який потрапляє на вхід порогового пристрою з входом задання порогу. Як пороговий пристрій може використовуватися звичайний цифровий компаратор. Вихідний сигнал порогового пристрою змінюється з «нуля» на «одиницю» в момент t_0+t_y досягнення сумою часових інтервалів порогового значення. Момент часу t_y знаходиться як корінь такого рівняння

$$\int_{t_0}^{t_y} \left(\sum_{i=1}^k x_i(t) - \sum_{j=k+1}^n x_j(t) \right) dt = \Pi, \quad (4)$$

де Π – поріг спрацьовування нейрону. Цей одиничний сигнал $h(t_0+t_y)$ встановлює RS-тригер в «одиницю» - початок вихідного часового інтервалу $y(t)$ нейрона, а сигнал «Строб» скидає потім RS-тригер у нуль – кінець вихідного часового інтервалу нейрона. Період сигналу «Строб» задає тривалість T періоду роботи логіко-часової нейронної мережі. Тривалість $T_{\text{вих}}$ вихідного часового інтервалу $y(t)$ нейрона визначається за формулою $T_{\text{вих}} = T - t_y$, де t_y знаходиться з (4). Тривалість періоду T роботи пристрою визначається максимальним значенням сигналу збудження (нехай $\max(x_i(t))=2^m$) та максимальною затримкою Δt сигналу в логічній схемі суматора-віднімача (максимальна затримка Δt у свою чергу залежить від кількості входів n):

$$T = 2^m \cdot \Delta t. \quad (5)$$

Як відомо, у біологічних нейронах інформація подається у частотно-імпульсній формі, а не як у багаторозрядних цифрових нейроелементах - двійковими кодами і не як у логіко-часових нейроелементах - тривалістю часових інтервалів. Тому у другому розділі також було вдосконалено структурно-функціональну модель імпульсного нейроелемента (рис.5) [2, 4, 6, 17], яка виконує більшість функцій біологічного нейрона, має оптичні входи, виходи та характеризується підвищеною вихідною потужністю (навантажувальною спроможністю), що дозволяє будувати на її основі оптоелектронні нейронні мережі з покращеними конструктивно-технологічними показниками.

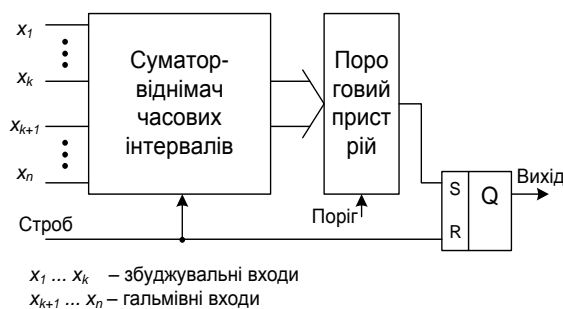


Рисунок 4 – Структурна схема логіко-часової моделі нейрона

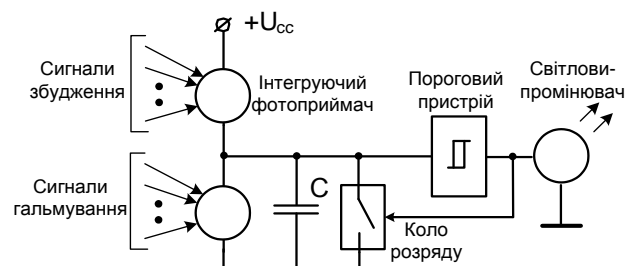


Рисунок 5 – Структурна схема реалізації імпульсної моделі нейрона

Пороговий пристрій може бути реалізований на різних елементах. Це можуть бути напівпровідникові прилади з ділянкою від’ємного опору на ВАХ: тиристори, тунельні діоди, одноперехідні транзистори, біспін-прилади; напівпровідникові прилади з пороговими властивостями: лавинний транзистор, стабілітрон; порогові схеми на біполярних або МОН-транзисторах зі зворотними зв’язками. У 3-му розділі пропонується реалізація імпульсної моделі нейрона з пороговим пристроєм на тиристорі [17] та біспін-приладі [2].

Як показали експериментальні дослідження схеми нейроелемента на тиристорі (розділ 4) [6], вона має певні недоліки. Оскільки схема нейроелемента на біспін-приладі вільна від вказаних недоліків, то краще використовувати її, однак потрібно удосконалити її математичну модель по двох напрямках [2]:

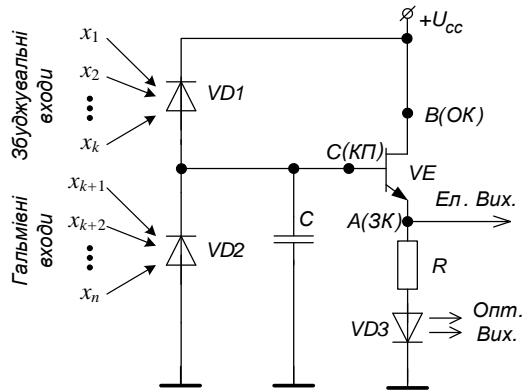


Рисунок 6 – Схема нейроелемента на основі біспін-приладу:

VE - біспін-прилад, ОК – омічний контакт, ЗК –запірний контакт, КП – контакт підкладки

Це важливо, оскільки передбачається інтегральна реалізація масиву штучних нейронів і необхідно на етапі виготовлення знати технологічні параметри напівпровідникової структури для досягнення заданих параметрів нейронів.

На основі математичної моделі біспін-приладу було розроблено математичну модель нейроелемента (рис.6) [2] для двох режимів пульсацій використовуваного біспін-приладу - вентильного і фотодіодного:

1) при **вентильному режимі роботи біспін-приладу** (що має місце при $U_{cc} < V_{прг}$) математична модель нейроелемента на біспін-приладі визначається такими співвідношеннями:

- мінімальна різниця оптичних потужностей збуджувальних та гальмівних входів, що фіксується пристроєм

$$(P_x)_{min} = \frac{I_0}{S_{FD} \times e} \left[\frac{m_2 kT \times N_D \times W(U_{cc})}{q^2 R_K \times h_{21E} \times S_1 \times n_i^2 \times D_p} \right]^{m_1} + \frac{m_2 \times kT}{S_{FD} \times q \times h_{21E} \times R_K}; \quad (6)$$

- максимально допустима різниця оптичних потужностей збуджувальних та гальмівних входів, що фіксується пристроєм

$$(P_x)_{max} = \frac{I_{Smin}}{S_{FD} \times h_{21E}}; \quad (7)$$

- частота вихідних імпульсів

1) додати залежності для визначення допустимого діапазону оптичних потужностей вхідних сигналів (на додачу до залежності для визначення частоти вихідних імпульсів як функції від вхідних сигналів); 2) формули моделі мають визначати залежність не від зовнішніх (експлуатаційних) параметрів біспін-приладу, а від внутрішніх параметрів біспін-структури (геометричні параметри шарів біспін-структури, концентрації домішок у напівпровідниках і т.п.).

$$f_{\text{вих}}(P_x) = \left[t_n \cdot \ln \left\{ \frac{[\Delta P(0) - \Delta P_{\text{стац.}}]}{\Delta P_{\text{мін}} - \Delta P_{\text{стац.}}} \right\} + \frac{S \sqrt{2\epsilon\epsilon_0 \cdot qN_D}}{S_{FD} \cdot P_x} \left[\sqrt{V_{03} + (U_{cc} - V_{CA\text{поч.}})} - \sqrt{V_{03}} \right] + \int_0^{V_{\text{пор.}}^+} \frac{S \sqrt{2\epsilon\epsilon_0 \cdot qN_D} \cdot dV}{\sqrt{2(V_{03} - V)} \cdot \left[S_{FD} P_x - I_0 \cdot \exp\left(\frac{qV}{m_2 \cdot kT}\right) \right]} \right]^{-1}, \quad (8)$$

де I_0 , m_2 - емпіричні константи; m_1 - фактор неідеальності прямої гілки ВАХ «транзисторної» частини $p+n$ -переходу (для інжекційного струму), D_p - коефіцієнт дифузії дірок у n -плівці; W - товщина «підтранзисторного» n -шару, не охопленого областю просторового заряду; h_{21E} - коефіцієнт посилення струму бази локального $n-p-n$ -транзистора біспін-структури R_K - опір розтікання колектора; S_1 - площа «транзисторної» частини $p+n$ -переходу; N_D - концентрація домішки в епітаксильній плівці, q - заряд електрона, n_i - концентрація електронів (дірок) у власному напівпровіднику, $I_{S \text{ min}}$ - мінімально можливий струм стоку насичення каналного фрагмента структури, $\Delta P(0)$ - початкова кількість дірок, що поступили в базу транзистора у момент включення структури, t_n - час життя електронів у p -базі транзистора, $V_{CA\text{поч.}}$ - початкове для фази замкнутого стану структури значення потенціалу підкладки, рівне, згідно експерименту, 1,3 В; $\epsilon\epsilon_0$ - діелектрична проникність (для кремнію - 1,05 пФ/см); V_{03} - контактна різниця потенціалів розподіленого $p-n$ -переходу; S - площа $p-n$ -переходу, S_{FD} - значення інтегральної чутливості фотодіода, U_{cc} - напруга живлення, $V_{\text{прг}}$ - порогова напруга (розділяє режими пульсацій струму - вентиляційний і фотодіодний).

2) при **фотодіодному режимі роботи біспін-приладу** (що має місце при $V_{\text{прг}} < U_{cc} < V_{\text{пред}}$) математична модель нейроелемента на біспін-приладі визначається такими співвідношеннями:

— мінімальна різниця оптичних потужностей збуджувальних та гальмівних входів, що фіксується пристроєм

$$(P_x)_{\text{мін}} = \frac{I_{\text{вкл.тиристор}} - I_{\text{звор}}(U_{cc} - V_{\text{прг}})}{S_{FD}}; \quad (9)$$

— максимально допустима різниця оптичних потужностей збуджувальних та гальмівних входів, що фіксується пристроєм

$$(P_x)_{\text{макс}} = \frac{I_{S\text{мін}}}{S_{FD} \times h_{21E}} - \frac{I_{\text{звор}}(U_{cc} - V_{\text{прг}})}{S_{FD}}; \quad (10)$$

— частота вихідних імпульсів:

$$f_{\text{вих}}(P_x) = \left[t_n \cdot \ln \left\{ \frac{[\Delta P(0) - \Delta P_{\text{стац.}}]}{\Delta P_{\text{мін}} - \Delta P_{\text{стац.}}} \right\} + \frac{S \sqrt{2\epsilon\epsilon_0 \cdot qN_D}}{S_{FD} P_x} \times \left[\sqrt{V_{03} + (U_{cc} - V_{CA\text{поч.}})} - \sqrt{V_{03} + (U_{cc} - V_{\text{прг}})} \right] \right]^{-1}, \quad (11)$$

де $I_{\text{вкл.тиристор}}$ - струм включення локальної тиристорної структури, $I_{\text{звор}}$ - зворотний струм подовженого $p-n$ -переходу.

У третьому розділі розроблено варіанти апаратної реалізації нейроелементів трьох типів, запропонованих у попередньому розділі.

Для багаторозрядного цифрового нейроелемента підвищеної швидкодії було запропоновано апаратну реалізацію на елементній базі ПЛІС. Розроблено структурно-функціональні та принципові схеми багаторозрядного цифрового нейроелемента [14-16], проаналізовано часові і апаратні витрати його базового блоку - просторово-часового суматора. Швидкодія цього нейроелемента за рахунок паралельної порогової обробки в суматорі збільшується в середньому в 2 рази порівняно з відомими пристроями.

Також у третьому розділі розроблено варіант апаратної реалізації логіко-часового нейроелемента (рис.7) [5] на цифровій елементній базі, проаналізовано його швидкодію.

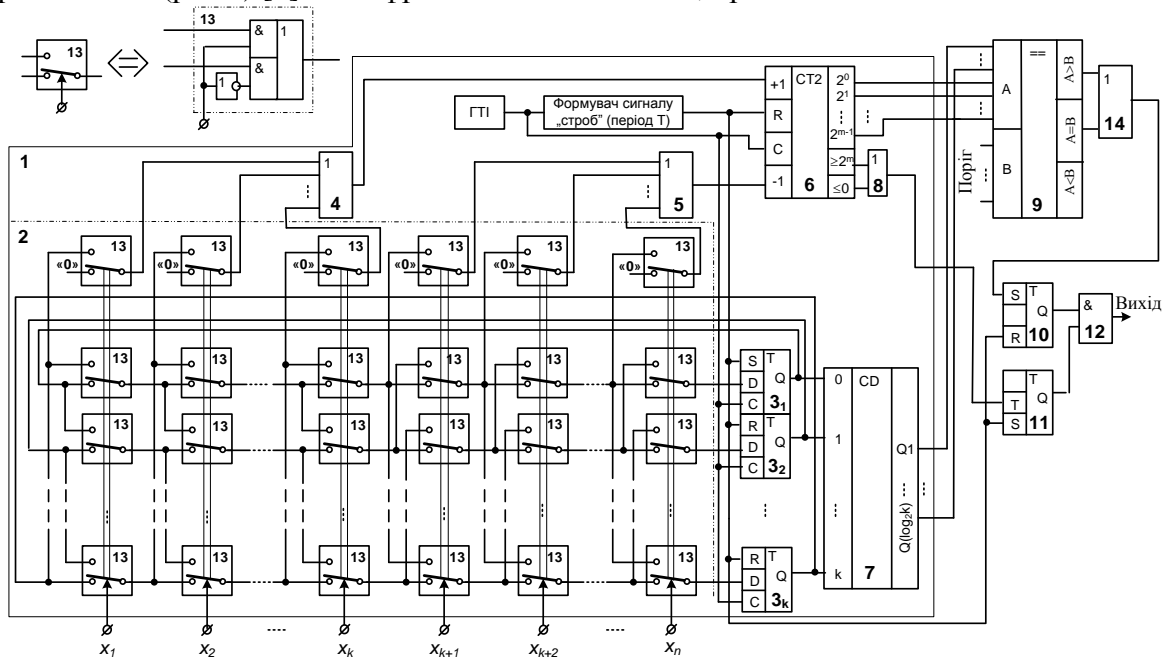


Рисунок 7 – Схема логіко-часового нейроелемента

Тривалість періоду T роботи нейроелемента визначається з урахуванням кількості входів N , максимального значення сигналу збудження (нехай $\max(x_i(t))=2^m$) та тривалості затримки τ на одному логічному комутаторі схеми суматора-віднімача часових інтервалів та D-тригері (2τ)

$$T = 2^m \cdot (n + 2) \cdot \tau . \quad (12)$$

Наприклад, при $n = 100$, $2^m = 2^4$ і $\tau = 5$ нс $T = 8,16$ мкс.

Запропоновано схему апаратної реалізації імпульсної моделі нейрона на тиристорі (рис.8) [9, 17], тому що тиристор може керувати (перемикати) великими струмами. Завдяки тому, що тиристор може перемикати великі струми, як світловипромінювач VD3 може використовуватись кілька паралельно з'єднаних світлодіодів або напівпровідникових лазерів.

Це дає змогу навантажувати нейроелемент на цілий рядок або стовпчик матриці світлодіодів або напівпровідникових лазерів, що спрощує структуру побудови великих нейронних мереж, де один нейрон повинен передавати свій вихідний сигнал на всі інші нейрони. Наявність у запропонованому нейроелементі крім збуджувальних також і гальмівних входів підвищує адекватність нейроелемента своєму біологічному прототипу та дозволяє організувати нейронні мережі як з додатними, так і з від'ємними коефіцієнтами синаптичних зв'язків (що розширює функціональні можливості).

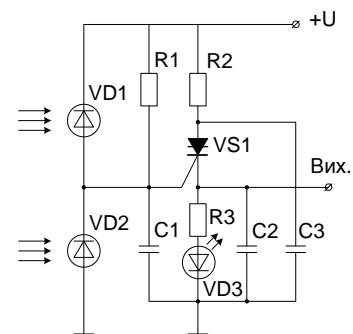


Рисунок 8 – Нейроелемент на тиристорі

Покращити параметри цього нейроелемента можна шляхом застосування нового типу тиристорів – тиристорів з польовим управлінням, в яких для комутації струму використовується пара МОН-транзисторів. Тиристори з польовим управлінням мають більшу швидкодію (300 нс), керуються набагато меншими струмами, мають мале пряме падіння напруги у відкритому стані ($\sim 1,1$ В).

Як показали експериментальні дослідження [6], нейроелемент на тиристорі має певні недоліки. Оскільки схема нейроелемента на біспін-приладі (рис.6) вільна від цих недоліків, то саме її варто обирати для реалізації імпульсних нейронних мереж. Крім того, як показали експерименти [6], нейроелемент на біспін-приладі має більш високочастотний діапазон вихідних імпульсів, тобто є більш швидкодіючим, ніж нейроелемент на тиристорі. Єдиний мінус нейроелемента на біспін-приладі – це те, що біспін не призначений для навантаження на нього великих струмів (як тиристор), але необхідну навантажувальну спроможність можна досягти, під'єднавши до виходу біспін-приладу потужний біполярний чи польовий транзистор. А ще краще використовувати так звані біполярні транзистори з ізольованим затвором - БТІЗ (Insulated Gate Bipolar Transistor - IGBT). IGBT-прилад являє собою біполярний *p-n-p*-транзистор, що керується від низьковольтного MOSFET-транзистору з індукованим каналом.

Запропоновано схему апаратної реалізації імпульсної нейронної мережі (рис.9) [4, 7] на основі розроблених імпульсних нейроелементів та оптоелектронної елементної бази у вигляді «сендвіч-структури», що передбачає організацію міжнейронних зв'язків оптичними сигналами з використанням оптично-керованих транспарантів з пам'яттю, яка відрізняється від відомих реалізацій кращими конструктивно-технологічними та масо-габаритними показниками.

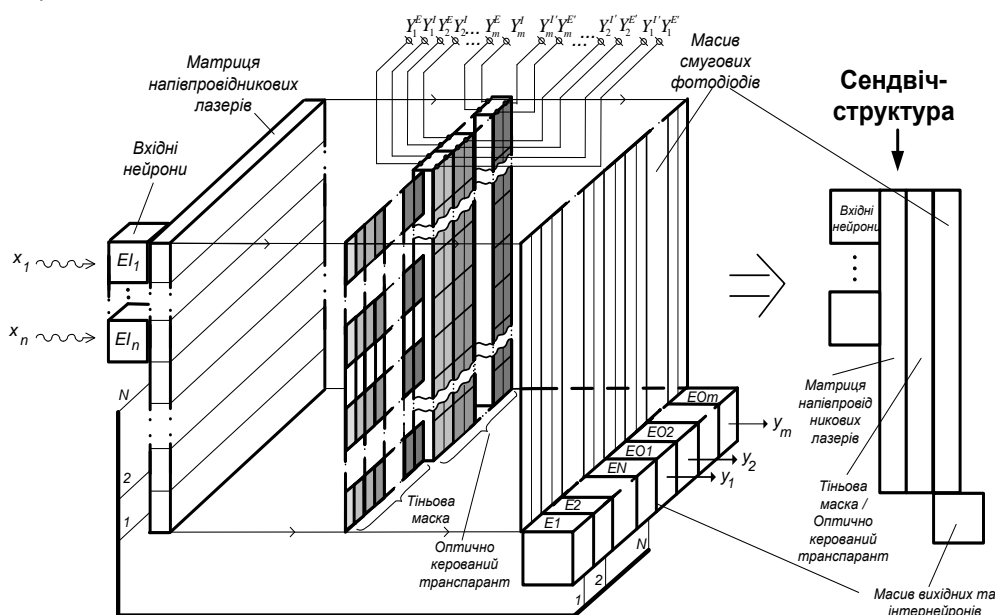


Рисунок 9 – Структура імпульсної нейронної мережі на основі оптоелектронної елементної бази

Проведено аналіз і порівняння параметрів запропонованих нейроелементів (табл.1).

Таблиця 1 – Параметри відомих та запропонованих нейроелементів

Назва параметру	Аналог багаторозрядного цифрового нейроел.	Багаторозрядний цифровий нейроелемент підвищеної швидкодії	Логіко-часовий нейроелемент	Імпульсний нейроелемент на тиристорі	Імпульсний нейроелемент на біспін-приладі
Швидкодія	$T = n \cdot \Delta t$ При $n=100$, $\Delta t=110$ нс $T=11$ мкс	$T = (n/2) \cdot \Delta t$ (у середньому) При $n=100$, $\Delta t=110$ нс $T=5,5$ мкс	$T = 2^m \cdot (n+2) \cdot \tau$ При $2^m=2^4$ і $\tau=5$ нс $T \approx 8,16$ мкс	200 мкс (середина частотного діапазону 0...10 кГц)	4 мкс (середина частотного діапазону 0...500 кГц)
Апаратна складність (по Квайну)	Аналогічна БРЦ нейроел-ту підвищ.	$m(170n + 189)$ 68756 (при $m=4$, $n=100$)	$4n^2 + 3ln + 40,5m + 78$ 43340 (при $m=4$, $n=100$)	110	110

	швидкодії				
Точність	цифрова	цифрова	цифрова	аналогова	аналогова
залежність сила- тривалість	немає	є	є	є	є

Розробники нейромережевих пристроїв можуть обрати за табл.1 такий варіант нейроелемента, який більше підходить для їхніх задач. Так, у випадку потреби в невеликих нейронних мережах, коли потрібна висока точність моделювання, а коштів вистачає на дешеву традиційну елементну базу ПЛІС, то краще використовувати багаторозрядний цифровий нейроелемент підвищеної швидкодії [14-16]. Коли ж потрібні нейронні мережі середньої величини, середньої точності моделювання та середньої швидкодії, то кращим вибором буде логіко-часовий нейроелемент (ЛЧН) [5] на дешевій традиційній елементній базі ПЛІС. При реалізації ЛЧН на інтегрально-оптичній елементній базі знадобиться більше коштів, але і швидкодія при цьому суттєво зростає. У випадку побудови великих нейронних мереж, коли важливу роль відіграє мінімізація апаратних витрат і не вимагається висока точність моделювання, то правильним вибором будуть імпульсні нейроелементи на тиристорі [9, 17] або біспін-приладі [2].

У четвертому розділі наведено результати комп'ютерного моделювання роботи багаторозрядного цифрового нейроелемента підвищеної швидкодії, які підтвердили правильність його функціонування.

Також наведено результати експериментальних досліджень [6] запропонованого в дисертації імпульсного нейроелемента на тиристорі [9, 17]. Форма вихідних імпульсів нейроелемента на тиристорі представлена на рис. 10а.

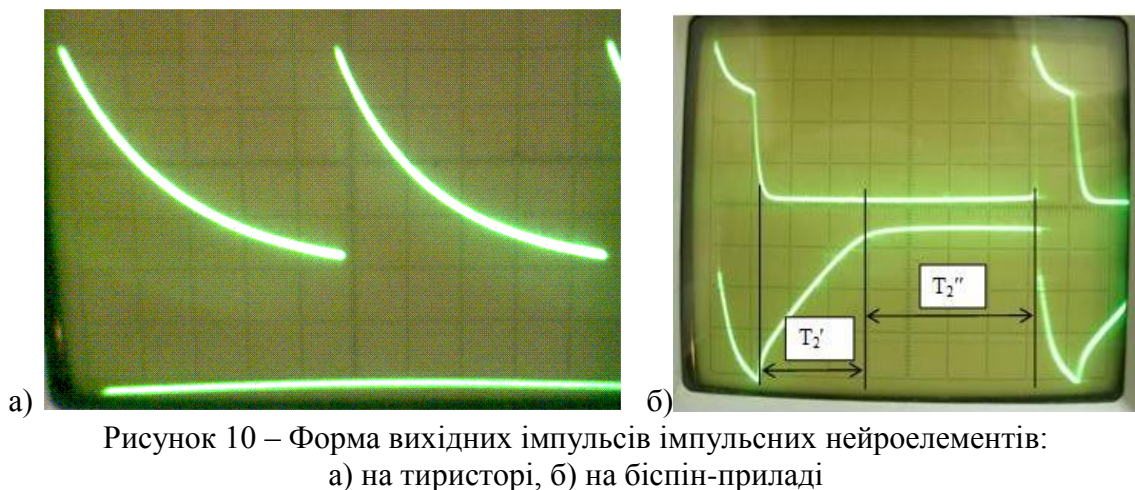


Рисунок 10 – Форма вихідних імпульсів імпульсних нейроелементів:
а) на тиристорі, б) на біспін-приладі

Основні технічні параметри і характеристики запропонованого нейроелемента на тиристорі зведено до табл. 2. Експериментальні дослідження виявили деякі недоліки цього нейроелемента: 1) вихідні імпульси мають затягнутий задній фронт, що відрізняє форму імпульсів нейроелемента на тиристорі від форми імпульсів біологічного нейрона, 2) суттєва нелінійність передатної характеристики, особливо при великих значеннях сигналу збудження, причому похідна передатної характеристики зростає, хоча краще б вона зменшувалась (це більше відповідало б такій властивості нейрона як аккомодация), 3) відносно великі комутаційні втрати через наявність резистора R_2 (див. рис. 8) та відносно великі струми закритого тиристора при струмах керуючого електрода, близьких до порогового, 4) хоча діапазон вихідних частот нейроелемента на тиристорі (0...10 кГц) ширший, ніж у біологічних нейронів (0...2 кГц), все-одно, через великий час вимикання тиристорів, слід реалізовувати імпульсні нейроелементи по структурно-функціональній моделі згідно рис. 5 на більш швидкодіючих напівпровідникових приладах з пороговими властивостями.

Крім цього, наведено результати експериментальних досліджень [6] імпульсного нейроелемента на біспін-приладі [2], форма вихідних імпульсів якого представлена на рис. 10б. Основні технічні параметри і характеристики нейроелемента на біспін-приладі зведено до табл. 2 для порівняння з параметрами нейроелемента на тиристорі. Як видно з табл. 2, нейроелемент на біспін-приладі виявився кращим за нейроелемент на тиристорі.

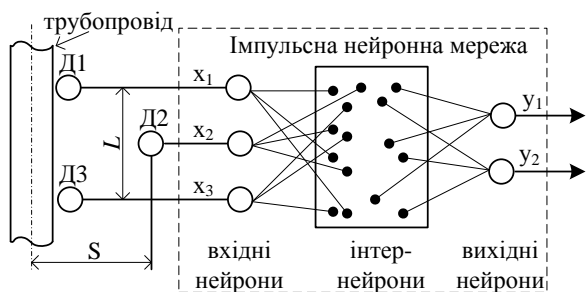
Таблиця 2 – Основні параметри імпульсних нейроелементів

Назва параметра	Позначення	Нейроелемент на біспін-приладі	Нейроелемент на тиристорі
Діапазон вхідних оптичних потужностей [мВт]	$P_{min} \dots P_{max}$	0...1,6	0...20
Діапазон вихідних частот [кГц]	$f_{min} \dots f_{max}$	0...500	0...10
Тривалість переднього фронту вихідного імпульсу [мкс]	t_{01}	0,02...0,05	0,5
Тривалість заднього фронту вихідного імпульсу [мкс]	t_{10}	0,1...0,5	800
Тривалість вихідного імпульсу по рівню 0,5 [мкс]	τ	0,2...2	230...270
Питома споживана потужність [мкВт]	$P_{C \text{ пит}}$	10,3	360
Комутаційні втрати [мкВт]	ΔP_K	2,9	155
Складність однієї комірки [умовн. вузлів]	N_A	5	11 (з них 3 конденсатори)

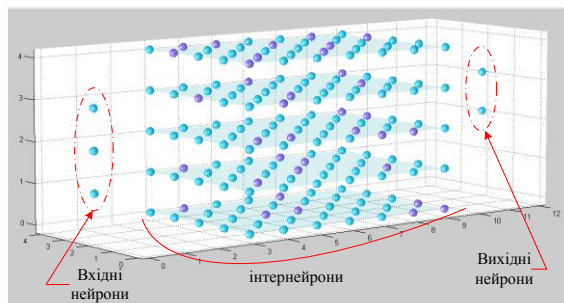
Було проведено порівняння результатів експериментальних досліджень нейроелемента на біспін-приладі з даними розрахунків за його математичною моделлю (6)-(11), що дозволило оцінити адекватність розробленої математичної моделі: розрахункові значення збігаються з експериментальними в діапазоні похибок 2,2...11 %, що, у середньому, знаходиться в межах похибки експерименту (5 %).

Оцінка конструктивно-технологічних параметрів оптоелектронних нейромереж показала, що при сучасному рівні розвитку технології на основі оптоелектронної елементної бази можна реалізувати імпульсні нейронні мережі (ІНМ) з кількістю нейронів біля 2000 [4]. Для реалізації ІНМ з більшою кількістю нейронів необхідно об'єднувати по декілька мікромереж з кількістю 2000 нейронів кожна за допомогою додаткових оптичних засобів.

На основі запропонованих нейроелементів була розроблена комп'ютерна нейромережева система для визначення витоків підземних трубопроводів. Схема установки представлена на рис. 11а.



а)



б)

Рисунок 11 – Система для виявлення витоків підземних трубопроводів: а) схема установки, б) комп'ютерна модель

На рис. 11а Д1...Д3 – акустичні давачі (геофони), $x_1...x_3$ – вхідні сигнали ІНМ, y_1, y_2 – вихідні сигнали ІНМ. Для комп'ютерного моделювання ІНМ використовувався пакет прикладних програм CSIM: A Neural Circuit SIMulator (Version 1.1) у складі MatLab. Систему було впроваджено в апаратурі для визначення місця пошкодження водогонів, про що складено акт впровадження.

ОСНОВНІ РЕЗУЛЬТАТИ РОБОТИ ТА ВИСНОВКИ

У дисертації вирішено важливу науково-прикладну задачу вдосконалення нейроелементів, яка полягає в збільшенні швидкодії багаторозрядних цифрових нейроелементів, зменшенні апаратних витрат логіко-часових нейроелементів, збільшенні вихідної потужності (навантажувальної спроможності) імпульсних нейроелементів, покращенні конструктивно-технологічних показників нейронних мереж, які можна будувати на запропонованих імпульсних нейроелементах, а саме - зменшення масо-габаритних показників апаратних реалізацій оптоелектронних нейромереж.

Основні наукові та практичні результати роботи полягають у такому:

1. Вперше запропоновано логіко-часову модель нейрона та функціональну структуру логіко-часового нейроелемента, де використовується логіко-часове представлення інформації та алгебраїчне підсумовування часових інтервалів із довільними моментами початку та закінчення, що дозволило зменшити апаратні витрати та розширити функціональні можливості нейроелементів.

2. Удосконалено структурну організацію та математичну модель багаторозрядного цифрового нейроелемента, в якому для прискорення операції додавання застосовано просторово-часове підсумовування за різницею зрізами, що дозволило підвищити середню швидкість нейроелемента.

3. Удосконалено структурну організацію імпульсного нейроелемента, яка за рахунок введення роздільних фотоприймачів для збуджувальних та гальмівних сигналів та порогового пристрою з підвищеним вихідним струмом, дозволяє збільшити вихідну потужність (навантажувальну спроможність) імпульсних нейроелементів і будувати на їх основі оптоелектронні імпульсні нейронні мережі з покращеними конструктивно-технологічними показниками.

4. Удосконалено математичну модель імпульсного нейроелемента на біспін-приладі, в якій враховуються внутрішні параметри біспін-структури, що дозволило підвищити її точність, достовірність та розширити область використання для забезпечення заданих параметрів нейроелементів на етапі проектування та виготовлення напівпровідникових чіпів.

5. Розроблено структурно-функціональні схеми багаторозрядного цифрового нейроелемента підвищеної швидкодії, логіко-часового нейроелемента, оптоелектронних імпульсних нейроелементів на тиристорі та біспін-приладі.

6. Розроблено структурно-функціональну схему оптоелектронної імпульсної нейронної мережі.

7. Отримано результати комп'ютерного моделювання багаторозрядного цифрового нейроелемента.

8. Отримано результати експериментальних досліджень запропонованих нейроелементів на тиристорі та біспін-приладі, оцінено адекватність математичної моделі імпульсного нейроелемента на біспін-приладі, використовуючи дані експериментальних досліджень.

9. Оцінено можливості апаратної реалізації в інтегральному вигляді нейронних мереж з великою кількістю елементів на основі запропонованих нейроелементів на тиристорі та біспін-приладі.

Результати роботи можна використовувати в подальших дослідженнях для побудови функціональних вузлів нейрокомп'ютерів.

СПИСОК ОПУБЛІКОВАНИХ ПРАЦЬ ЗА ТЕМОЮ ДИСЕРТАЦІЇ

1. Мороз І. В.* Моделі нейронних елементів логіко-часового типу / В. П. Кожем'яко, Т. Б. Мартинюк, І. В. Мороз, А. А. Яровий // Оптико-електронні інформаційно-енергетичні технології. – 2007. – №14. – С.63-71. – ISSN 1681-789.
 2. Бокоцей І. В. Математична модель імпульсного нейроелемента на біспін-приладі / О. К. Колесницький, І. В. Бокоцей // Вісник Хмельницького національного університету. – 2011. – №5. – С.141-149.
- *Мороз І. В. вважати Бокоцей І. В. у зв'язку з одруженням.*
3. Бокоцей І. В. Пристрої для моделювання нейрона. Аналітичний огляд винаходів та патентів / О. К. Колесницький, І. В. Бокоцей, С. С. Яремчук // Вимірювальна та обчислювальна техніка в технологічних процесах. – 2010. – №2. – С.23-31. – ISSN 2219-9365.
 4. Бокоцей І. В. Компактна оптоелектронна реалізація імпульсної нейронної мережі / О. К. Колесницький, І. В. Бокоцей // Оптико-електронні інформаційно-енергетичні технології. – 2010. – №2. – С.54-62. – ISSN 1681-7893.
 5. Бокоцей І. В. Апаратна реалізація логіко-часового нейроелемента / О. К. Колесницький, В. П. Кожем'яко, І. В. Бокоцей, І. В. Рябчук // Оптико-електронні інформаційно-енергетичні технології. – 2011. – №2. – С.65-73. – ISSN 1681-7893.
 6. Бокоцей І. В. Експериментальні дослідження імпульсного нейроелемента на тиристорі / О. К. Колесницький, С. М. Павлов, І. В. Бокоцей, Г. О. Колесницька // Інформаційні технології та комп'ютерна інженерія. – 2011. – №3. – С.31-38. – ISSN 1999-9941.
 7. Bokotsey I. V. Optoelectronic Implementation of Pulsed Neurons and Neural Networks Using Bispin-Devices / О. К. Kolesnytskyj, I. V. Bokotsey, S. S. Yaremchuk // Optical Memory & Neural Networks (Information Optics). – 2010. – Vol.19. – №2. – P.154–165. – ISSN 1060-992X.
 8. Мороз І. В. Особливості моделі формального нейрона у базисі різницевих зрізів / Т. Б. Мартинюк, І. В. Мороз, О. В. Кирилко // Матеріали XIII Міжнародної науково-технічної конференції з автоматичного управління (Автоматика-2006). – Вінниця, 2006. – С.452-461. – ISBN 978-966-641-210-5.
 9. Бокоцей І. В. Пристрій для моделювання нейрона на тиристорі / І. В. Бокоцей // V Міжнародна конференція з оптико-електронних інформаційних технологій “PHOTONICS-ODS 2010” : Тези доп. – Вінниця, 2010. – С. 66. – ISBN 978-966-641-378-2.
 10. Патент 7269 Україна, МПК G 06 F 7/50. Конвеєрний підсумовуючий пристрій / Мартинюк Т. Б., Балашов К. А., Мороз І. В., Расенко Р. А.; заявник і власник патенту Вінницьк. нац. технічн. ун-т – № 20041109358; заявлено 15.11.04; опубл. 15.06.05, Бюл.№6.
 11. Патент 10089 Україна, МПК G 06 F 7/50. Конвеєрний підсумовуючий пристрій / Мартинюк Т. Б., Кожем'яко А. В., Балашов К. А., Мороз І. В.; заявник і власник патенту Вінницьк. нац. технічн. ун-т – № 20041109356; заявлено 15.11.04; опубл. 15.11.05, Бюл.№11.
 12. Патент 7265 Україна, МПК G 06 F 7/50. Конвеєрний пристрій / Мартинюк Т. Б., Вербицький І. А., Фофанова Н. В., Мороз І. В.; заявник і власник патенту Вінницьк. нац. технічн. ун-т – № 20041109338; заявлено 15.11.04; опубл. 17.02.05, Бюл.№6.
 13. Патент 28540 Україна, МПК G 06 F 7/50. Конвеєрний пристрій / Кожем'яко В. П., Онищенко В. К., Мартинюк Т. Б., Мороз І. В., Чечельницький О. І.; заявник і власник патенту Вінницьк. нац. технічн. ун-т – № 200709465; заявлено 20.08.07; опубл. 10.12.07, Бюл.№20.
 14. Патент 27751 Україна, МПК G 06 F 7/50. Пристрій для моделювання нейрона / В. П. Кожем'яко, Т. Б. Мартинюк, А. В. Кожем'яко, І. В. Мороз; заявник і власник патенту Вінницьк. нац. технічн. ун-т – № u200708023; заявлено 16.07.07; опубл. 12.11.07, Бюл.№18.

15. Патент 34466 Україна, МПК G 06 F 7/50. Пристрій для моделювання нейрона / В. П. Кожем'яко, Т. Б. Мартинюк, О. К. Колесницький, І. В. Мороз, О. І. Чечельницький, заявник і власник патенту Вінницьк. нац. технічн. ун-т – № u200803614; заявлено 21.03.08; опубл. 11.08.08, Бюл.№15.
16. Патент 38491 Україна, МПК G 06 F 7/50. Пристрій для моделювання нейрона / Т. Б. Мартинюк, Л. М. Куперштейн, І. В. Мороз, О. І. Чечельницький, заявник і власник патенту Вінницьк. нац. технічн. ун-т – № 200810096; заявлено 04.08.08; опубл. 12.01.09, Бюл.№15.
17. Патент 55921 Україна, МПК G 06 G 7/00. Пристрій для моделювання нейрона / О. К. Колесницький, І. В. Бокоцей, С. М. Павлов, Г. О. Колесницька, заявник і власник патенту Вінницьк. нац. технічн. ун-т – № 201008531; заявлено 08.07.09; опубл. 27.12.10, Бюл.№24.

АНОТАЦІЯ

Бокоцей І. В. Цифрові та імпульсні нейроелементи для образних нейрокомп'ютерів. – На правах рукопису.

Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 – комп'ютерні системи та компоненти. – Вінницький національний технічний університет, Вінниця, 2012.

Дисертацію присвячено розробці та дослідженню нейроелементів, тобто компонентів комп'ютерної техніки, що виконують функції перетворення інформації, властиві біологічному нейрону.

У дисертації вирішено важливу науково-прикладну задачу вдосконалення нейроелементів, яка полягає в збільшенні швидкодії багаторозрядних цифрових нейроелементів; зменшенні апаратних витрат логіко-часових нейроелементів; збільшенні вихідної потужності (навантажувальної спроможності) імпульсних нейроелементів; покращенні конструктивно-технологічних показників нейронних мереж, які можна будувати на запропонованих імпульсних нейроелементах, а саме - зменшення масо-габаритних показників апаратних реалізацій оптоелектронних нейромереж. Наведено удосконалені структурні організації та математичні моделі цифрових, логіко-часових та імпульсних нейроелементів. Практична цінність роботи полягає в тому, що запропоновано схемотехнічні рішення реалізації нейроелементів та оптоелектронних нейронних мереж на їх основі, проведено комп'ютерне моделювання та експериментальні дослідження нейроелементів.

Результати роботи можна використовувати в подальших дослідженнях для побудови функціональних вузлів нейрокомп'ютерів.

Ключові слова: нейроелемент, нейронна мережа, апаратна реалізація, нейрокомп'ютер, біспін-прилад, оптоелектроніка.

АННОТАЦИЯ

Бокоцей И. В. Цифровые и импульсные нейроэлементы для образных нейрокомпьютеров. – На правах рукописи.

Диссертация на соискание ученой степени кандидата технических наук по специальности 05.13.05 – компьютерные системы и компоненты. – Винницкий национальный технический университет, Винница, 2012.

Диссертация посвящена разработке и исследованию нейроэлементов, т.е. компонентов компьютерной техники, которые выполняют функции преобразования информации, свойственные биологическому нейрону. В работе проведена классификация известных нейроэлементов, анализ их недостатков и предложены направления совершенствования нейроэлементов.

Разработаны структурно-функциональные модели трех вариантов многозарядного цифрового нейроэлемента, который имеет повышенное быстродействие благодаря ускорению операции накапливания взвешенных входных сигналов за счет пространственно-временного суммирования разностных срезов. Усовершенствована математическая модель этого нейроэлемента. Предложена логико-временная модель нейрона, которая за счет использования логико-временного кодирования межнейронных сигналов длительностями временных интервалов имеет точность на уровне цифровых нейроэлементов, но значительно меньшие аппаратные затраты. Разработана структурно-функциональная модель импульсного нейроэлемента, который выполняет большинство функций биологического нейрона, имеет оптические входы, выходы и характеризуется повышенной выходной мощностью (нагрузочной способностью), что позволяет строить на его основе оптоэлектронные нейронные сети с улучшенными конструктивно-технологическими показателями. Усовершенствована математическая модель импульсного нейроэлемента на биспин-приборе, которая теперь зависит не от внешних (эксплуатационных) параметров биспин-прибора, а от внутренних параметров биспин-структуры (геометрические параметры слоев биспин-структуры, концентрации примесей в полупроводниках и т.п.). Это позволяет при интегральной реализации массива нейроэлементов на этапе проектирования знать нужные технологические параметры полупроводниковой структуры для достижения заданных параметров нейроэлементов.

Разработан вариант аппаратной реализации многозарядного цифрового нейроэлемента повышенного быстродействия на элементной базе ТТЛ. Проанализированы временные и аппаратные затраты базового блока этого нейроэлемента – пространственно-временного сумматора. Быстродействие этого нейроэлемента за счет параллельной пороговой обработки в сумматоре будет увеличиваться в среднем в 2 раза по сравнению с аналогами. При использовании ПЛИС снижается стоимость устройства, потребляемая мощность, аппаратная сложность. Разработан вариант аппаратной реализации логико-временного нейроэлемента на элементной базе ТТЛ, проанализировано его быстродействие. Предложенные схемы аппаратной реализации импульсной модели нейрона на тиристоре и на биспин-приборе могут переключать большие токи и работать с матрицами светодиодов или полупроводниковых лазеров, а потому имеют повышенную выходную мощность (нагрузочную способность). Эти схемы больше всего подходят для построения нейронных сетей с улучшенными массо-габаритными показателями. Предложена схема аппаратной реализации импульсной нейронной сети на основе разработанных импульсных нейроэлементов и оптоэлектронной элементной базы в виде «сендвич-структуры», которая предусматривает организацию межнейронных связей оптическими сигналами, и отличается от известных реализаций лучшими конструктивно-технологическими и массо-габаритными показателями. Проведены анализ и сравнение параметров предложенных нейроэлементов, разработаны рекомендации по выбору нейроэлементов для конкретных требований различных сфер применения.

Было проведено компьютерное моделирование работы многозарядного цифрового нейроэлемента повышенного быстродействия. В результате экспериментальных исследований были определены основные технические параметры и характеристики предложенных в диссертации импульсных нейроэлементов на тиристоре и на биспин-приборе и проведено их сравнение. Нейроэлемент на биспин-приборе оказался лучше, чем нейроэлемент на тиристоре. По данным расчетов и экспериментальных исследований нейроэлемента на биспин-приборе была оценена адекватность его математической модели. На основе предложенных нейроэлементов была разработана компьютерная нейросетевая система для определения утечек подземных трубопроводов, которая была внедрена в аппаратуре для определения места повреждения водопроводов.

Ключевые слова: нейроэлемент, нейронная сеть, аппаратная реализация, нейрокомпьютер, биспин-прибор, оптоэлектроника.

ABSTRACT

Bokotsey I. V. Digital and pulsed neuroelements for patternal neurocomputers. Thesis for a candidate's degree of technical sciences on speciality 05.13.05 - computer systems and components. – Vinnytsia National Technical University, Vinnytsia, 2012.

This thesis is devoted to development and research of neuroelements, i.e. components of computer technique, which implements the information processing functions, incident to the biological neuron.

The important scientifically-applied task of neuroelement perfection is solved in this dissertation. The task consists in the multibit digital neuroelements fast-acting increasing; logic-time neuroelement apparatus expenses decreasing; pulsed neuroelement output power (fan-out possibility) increasing; neural network structurally-technological indexes improving; namely is diminishing of weight and size indexes of optoelectronic neuronet hardware representations. The improved structural organizations and mathematical models of digital, logic-time and pulsed neuroelements are represented. The practical value of work consists in offering the circuitry solution of neuroelement and optoelectronic neural network realization, conducting the computer simulation and experimental researches of neuroelements.

The thesis results can be used in future researches for construction of functional units of neurocomputers.

Keywords: neuroelement, neural network, hardware implementation, neurocomputer, bispin-device, optoelectronics.

Підписано до друку 09.02.2012 р. Формат 29.7 x 42 1/4

Наклад 100 прим. Зам. № 2012–016

Віддруковано в комп'ютерному інформаційно-видавничому центрі

Вінницького національного технічного університету

м. Вінниця, Хмельницьке шосе, 95. Тел.: 59-81-59