



УКРАЇНА

(19) **UA** (11) **140873** (13) **U**  
(51) МПК  
*H03F 3/26* (2006.01)

МІНІСТЕРСТВО РОЗВИТКУ  
ЕКОНОМІКИ, ТОРГІВЛІ ТА  
СІЛЬСЬКОГО ГОСПОДАРСТВА  
УКРАЇНИ

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

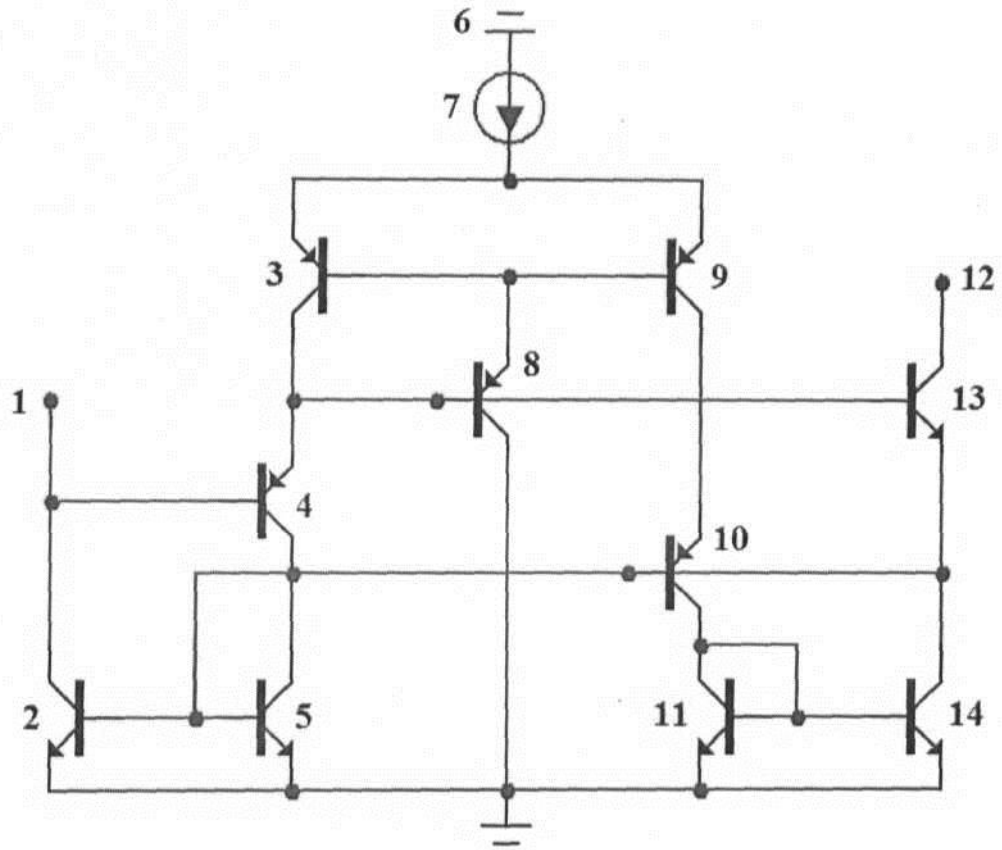
|   |  |
|---|--|
| <p>(21) Номер заявки: <b>u 2019 09354</b></p> <p>(22) Дата подання заявки: <b>16.08.2019</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>10.03.2020</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>10.03.2020, Бюл.№ 5</b></p> | <p>(72) Винахідник(и):<br/><b>Азаров Олексій Дмитрович (UA),<br/>Генеральницький Євгеній Сергійович (UA)</b></p> <p>(73) Власник(и):<br/><b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ<br/>ТЕХНІЧНИЙ УНІВЕРСИТЕТ,<br/>Хмельницьке шосе, 95, м. Вінниця, 21021,<br/>Україна (UA)</b></p> |
|---|--|

**(54) ВІДБИВАЧ СТРУМУ**

**(57) Реферат:**

Відбивач струму, який містить чотири транзистори, вхідну та вихідну шини, джерело струму, шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори другого та третього транзисторів об'єднані та з'єднані з базами першого та другого транзисторів, емітер четвертого транзистора з'єднано з шиною нульового потенціалу, у свою чергу джерело струму з'єднано з шиною нульового потенціалу, згідно з корисною моделлю введено шість транзисторів, причому базу третього транзистора з'єднано з вхідною шиною, колектор шостого транзистора з'єднано з шиною нульового потенціалу, емітер шостого транзистора з'єднано з базами п'ятого та сьомого транзисторів, емітери п'ятого та сьомого транзисторів об'єднано та з'єднано з джерелом струму, колектор п'ятого та емітер третього транзисторів об'єднано та з'єднано з базами шостого та десятого транзисторів, бази третього, восьмого транзисторів об'єднані та з'єднані з колектором четвертого та емітером десятого транзисторів, бази четвертого та дев'ятого транзисторів об'єднані та з'єднані з колекторами восьмого та дев'ятого транзисторів, емітер дев'ятого транзистора з'єднано з шиною нульового потенціалу, колектор сьомого транзистора з'єднано з емітером восьмого транзистора, колектор десятого транзистора з'єднано з вихідною шиною.

UA 140873 U



Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог вибрано відбивач струму (Гребен А.Б. Токоотвод с диодным смещением // Гребен А.Б. Проектирование аналоговых интегральных схем. -М: Энергия, 1976. - с. 74-76), який містить шини нульового потенціалу, вхідну та вихідну шини, два транзистори, причому вхідну шину з'єднано з колектором та базою першого транзистора, а також з базою другого транзистора, емітери першого та другого транзистора з'єднано з шиною нульового потенціалу, колектор другого транзистора з'єднано з вихідною шиною.

Недоліком аналога є низька точність роботи пристрою.

Як найближчий аналог вибрано відбивач струму [патент України № 88149, Н03К 5/22, бюл. № 5, 2014 р.], який містить три транзистори, вхідну та вихідну шини, шини нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та другого транзисторів об'єднано та з'єднано з колектором другого транзистора, введено четвертий транзистор та джерело струму, причому вхідну шину з'єднано з базою четвертого транзистора, емітер четвертого транзистора з'єднано з шиною нульового потенціалу, колектор четвертого транзистора з'єднано з базою третього транзистора, а також з другим виводом джерела струму, перший вивід джерела струму з'єднано з шиною нульового потенціалу, колектор третього транзистора з'єднано з базою та колектором другого транзистора, а також з базою першого транзистора, емітер третього транзистора з'єднано з вихідною шиною.

Недоліком найближчого аналога є низька точність пристрою, що обмежує галузь використання.

В основу корисної моделі поставлена задача створення такого відбивача струму, в якому за рахунок введення нових елементів та зв'язків між ними значно підвищується точність роботи, що розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що в відбивач струму, який містить десять транзисторів, вхідну та вихідну шини, джерело струму, шини нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори другого та третього транзисторів об'єднані та з'єднані з базами першого та другого транзисторів, емітер четвертого транзистора з'єднано з шиною нульового потенціалу, у свою чергу джерело струму з'єднано з шиною нульового потенціалу, причому базу третього транзистора з'єднано з вхідною шиною, колектор шостого транзистора з'єднано з шиною нульового потенціалу, емітер шостого транзистора з'єднано з базами п'ятого та сьомого транзисторів, емітери п'ятого та сьомого транзисторів об'єднано та з'єднано з джерелом струму, колектор п'ятого та емітер третього транзисторів об'єднано та з'єднано з базами шостого та десятого транзисторів, бази третього, восьмого транзисторів об'єднані та з'єднані з колектором четвертого та емітером десятого транзисторів, бази четвертого та дев'ятого транзисторів об'єднані та з'єднані з колекторами восьмого та дев'ятого транзисторів, емітер дев'ятого транзистора з'єднано з шиною нульового потенціалу, колектор сьомого транзистора з'єднано з емітером восьмого транзистора, колектор десятого транзистора з'єднано з вихідною шиною.

Суть корисної моделі пояснюють креслення, де на кресленні представлено принципову схему відбивача струму.

Пристрій містить десять транзисторів, вхідну 1 та вихідну 12 шини, джерело струму 7, шини нульового потенціалу 6, причому вхідну шину 1 з'єднано з колектором першого 2 транзистора, емітери першого 2 та другого 5 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 6, колектори другого 5 та третього 4 транзисторів об'єднані та з'єднані з базами першого 2 та другого 5 транзисторів, емітер четвертого 14 транзистора з'єднано з шиною нульового потенціалу 6, у свою чергу джерело струму 7 з'єднано з шиною нульового потенціалу 6, крім того базу третього 4 транзистора з'єднано з вхідною шиною 1, колектор шостого 8 транзистора з'єднано з шиною нульового потенціалу 6, емітер шостого 8 транзистора з'єднано з базами п'ятого 3 та сьомого 9 транзисторів, емітери п'ятого 3 та сьомого 9 транзисторів об'єднано та з'єднано з джерелом струму 7, колектор п'ятого 3 та емітер третього 4 транзисторів об'єднано та з'єднано з базами шостого 8 та десятого 13 транзисторів, бази третього 4 та восьмого 10 транзисторів об'єднані та з'єднані з колектором четвертого 14 та емітером десятого 13 транзисторів, бази четвертого 14 та дев'ятого 11 транзисторів об'єднані та з'єднані з колекторами восьмого 10 та дев'ятого 11 транзисторів, емітер дев'ятого 11 транзистора з'єднано з шиною нульового потенціалу 6, колектор сьомого 9 транзистора

з'єднано з емітером восьмого 10 транзистора, колектор десятого 13 транзистора з'єднано з вихідною шиною 12.

Пристрій працює таким чином.

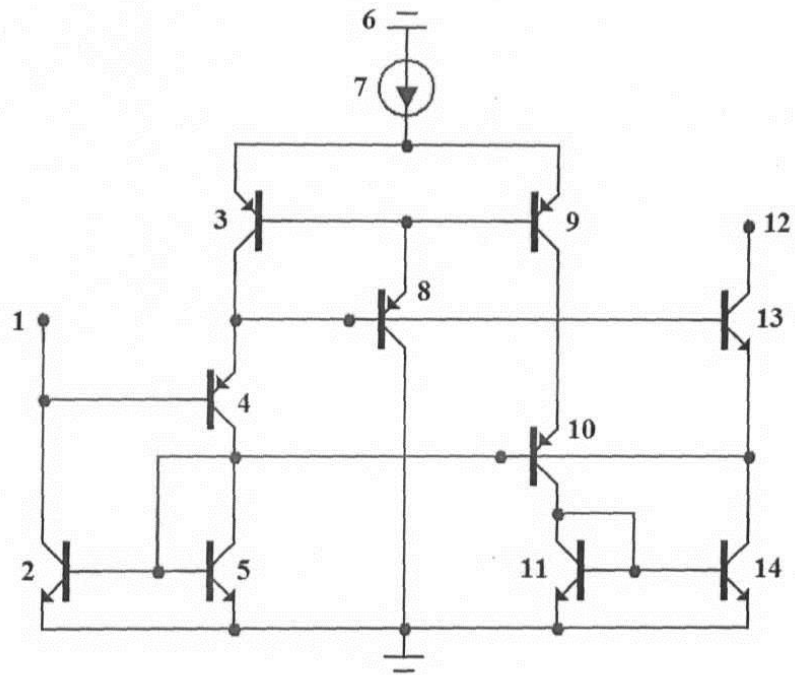
5 Якщо струм на вхідній шині 1 збільшується, то третій 4 транзистор частково закривається, а  
десятий 13 транзистор частково відкривається і струм, який протікає з вихідної шини 12,  
збільшується, при цьому перший 2 та другий 5 транзистори частково відкриваються, струм  
джерела струму 7 за допомогою п'ятого 3 та сьомого 9 транзисторів ділиться навпіл і перша його  
10 складова протікає в емітер третього 4 транзистора, а друга складова протікає в емітер восьмого  
10 транзистора і далі потрапляє на дев'ятий 11 транзистор в діодному вмиканні, цей струм  
відбивається за допомогою четвертого 14 транзистора і є складовою струму на вихідній шині 12,  
шостий 8 транзистор є буфером для п'ятого 3, сьомого 9 транзисторів, восьмий 10 транзистор  
включений по схемі з загальною базою та слугує для стабілізації потенціалу сьомого 9  
транзистора, шина нульового потенціалу 6 забезпечує функціонування схеми.

15 Якщо струм на вхідній шині 1 зменшується, то третій 4 транзистор частково відкривається, а  
десятий 13 транзистор частково закривається і струм, який протікає з вихідної шини 12,  
зменшується, при цьому перший 2 та другий 5 транзистори частково закриваються, струм  
джерела струму 7 за допомогою п'ятого 3 та сьомого 9 транзисторів ділиться навпіл і перша його  
складова протікає в емітер третього 4 транзистора, а друга складова протікає в емітер восьмого  
20 10 транзистора і далі потрапляє на дев'ятий 11 транзистор в діодному вмиканні, цей струм  
відбивається за допомогою четвертого 14 транзистора і є складовою струму на вихідній шині 12.

Схема функціонує таким чином, що струм колектора десятого 13 транзистора приблизно  
рівний вхідному струму. Таким чином струм на вхідній шині 1 схеми повторює струм на вихідній  
шині 12.

#### 25 ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Відбивач струму, який містить чотири транзистори, вхідну та вихідну шини, джерело струму,  
шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора,  
емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу,  
30 колектори другого та третього транзисторів об'єднані та з'єднані з базами першого та другого  
транзисторів, емітер четвертого транзистора з'єднано з шиною нульового потенціалу, у свою  
чергу джерело струму з'єднано з шиною нульового потенціалу, який **відрізняється** тим, що  
введено шість транзисторів, причому базу третього транзистора з'єднано з вхідною шиною,  
колектор шостого транзистора з'єднано з шиною нульового потенціалу, емітер шостого  
35 транзистора з'єднано з базами п'ятого та сьомого транзисторів, емітери п'ятого та сьомого  
транзисторів об'єднано та з'єднано з джерелом струму, колектор п'ятого та емітер третього  
транзисторів об'єднано та з'єднано з базами шостого та десятого транзисторів, бази третього,  
восьмого транзисторів об'єднані та з'єднані з колектором четвертого та емітером десятого  
транзисторів, бази четвертого та дев'ятого транзисторів об'єднані та з'єднані з колекторами  
40 восьмого та дев'ятого транзисторів, емітер дев'ятого транзистора з'єднано з шиною нульового  
потенціалу, колектор сьомого транзистора з'єднано з емітером восьмого транзистора, колектор  
десятого транзистора з'єднано з вихідною шиною.



---

Комп'ютерна верстка Л. Бурлак

---

Міністерство розвитку економіки, торгівлі та сільського господарства України,  
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

---

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601