

Міністерство освіти і науки України  
Вінницький національний технічний університет

**МЕТОДИЧНІ ВКАЗІВКИ**  
**до виконання курсової роботи з дисципліни**  
**“САПР засобів обчислювальної техніки”**

Вінниця ВНТУ 2009

Міністерство освіти і науки України  
Вінницький національний технічний університет

**МЕТОДИЧНІ ВКАЗІВКИ**  
**до виконання курсової роботи з дисципліни**  
**“САПР засобів обчислювальної техніки”**

для студентів спеціальності 7.080403

усіх форм навчання

Затверджено Методичною радою Вінницького національного технічного університету як методичні вказівки до виконання курсової роботи з дисципліни “САПР засобів обчислювальної техніки”. Протокол № від

Вінниця ВНТУ 2009

Методичні вказівки до виконання курсової роботи з дисципліни “САПР засобів обчислювальної техніки” спеціальності 2204 усіх форм навчання / Уклад. О. Н. Романюк, О.М. Рейда. - Вінниця: ВНТУ, 2010. - 38 с.

Рекомендовано до видання Методичною радою Вінницького національного технічного університету Міністерства освіти і науки України.

Наведено вказівки до розробки цифрових пристроїв на основі базових матричних кристалів при виконанні курсової роботи з дисципліни “САПР засобів обчислювальної техніки”.

Укладачі: О.Н. Романюк, д. т. н., професор

О.М. Рейда, к.т.н, доцент

Рецензенти: О.О. Білик, кандидат технічних наук,

О.М. Роїк, доктор технічних наук, професор,

Т.О. Савчук, кандидат технічних наук, доцент.

Редактор

Відповідальний за випуск С.П.Стахов, д-р техн. наук, проф.

Матеріали, наведені у методичних вказівках, поширюються на матричні інтегральні мікросхеми, виготовлені за КМОП-технологією /1515ХМ1/.

## 1. ОПИС, КОНСТРУКЦІЯ І ПРИНЦИПИ ВИКОРИСТАННЯ НЕСКОМУТОВАНОЇ ВЕНТИЛЬНОЇ МАТРИЦІ

Нескомутувана вентиляна матриця /НМВ/ [1, 2] - стандартно розміщений на кристалі набір активних і пасивних елементів, з'єднаних між собою за допомогою одного шару комутації. НМВ призначена для прискореного створення спеціалізованих замовних ВІС.

Використання ВІС на основі КМОН дає можливість подолати труднощі, пов'язані зі збільшенням номенклатури ІС, і гарантує:

значне зменшення терміну розробки;

значне зменшення трудомісткості проектних робіт;

малу споживану потужність;

можливість побудови апаратури з малими масою й габаритними розмірами;

високу надійність, властиву схемам з високим рівнем інтеграції.

НМВ - це заготовка кристала розміром 6,35 x 7,15 мм<sup>2</sup>, на полі якого розміщені 1012 базових комірок для реалізації логічних і тригерних функцій і 62 комірки для функцій "вхід - вихід". Кристал містить у собі 64 контактні площадки. Контактні площадки 32 і 64 - відповідно "земля" і "живлення".

Структурно кристал НМВ є матрицею, до складу якої входять 22 стовпця і 46 рядків комірок типу  $V$   $W$  між якими перебувають полікремнієві шини комутації. По периметру кристала розміщені елементи входу-виходу з контактними площадками.

Базовий кристал виготовлено за КМОН-технологією з полікремнієвими затворами. Базова комірка, на основі якої будуються бібліотечні елементи, містить у собі 12 транзисторів (шість  $p$ -каналних і шість  $n$ -каналних).

Проектуючи МВІС на основі КМОН-технології, необхідно дотримуватися таких умов:

кількість виводів, які реалізують функцію "вихід", має не перевищувати 40;

виводи типу "вхід-вихід", "вихід" розміщуються симетрично відносно контактної площадки "земля".

Бібліотека логічних елементів розроблена на основі компонентів базової комірки. Бібліотечний елемент реалізується з допомогою тої чи іншої топологічної конфігурації в змінному шарі. Топологія кожного бібліотечного елемента НВМ однозначно визначає його функціональний зміст. Склад бібліотеки елементів і їх параметри наведені у дод. 1.

Стандартні комірки дають можливість легко використовувати ЕОМ для спрощення проектування ВІС і полегшують задачу розміщення, що дозволяє скоротити терміни проектування.

Пропонується такий маршрут для проектування ВІС:

розробка принципової електричної схеми;

логічне моделювання принципової електричної схеми;

синтез тестів функціонального контролю;

орієнтовний розрахунок електричної схеми;

трасування;

розробка й перевірка топології;

перевірчий розрахунок електричною схеми, враховуючи топологію; запис інформації на магнітну стрічку і виготовлення фотошаблонів.

Перед початком розробки принципової електричної схеми слід вивчити бібліотеку стандартних елементів і застосувати її згідно з вимогами на трасування, динамічними параметрами і вимогами на автоматизоване проектування. Розроблюючи схему, необхідно повністю використати всі логічні елементи однієї комірки, тобто неприпустимі, невикористані (висячі) входи бібліотечних елементів.

Проектуючи принципові електричні схеми, слід приблизно оцінити середній сумарний час затримки на ланцюжку логічних елементів, не враховуючи паразитних ємностей.

Середній сумарний час затримки обчислюється за формулою

$$T_{cp} = T_1 + T_2 + \dots + T_n,$$

де  $T_i$  - середній час затримки поширення сигналу на  $i$ -му елементі,

$$T_i = (T_i \uparrow + T_i \downarrow) / 2,$$

$T_i \uparrow$ ,  $T_i \downarrow$  час затримки передачі відповідно переднього й заднього фронтів сигналу.

Через розкид технологічних параметрів середній час затримки поширення сигналу може відрізнятись від обчислених даних, тому треба мати запас за цим параметром.

Після отримання топології кристала необхідно провести перевірчий розрахунок. Для цього слід обчислити паразитні ємності й опір зв'язків по алюмінієвих і полікремнієвих шинах, а також сумарну ємність по затворах. Сумарну паразитну ємність обчислюють за формулою

$$C = C_A + C_P + C_Z,$$

де  $C_A$ ,  $C_P$ ,  $C_Z$  - сумарна ємність відповідно алюмінієвої шини, полікремнієвої шини й затворів.

Аналогічно розраховується сумарний паразитний опір з'єднань.

Електрофізичні й геометричні параметри кристала НВМ серії 1515ХМ1 наведено в табл. 1.

## Електрофізичні й геометричні параметри

Параметр, його одиниця	Значення
Ширина алюмінієвих трас, мкм	5,7...6
Геометричні розміри комірки, мкм:	
довжина	128
ширина	240
Ємність одного входу вентиля, пФ	0,15
Опір та ємність шини, яка приходить між комірками $V$ і $W$ :	
Ом	540
пФ	0,03
Питома ємність, пФ/мм <sup>2</sup> полікремнія по оксиду:	
тонкому	440
товстому	30...40
Питома ємність алюмінія, пФ/мм <sup>2</sup> :	15...20
$N$ - кармана	680
$p$ - підложки	220
Питомий поверхневий опір, Ом/мм <sup>2</sup> :	
$N$ - області	20...40
$p$ – області	60...80
полікремнія	20...30
алюмінія	0,015...0,025

Шини синхронізації виконуються алюмінієвими провідниками. Підсилювач синхронізації будується у тому самому стовпці, що й тригери.

Максимальна кількість навантажень на один елемент:

інвертор - 5;

тригер – 5;

підсилювач одинарний - 10;

підсилювач (3-НІ) - 15;

підсилювач (4-НІ) - 20;

вхідний елемент - 12.

Для дво- і тривходових елементів максимальна кількість навантажень - 4.

Забороняється використовувати в НМВ внутрішні генератори імпульсів.

## 2. РЕКОМЕНДАЦІЇ ЩОДО ЛОГІЧНОГО ПРОЕКТУВАННЯ ЦИФРОВИХ ВИРОБІВ НА ОСНОВІ БМК

Логічне проектування цифрового виробу [1, 2] полягає у розробці й послідовному налагодженні логічної моделі, яка є сукупністю проектної інформації про електричну схему, значення кодів частин, що програмуються, тестової перевірки роботи виробу (ТПР) і конструктивних виводів у обсязі, достатньому для проектування топології й автоматичного синтезу програм контролю. Програма забезпечує налагодження методом логіко-часового моделювання.

Програма логічного моделювання застосовується для виробів, логіку функціонування яких можна адекватно подати у восьмеричному алфавіті логічних значень:

0 - низький рівень напруги;

1 - високий рівень напруги;

Z - високоімпедансний стан;

$\cup$  - часткова невизначеність /0 або Z/;

$\cap$  - часткова невизначеність /1 або Z/;

X - повна невизначеність;

/ - невизначеність за час перемикання з "0" в "1";

b - невизначеність за час перемикання з "1" в "0".

Тест логічної моделі складається з розділів. Кожний розділ починається синтаксичним знаком "%", який забороняється застосовувати для інших призначень, і складається з послідовності, стрічок, що закінчуються знаками "-".

Опис електричної схеми зводиться до послідовного опису структур, що її покривають. При цьому кожній функціонально закінчений фрагмент, який



повторюється, подається окремою структурою й ідентифікується своїм ім'ям (рис. 1). Допускається будь-яка кількість структурних вкладень. Структура, що визначає всю електричну схему, задається останньою.

Опис кожної структури починається ключовим словом "структура", містить у собі три розділи й закінчується знаком оклику.

< Структура > :: =

<Структура> \* <тип> \* <елементи> \* <зв'язок > !

У розділі <тип> задають умовне позначення типу, з яким взаємно однозначно порівнюються структура, що описується, і вся інформація про неї.

У розділі <елементи> визначається склад елементів, які утворюють структуру. При цьому для кожного елемента структури наводиться умовне позначення його типу і локальне ім'я, що забезпечує його індивідуальність. Після вказівки умовного позначення типу через кому перелічуються імена елементів наведеного типу.

У розділі <зв'язок> послідовно описуються зв'язки між зовнішніми виводами структури та її складовими елементами. Кожний зв'язок задають переліком через кому всіх безпосередньо зв'язаних між собою виводів і закінчують крапкою з комою, якщо він не останній. Останній закінчується символом "\*". Зовнішні виводи структури позначаються простими, в одне слово, іменами. Зовнішні виводи елементів - складними (у два слова) іменами, в яких указують імена елемента та його виводу.

Описуючи зв'язки, кожний вивід згадується один і тільки один раз. Поява імені будь-якого виводу ще раз вважається помилкою.

Проектування тестової перевірки (ТП) цифрової МВІС зводиться до проектування базисної послідовності елементарних перевірок яка реалізується за допомогою контрольно-вимірального обладнання. Елементарна перевірка - найпростіша перевірююча операція, що реалізується за командою управляючої програми. Протягом будь-якої елементарної перевірки кожний зовнішній вивід МВІС перебуває тільки в одному логічному стані.

Складну тестову перевірку рекомендується описувати по частинах, що значно спрощує її налагодження і коректування. Тому в загальному випадку опис

тестової перевірки складається з послідовності розділів. Кожний розділ починається ключовим словом "перевірка", що перебуває між символами "\*" і ":", і задає логічний стан усіх виводів за допомогою діаграм. Кожна діаграма описує перелік згрупованих виводів і послідовність їх логічних станів.

Об'єднання виводів у групи і порядок проходження діаграм не регламентуються, а вибираються з погляду зручності.

<перевірка> ::= перевірка : <діаграми>

У лівій частині кожної діаграми через кому перелічуються згруповані виводи. У правій частині після символу "=" задається опис станів цих виводів протягом потрібної послідовності елементарної перевірки.

Перемикання описуються переліком через кому окремих перемикань і повторів. Кратність вказує на кількість елементарних перевірок, протягом яких згруповані виводи зберігають свій стан. Якщо кратність не задана явно, то вона вважається такою, що дорівнює одиниці.

Періодичну частину в послідовності перемикань описують так: виявляють частину, що повторюється; описують її один раз усередині дужок, після закриваючої дужки вказують кратність періоду.

Опис контрольних точок починається заголовком "контр. точки" і вміщує перелік через кому тих виводів і внутрішні змінних, стан яких треба запам'ятати для наступного аналізу. Зовнішні виводи виробу ідентифікують простими іменами, внутрішні - складними які відображають ієрархію структурного опису.

У моделі стан кожного виводу описують двома змінними. Одна описує логічний сигнал, який передається виводом у з'єднання, друга - сигнал, який приймає вивід зі з'єднання. За допомогою службових слів "джерело" і "приймач" слід уточнити, яка з двох змінних потрібна.

У дод. 2 наведено приклад опису електричної схеми тригера (див. рис.1) і його тестової перевірки.

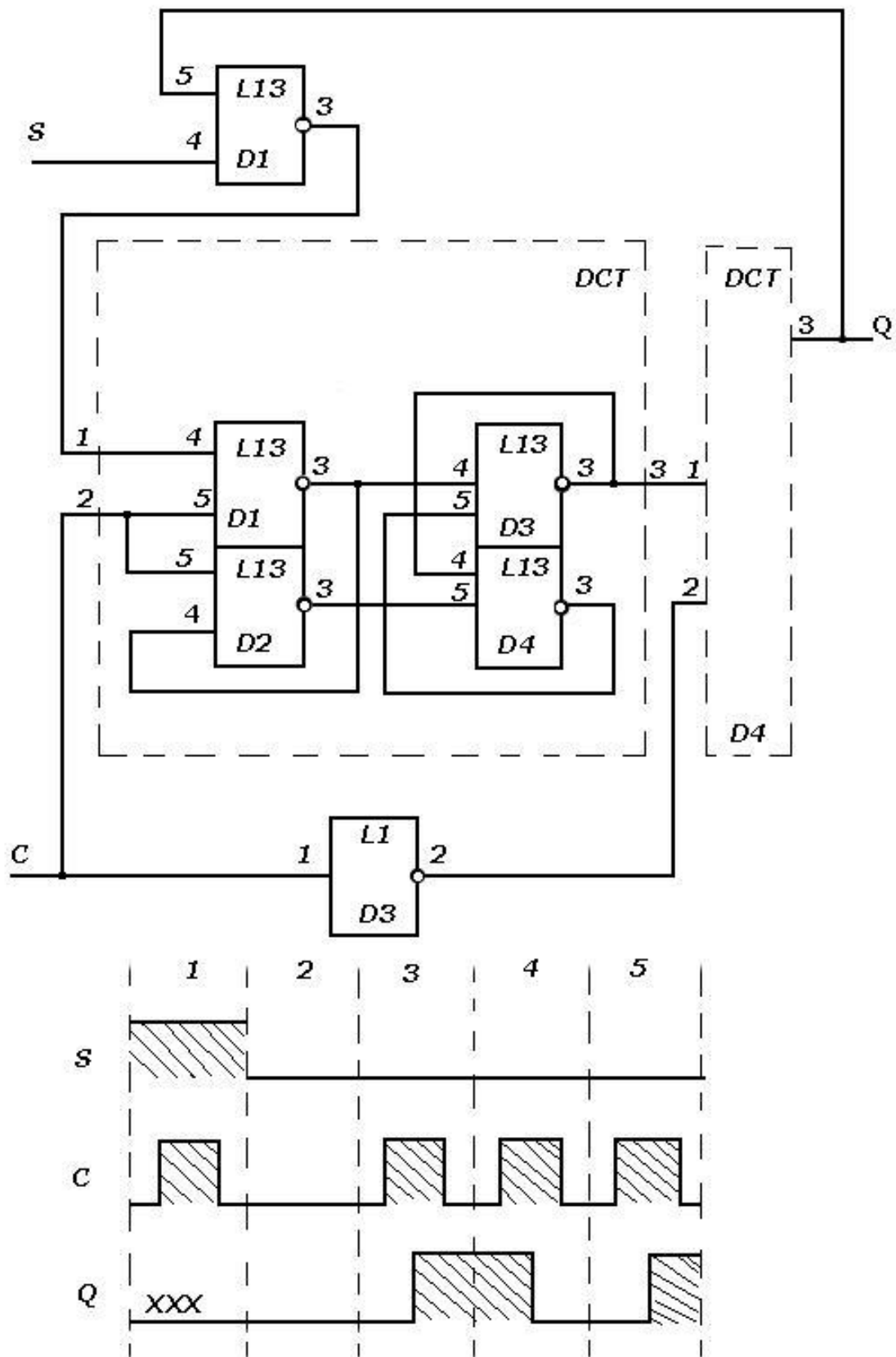


Рис.1 Принципова електрична схема тригера і тест його перевірки

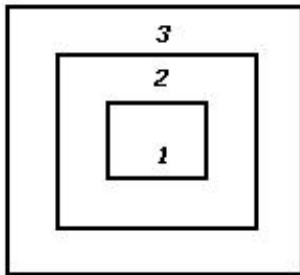
### 3. РЕКОМЕНДАЦІЇ ДО ВИКОНАННЯ ТРАСУВАННЯ

Трасування НВМ [3, 4] зводиться до нанесення електричних з'єднань між вибраними комірками з допомогою змінного шару металізації. Основою для виконання трасування є технологічне креслення - трафарет для розведення.

Трафарет - це спрощене зображення базового кристала й допоміжна інформація в умовному вигляді, на який накладається і поєднується плівка для нанесення шарів розведення.

Структурно на трафареті виділяють три умовні зони (рис. 2).

Зона 1 - робоча. Тут розміщують комірки  $Y, W, VW$ . Це основне поле, на якому розміщують бібліотечні елементи і з'єднують між собою. Поле містить 1012 комірок типу  $VW$ .



Зона 2 - зона трасування. Введена для зручності розведення з'єднань між зоною 1 і зовнішніми контактними площадками. У ній розміщується система полікремнієвих шин, за допомогою яких можна з'єднати елементи з контактними площадками кристала.

Рис. 2. Умовні зони БМК

У зоні 3 розміщуються 62 комірки типу  $Z$ . Крім того, тут розміщені контактні площадки "земля" і "напруга", виготовлені постійним шаром алюмінію.

Знаками "X" чорного кольору умовно зображені місця розташування контактів бібліотечних елементів.

Знаком "▷" червоного кольору показують точки можливої прив'язки бібліотечного елемента. Вершина прямого кута є центром прив'язки, а розворот трикутника вказує на розворот бібліотечного елемента. У комірках типу  $Z$ , крім прив'язки, існує знак розвороту комірки.

Процес трасування зводиться до компоновки відповідних схем бібліотечних елементів на полі трафарету і розведення виводів бібліотечних елементів згідно зі з'єднаннями за схемою.

Комірка типу  $VW$  складається з двох частин, поділених полікремнієвою шиною. Перша половина вміщує 4 транзистори, друга - 8.

Номери бібліотечних елементів мають такі позначення:

$$YN, WN, V1WN, V2VN, V4VN, V6VN,$$

де  $N$  - порядковий номер бібліотечного елемента.

Комірка типу  $VN$  побудована на базі чотирьох транзисторів, тому її прив'язка відноситься до чотиритранзисторної частини комірки.

Комірка типу  $WN$  побудована на базі восьми транзисторів, і місце її прив'язки визначається у восьмитранзисторній частині комірки.

Комірка типу  $VMWN$  має таку побудову:

$V$  - місце привязки комірки;

$W$  - означає, що комірка закінчується у восьмитранзисторній частині комірки;

$M$  - кількість полікремнієвих шин, які відділяють чотиритранзисторну частину комірки від восьмитранзисторної.

Якщо яка-небудь комірка не використовується, то на кресленні трасування залишають порожнє місце.

У зоні 2 (поле комутацій) можливе проведення провідників двох типів: полікремнієвих і алюмінієвих. Організація поля комутацій наведена на рис. 3.

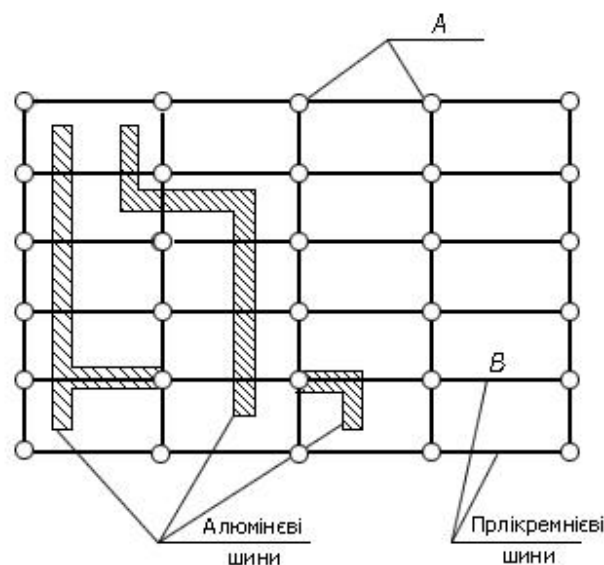


Рис. 3. Схема організації поля комутацій

Горизонтальні лінії *B* відповідають полікремнієвим провідникам, які покриті діелектричним матеріалом, що дозволяє проводити поверх них алюмінієві провідники. Контактні з'єднання з полікремнієвими провідниками можливі тільки у спеціально відведених місцях (контактні площадки *A*).

З рис. 3 видно, що кожна полікремнієва шина має п'ять контактних площадок. Поле комутацій дозволяє провести шість паралельних алюмінієвих провідників (два між кожними двома контактними площадками до полікремнієвої шини). Перевагу при з'єднаннях елементів віддають алюмінієвим провідникам, тому що вони мають значно менший питомий опір.

При виконанні креслень полікремнієві шини виконують червоним кольором, алюмінієві провідники - чорним, а вертикальні лінії - зеленим кольором.

На рис. 4 наведено фрагмент трасування.

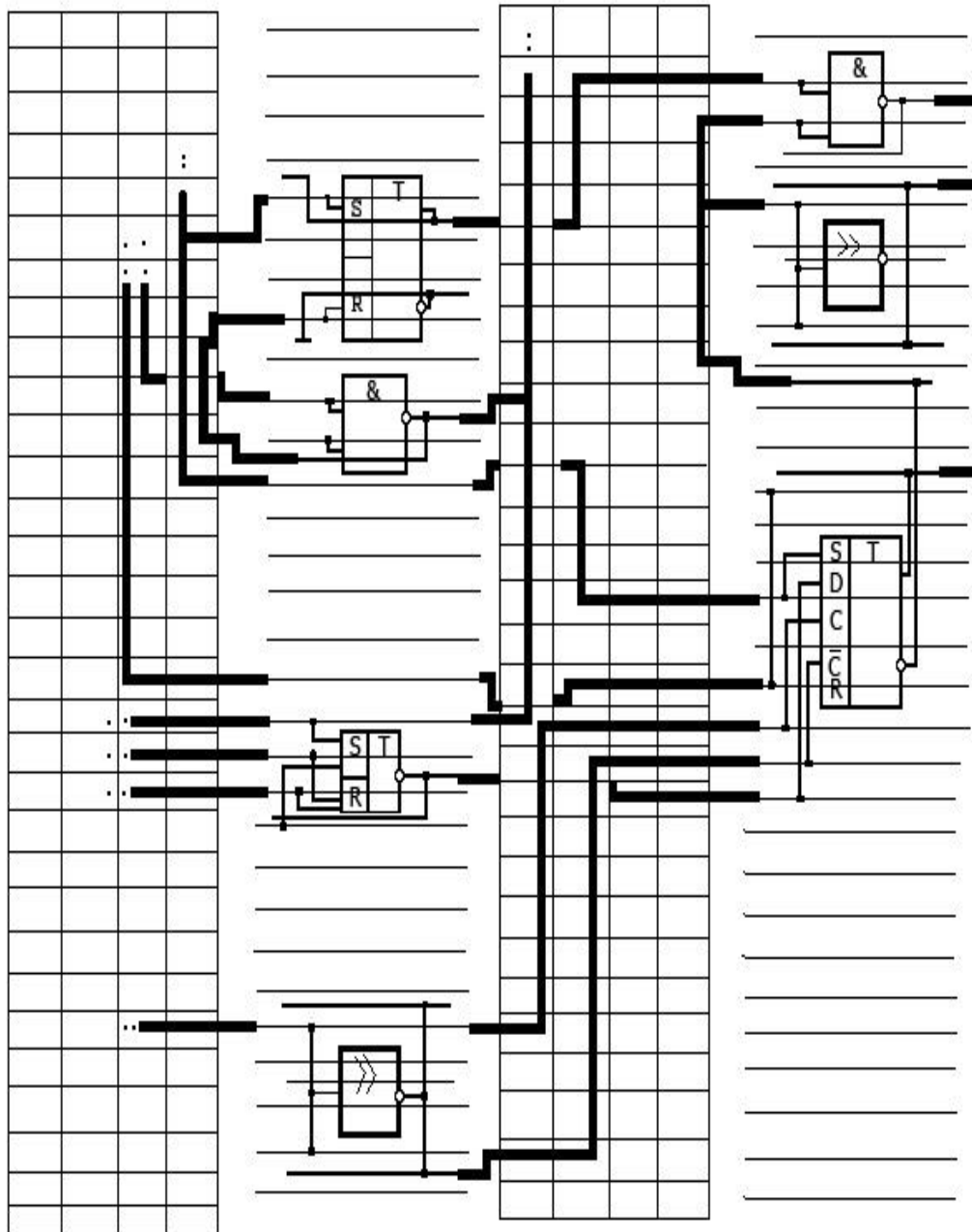


Рис. 4. Фрагмент трасування

## 4. ЗМІСТ КУРСОВОЇ РОБОТИ

Курсова робота має включати розділи, які відображають маршрут проектування ВІС на основі БМК.

У вступній частині слід відобразити місце і значення БМК у розробці цифрових виробів.

У наступному розділі наводять зміст поставленого завдання, основні технічні характеристики виробу, який розробляють, функціональне зображення МВІС, а також призначення й активні рівні сигналів на зовнішніх виводах.

Розроблюючи принципову електричну схему, використовують відомі методи синтезу цифрових виробів, обґрунтовують вибір елементів. Особливу увагу при проектуванні слід звернути на структуру функціональних фрагментів, яка б забезпечувала простоту логічної моделі й процес трасування. За даними таблиці 2 навести розрахунок швидкодії цифрового виробу, не враховуючи додаткові затримки реальних з'єднань.

Розділ "Логічне моделювання принципової електричної схеми" містить як розробку логічної моделі, так і синтез тестів функціонального контролю. Тест має забезпечувати повноту перевірки виробу, який розробляють.

У розділі "Трасування" слід обґрунтувати розміщення бібліотечних елементів згідно з електричною принциповою схемою і навести розробку трафаретного креслення з'єднань.

У наступному розділі наводять обчислення апаратних витрат (кількість використаних базових комірок), а також розрахунок швидкодії виробу, враховуючи топологію розведення.



Таблиця 2 - Параметри бібліотечних елементів

Позна-чення	Переключення	Затримка, нс
1	2	3
Y1	$A1 \rightarrow S1 \setminus$	3,8
	$A1 \rightarrow S1 /$	3,8
	$A2 \rightarrow S1 \setminus$	3,8
	$A2 \rightarrow S1 /$	3,8
Y2	$A \rightarrow S \setminus$	3,3
	$A \rightarrow S /$	3,3
Y3	$A/B \rightarrow S1 \setminus$	4,7
	$A/B \rightarrow S1 /$	6,0
Y4	$A/B \rightarrow S \setminus$	6,0
	$A/B \rightarrow S /$	4,7
Y5	$A \rightarrow R \setminus$	4,3
	$A \rightarrow R /$	4,3
	$A \rightarrow S \setminus$	7,8
	$A \rightarrow S /$	7,8
Y6	$A \rightarrow B /$	4,4
	$C \rightarrow B \setminus$	4,4
	$C \rightarrow R /$	4,4
	$A \rightarrow B \setminus$	4,4

1	2	3
W1	$A \rightarrow R \setminus$	3,3
	$A \rightarrow R /$	3,3
	$B \rightarrow S \setminus$	3,3
	$B \rightarrow S /$	3,3
W2	$A \rightarrow R \setminus$	3,8
	$A \rightarrow R /$	3,8
	$B \rightarrow S \setminus$	3,6
	$B \rightarrow S /$	3,6
W3	$A \rightarrow S \setminus$	3,7
	$A \rightarrow S /$	3,7
W4	$A \rightarrow S \setminus$	3,8
	$A \rightarrow S /$	3,8
	$B \rightarrow R \setminus$	3,8
	$B \rightarrow R /$	3,8
	$C \rightarrow T \setminus$	3,3
	$C \rightarrow T /$	3,3
W5	$A/B \rightarrow S \setminus$	4,7
	$A/B \rightarrow S /$	6,0
	$A/B \rightarrow R \setminus$	4,7
	$A/B \rightarrow R /$	6,0

Продовження табл. 2

1	2	3
W6	$A/B \rightarrow S \setminus$	4,7
	$A/B \rightarrow S /$	6,0
	$C \rightarrow R \setminus$	3,3
	$C \rightarrow R /$	3,3
W7	$A/B \rightarrow S \setminus$	6,0
	$A/B \rightarrow S /$	4,7
	$C/D \rightarrow R \setminus$	4,7
	$C/D \rightarrow R /$	6,0
W8	$A/B \rightarrow S \setminus$	6,0
	$A/B \rightarrow S /$	4,7
	$C/D \rightarrow R \setminus$	6,0
	$C/D \rightarrow R /$	4,7
W9	$A/B \rightarrow S \setminus$	6,0
	$A/B \rightarrow S /$	4,7
	$C \rightarrow R \setminus$	3,3
	$C \rightarrow R /$	3,3
W10	$A/B \rightarrow S1 \setminus$	12,0
	$A/B \rightarrow S1 /$	7,6
	$C \rightarrow R \setminus$	3,8
	$C \rightarrow R /$	3,8
W11	$A/B/C \rightarrow S \setminus$	8,0
	$A/B/C \rightarrow S /$	11,5
	$D \rightarrow R \setminus$	3,8
	$D \rightarrow R /$	3,8
W12	$A/B \rightarrow S \setminus$	7,2
	$A/B \rightarrow S /$	11,0
	$C \rightarrow S \setminus$	5,2
	$C \rightarrow S /$	11,0
	$D \rightarrow R \setminus$	3,8
	$D \rightarrow R /$	3,8

1	2	3
W13	$A/B \rightarrow S \setminus$	6,5
	$A/B \rightarrow S /$	7,5
	$C \rightarrow S \setminus$	5,3
	$C \rightarrow S /$	7,5
	$D \rightarrow R \setminus$	3,8
	$D \rightarrow R /$	3,8
W14	$A/B/C/D \rightarrow S \setminus$	9,0
	$A/B/C/D \rightarrow S /$	9,7
W15	$A/B/C/D \rightarrow S \setminus$	9,5
	$A/B/C/D \rightarrow S /$	9,7
W16	$R \rightarrow Q \setminus$	5,0
	$R \rightarrow \wedge Q /$	13,4
	$S \rightarrow \wedge Q \setminus$	5,0
	$S \rightarrow Q /$	13,4
W17	$\wedge R \rightarrow Q \setminus$	12,2
	$\wedge R \rightarrow \wedge Q /$	5,3
	$\wedge S \rightarrow \wedge Q \setminus$	12,2
	$\wedge S \rightarrow Q /$	5,3
V1W1	$A/B/C/D \rightarrow S \setminus$	27,0
	$A/B/C/D \rightarrow S /$	6,5
V1W2	$A/B/C/D \rightarrow S \setminus$	6,0
	$A/B/C/D \rightarrow S /$	20,0
V1W3	$A/B/C \rightarrow S \setminus$	12,0
	$A/B/C \rightarrow S /$	7,6
	$D/E/F \rightarrow R \setminus$	12,0
	$D/E/F \rightarrow R /$	7,6

Продовження табл. 2

1	2	3
V1W4	$A/B/C \rightarrow S \setminus$	8,0
	$A/B/C \rightarrow S /$	11,5
	$D/E/F \rightarrow R \setminus$	8,0
	$D/E/F \rightarrow R /$	11,5
V1W5	$A/B/C \rightarrow S \setminus$	8,0
	$A/B/C \rightarrow S /$	11,5
	$D/E/F \rightarrow R \setminus$	12,0
	$D/E/F \rightarrow R /$	7,6
V1W6	$A/B/C/D \rightarrow S \setminus$	23,8
	$A/B/C/D \rightarrow S /$	14,8
	$E \rightarrow S \setminus$	23,8
	$E \rightarrow S /$	10,5
V1W7	$A/B/C/D \rightarrow S \setminus$	21,0
	$A/B/C/D \rightarrow S /$	20,5
	$E \rightarrow S \setminus$	12,5
	$E \rightarrow S /$	20,5
V2V4	$R \rightarrow Q \setminus$	14,6
	$R \rightarrow \wedge Q /$	9,7
	$S \rightarrow Q \setminus$	20,0
	$S \rightarrow \wedge Q /$	14,8
V2V4	$C \rightarrow Q \setminus$	24,4
	$C \rightarrow \wedge Q /$	19,2
	$C \rightarrow Q /$	19,5
	$C \rightarrow \wedge Q \setminus$	24,0
	$D \rightarrow Q \setminus$	22,7
	$D \rightarrow \wedge Q /$	19,3
	$D \rightarrow Q /$	22,7
	$D \rightarrow \wedge Q \setminus$	19,3

1	2	3
V4V4	$R \rightarrow Q \setminus$	17,4
	$R \rightarrow \wedge Q /$	11,0
	$S \rightarrow Q \setminus$	10,6
	$S \rightarrow \wedge Q \setminus$	24,4
	$C \rightarrow Q \setminus^*$	20,8
	$C \rightarrow \wedge Q /$	14,8
V6V4	$C \rightarrow Q /$	20,8
	$C \rightarrow \wedge Q \setminus$	15,0
	$R \rightarrow Q \setminus^*$	17,4
	$R \rightarrow \wedge Q /$	11,0
	$S \rightarrow Q \setminus$	10,6
	$S \rightarrow \wedge Q \setminus$	24,4
Z1	$C \rightarrow Q \setminus$	20,8
	$C \rightarrow \wedge Q /$	14,8
	$C \rightarrow Q /$	20,8
	$C \rightarrow \wedge Q \setminus$	15,0
	$S \rightarrow A \setminus$	10,5
	$S \rightarrow A /$	9,0
Z2	$S \rightarrow B \setminus$	13,0
	$S \rightarrow B /$	14,3
	$H \rightarrow A \setminus$	7,5
Z3	$H \rightarrow B /$	10,7
	$H \rightarrow S \setminus$	14,3
	$H,P \rightarrow S /$	15,5
Z3	$H,P \rightarrow A \setminus$	9,7
	$H,P \rightarrow B /$	12,7

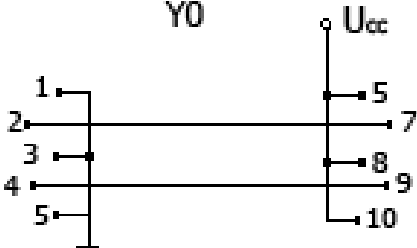
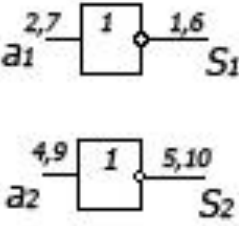
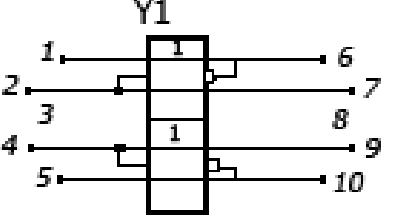
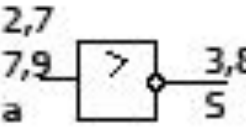
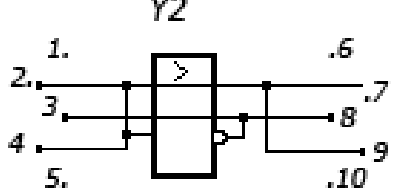
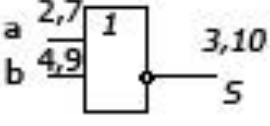
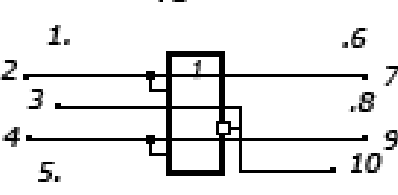
Закінчення табл. 2

1	2	3
	$H, P \rightarrow S \setminus$	15,3
	$H, P \rightarrow A /$	7,5
	$H, P \rightarrow B \setminus$	10,5

\*  $C - C1$  з'єднаємо з  $C2$

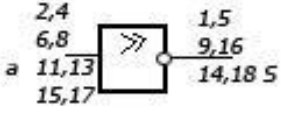
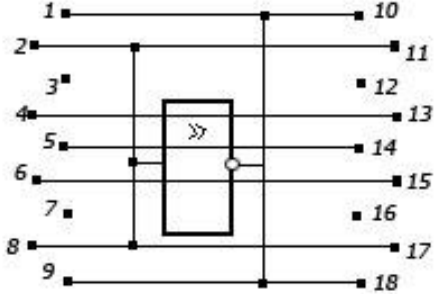
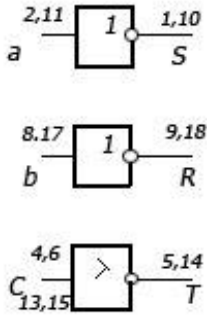
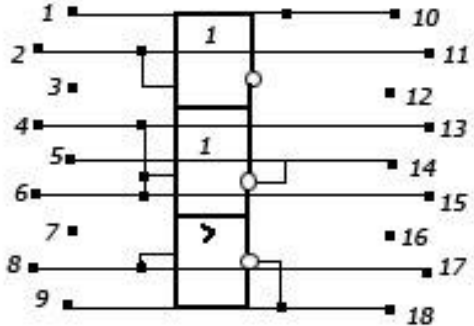
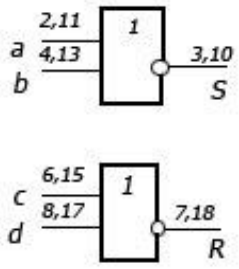
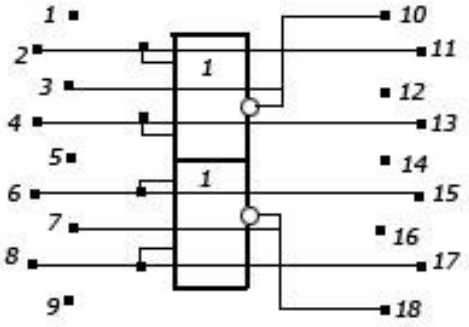
$R - R1$  з'єднаємо з  $R2$

Бібліотека елементів БМК 1515 ХМ1

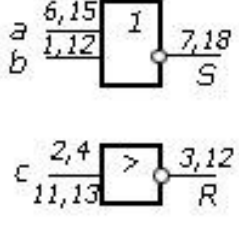
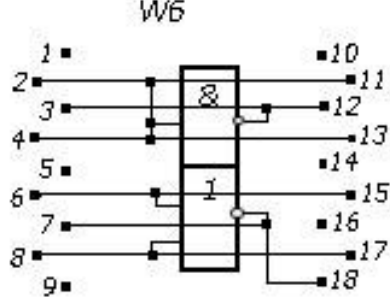
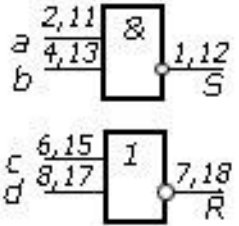
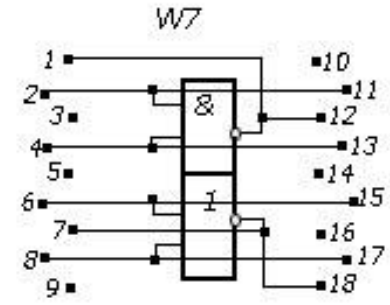
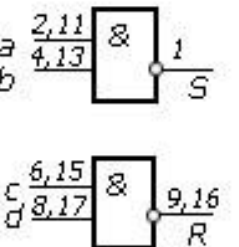
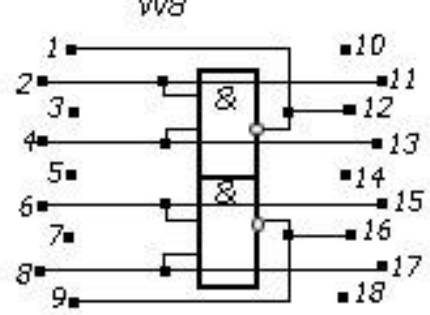
Назва	Умовне позначення	Логічна структура
1	2	3
Полікремні- єві шини		
Два інвер- тори		
Підсилювач		
Елемент "АБО-НІ"		

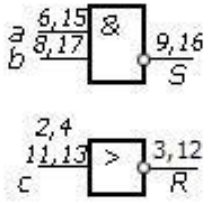
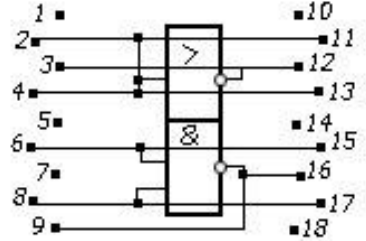
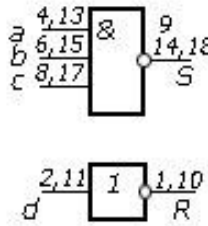
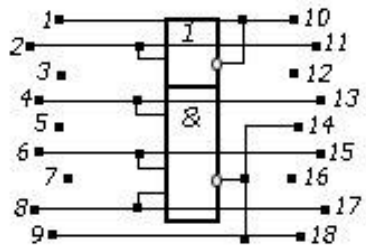
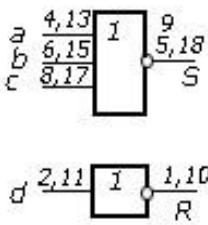
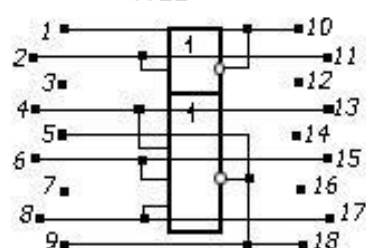
1	2	3
<p>Елемент “І-НІ”</p>		<p>Y4</p>
<p>Два послі- довно з'єднаних інвертори</p>		<p>Y5</p>
<p>Зв'язка двох ключів</p>		<p>Y6</p> <p><math>c = 0, d = b, a = Z^*</math>  <math>c = 1, a = b, d = Z^*</math>  <math>*</math> - невизначений стан</p>

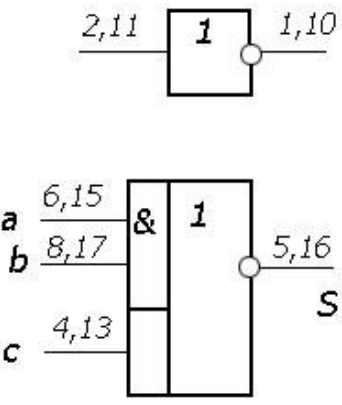
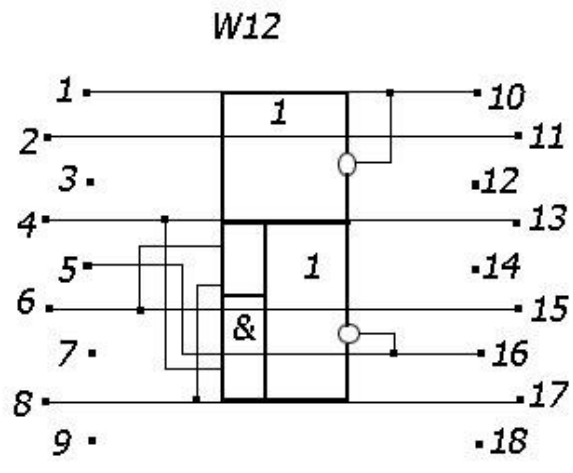
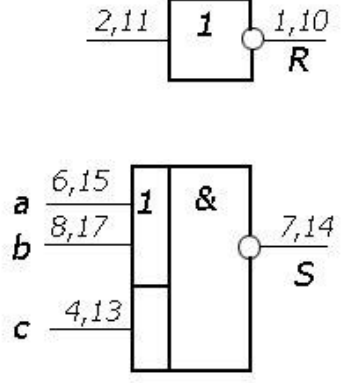
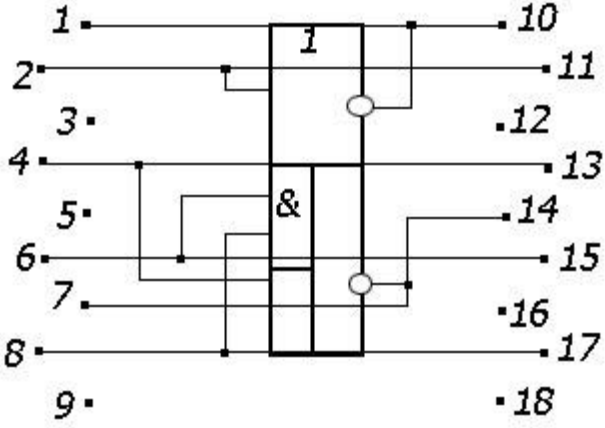
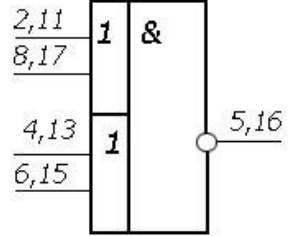
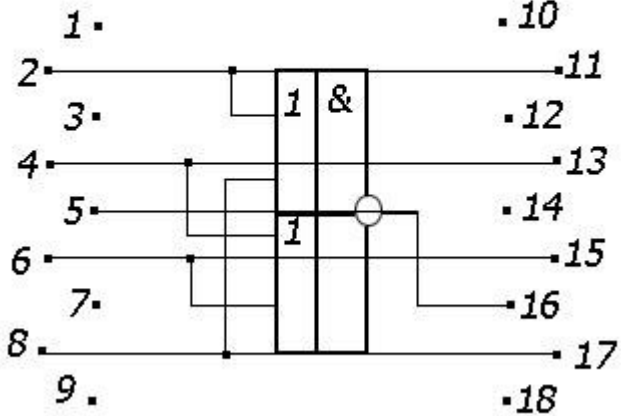
1	2	3
<p>Полі кремнієва шина</p>		
<p>Два підсилювачі</p>		
<p>Інвертор і підсилювач</p>		

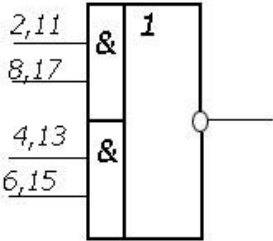
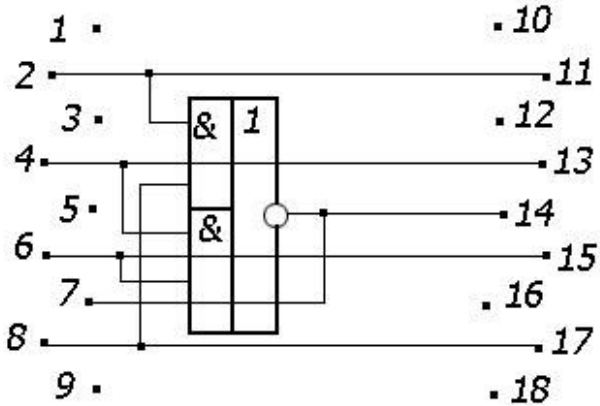
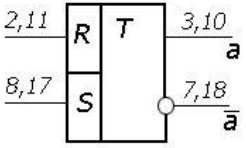
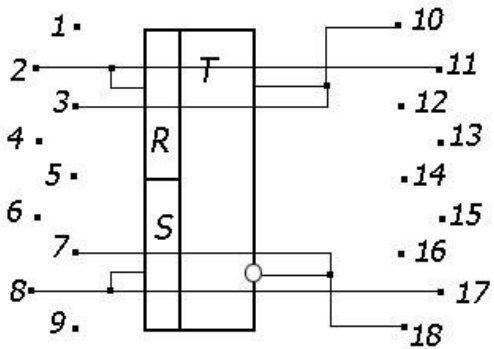
1	2	3
<p>Підсилювач</p>		<p>W3</p> 
<p>Два інвертори, підсилювач</p>		<p>W4</p> 
<p>Два елемента "АБО-НІ"</p>		<p>W5</p> 



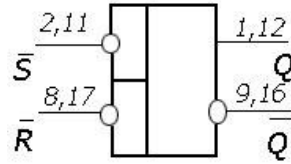
1	2	3
<p>Елемент "АБО-НІ", підсилювач</p>		
<p>Елементи "І-НІ" "АБО-НІ"</p>		
<p>Елементи "І-НІ"</p>		

1	2	3
<p>Елемент "І-НІ", підсилювач</p>		<p>W9</p> 
<p>Елемент "І-НІ", інвертор</p>		<p>W10</p> 
<p>Елемент "АБО-НІ", інвертор</p>		<p>W11</p> 

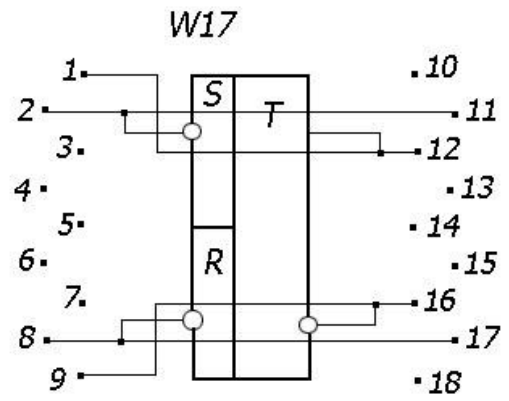
1	2	3
<p>Елемент "І-АБО- НІ", інвертор</p>		
<p>Елемент "АБО-І- НІ", інвертор</p>		
<p>Елемент "І-АБО- НІ"</p>		

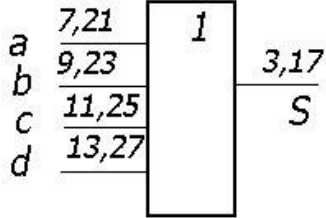
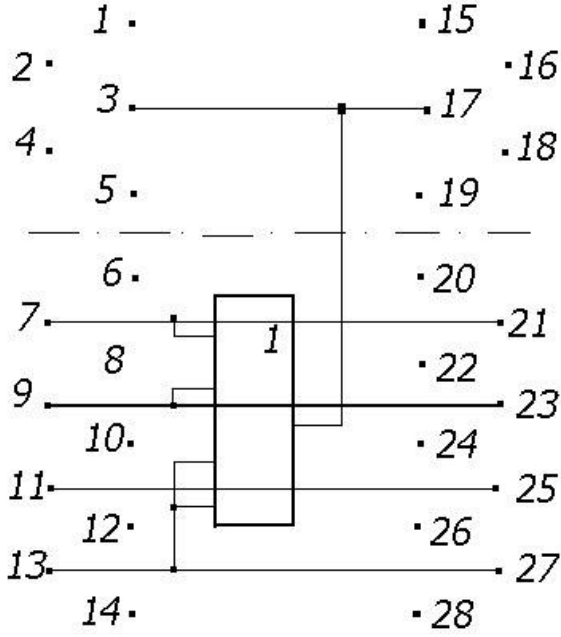
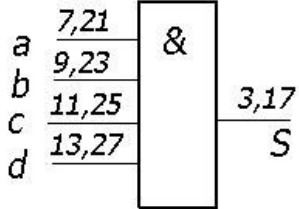
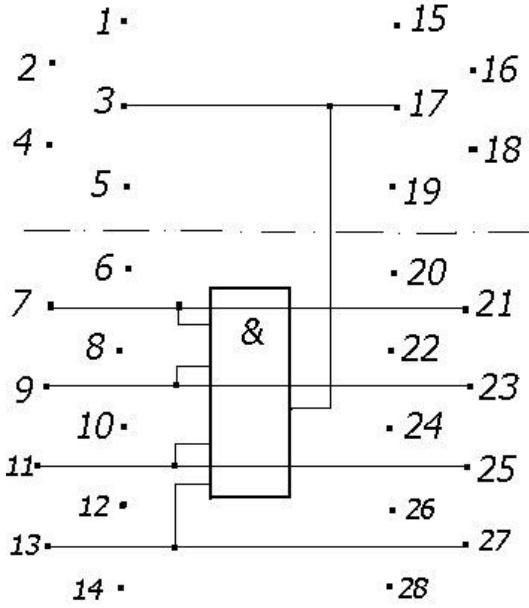
1	2	3															
<p>Елемент "І-АБО-НІ", інвертор</p>		<p>W15</p> 															
<p>R-S тригер</p>	 <table border="1" data-bbox="392 1167 695 1514"> <thead> <tr> <th>S</th> <th>R</th> <th>Q</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Q<sup>n</sup></td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>*</td> </tr> </tbody> </table>	S	R	Q	0	0	Q <sup>n</sup>	0	1	1	1	0	1	1	1	*	<p>W16</p> 
S	R	Q															
0	0	Q <sup>n</sup>															
0	1	1															
1	0	1															
1	1	*															

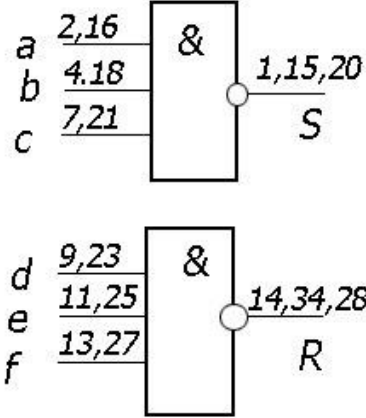
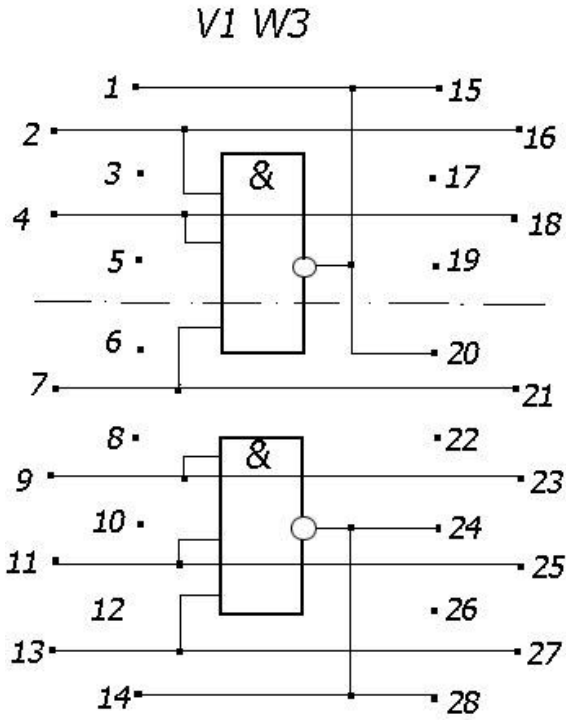
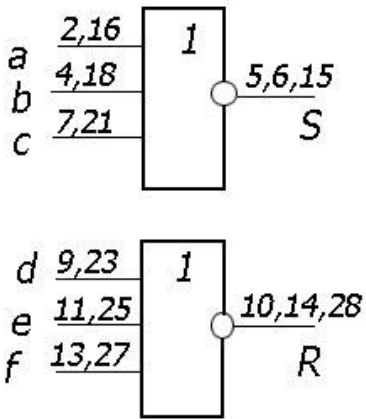
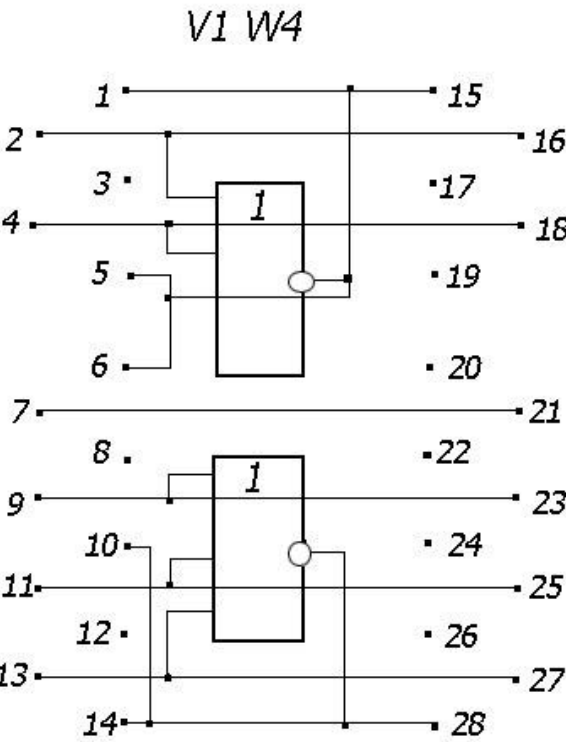
R-S  
триггер

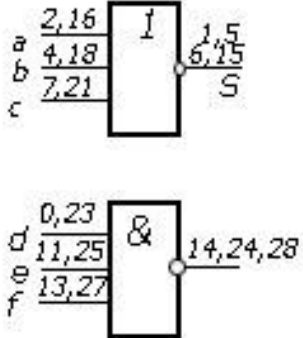
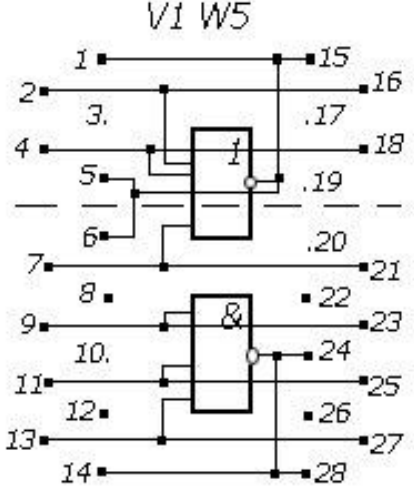
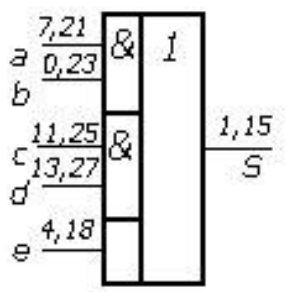
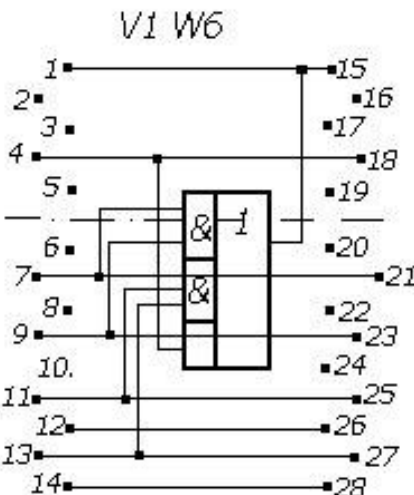


<i>S</i>	<i>R</i>	<i>Q</i>
0	0	*
0	1	1
1	0	0
1	1	$Q^n$

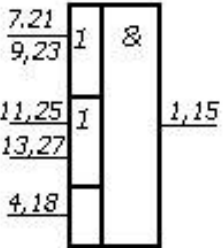
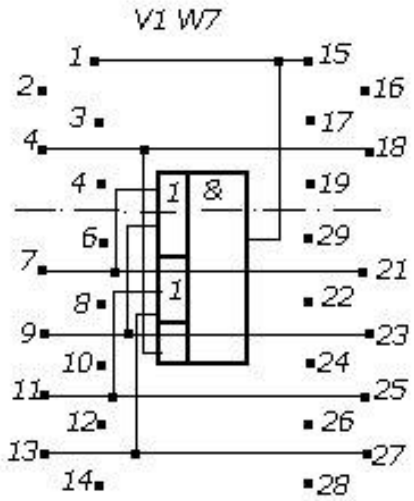
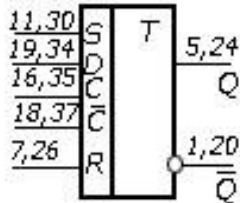
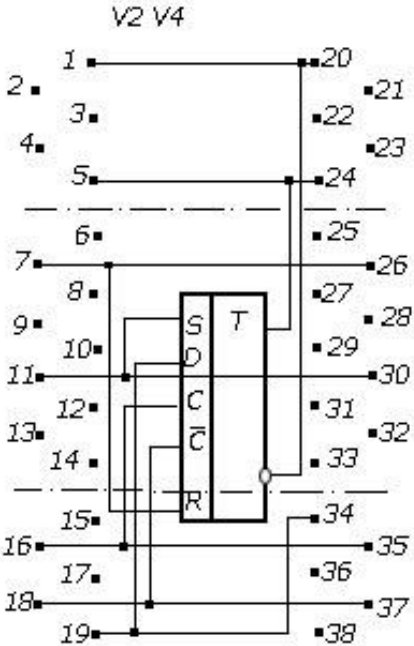


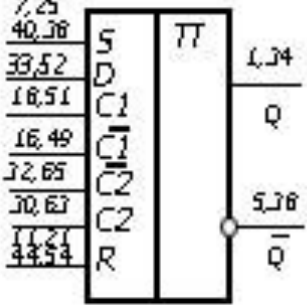
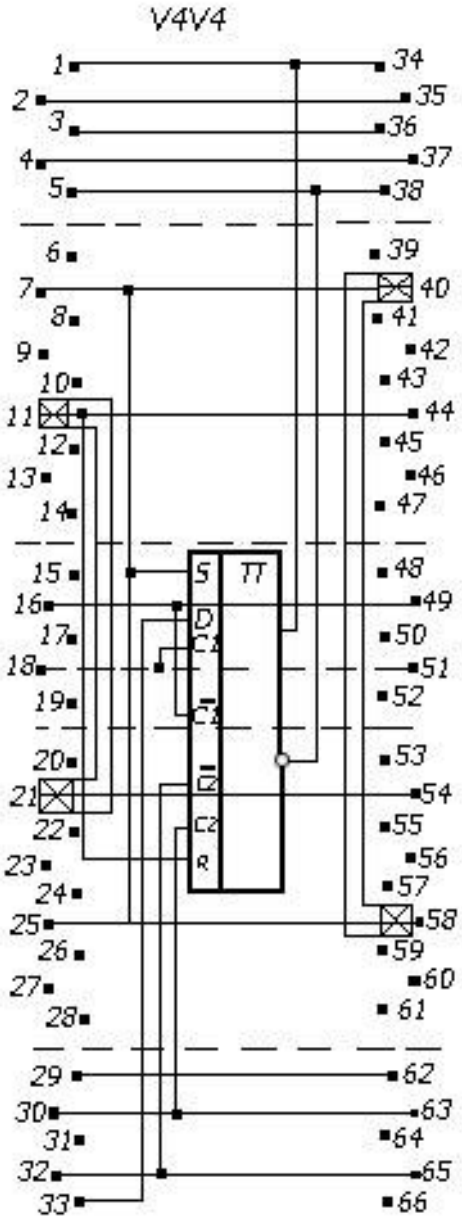
1	2	3
<p>Елемент "АБО"</p>		<p>V1 W1</p> 
<p>Елемент "І"</p>		<p>V1 W2</p> 

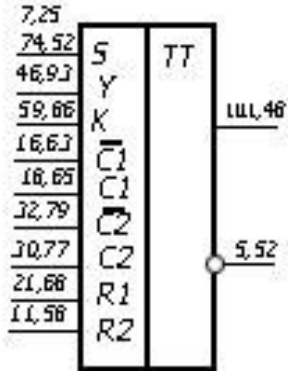
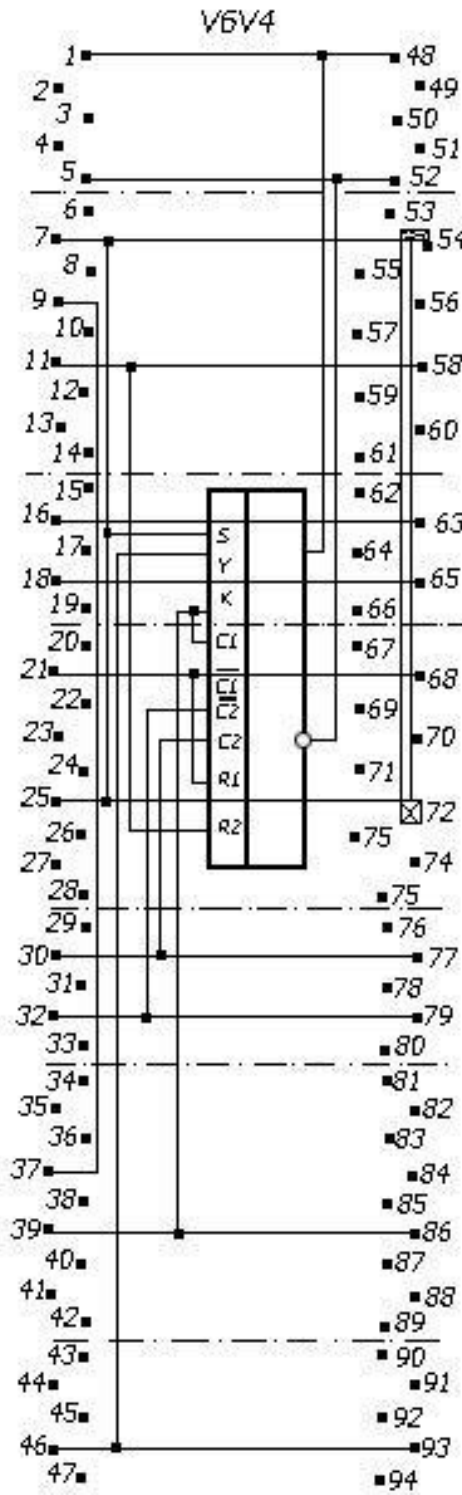
1	2	3
<p>Елементи "І-НІ"</p>		
<p>Елементи "АБО-НІ"</p>		

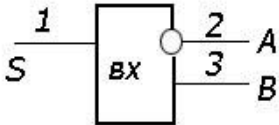
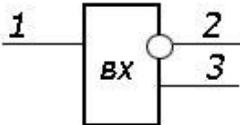
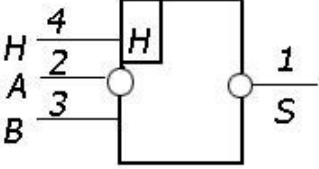
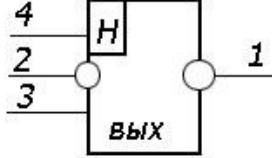
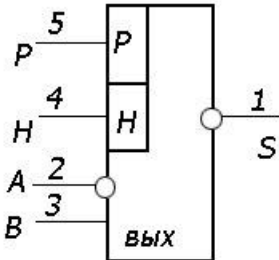
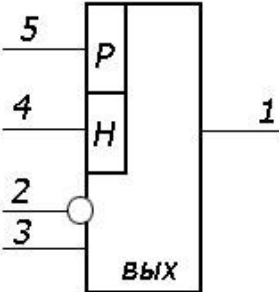
1	2	3
<p>Елементи "І-НІ", "АБО-НІ"</p>		
<p>Елемент "І-АБО "</p>		



1	2	3																																										
<p>Елемент "АБО-НІ"</p>																																												
<p>D - тригер</p>	 <table border="1" data-bbox="375 1198 710 1545"> <thead> <tr> <th>C</th> <th>D</th> <th>R</th> <th>S</th> <th>Q</th> <th><math>\bar{Q}</math></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>*</td> <td>0</td> <td>0</td> <td>Q</td> <td><math>\bar{Q}</math></td> </tr> <tr> <td>*</td> <td>*</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>*</td> <td>*</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>*</td> <td>*</td> <td>1</td> <td>1</td> <td>*</td> <td>*</td> </tr> </tbody> </table> <p><i>x – любой стан</i> <i>* - недозволений стан</i></p>	C	D	R	S	Q	$\bar{Q}$	0	0	0	0	0	1	0	1	0	0	1	0	1	*	0	0	Q	$\bar{Q}$	*	*	1	0	0	1	*	*	0	1	1	0	*	*	1	1	*	*	
C	D	R	S	Q	$\bar{Q}$																																							
0	0	0	0	0	1																																							
0	1	0	0	1	0																																							
1	*	0	0	Q	$\bar{Q}$																																							
*	*	1	0	0	1																																							
*	*	0	1	1	0																																							
*	*	1	1	*	*																																							

1	2	3																																										
<p><i>D</i> - тригер</p>	 <table border="1" data-bbox="391 936 730 1285"> <thead> <tr> <th><i>C</i></th> <th><i>D</i></th> <th><i>R</i></th> <th><i>S</i></th> <th><i>Q</i></th> <th><math>\bar{Q}</math></th> </tr> </thead> <tbody> <tr> <td>/</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>/</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>\</td> <td><i>x</i></td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td><i>x</i></td> <td><i>x</i></td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td><i>x</i></td> <td><i>x</i></td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td><i>x</i></td> <td><i>x</i></td> <td>1</td> <td>1</td> <td>*</td> <td>*</td> </tr> </tbody> </table> <p data-bbox="386 1335 743 1458"> <i>x</i> - будь-який стан                      * - недозволений стан                      \ / - зміна рівню                 </p>	<i>C</i>	<i>D</i>	<i>R</i>	<i>S</i>	<i>Q</i>	$\bar{Q}$	/	0	0	0	0	1	/	1	0	0	1	0	\	<i>x</i>	0	0	0	0	<i>x</i>	<i>x</i>	1	0	0	1	<i>x</i>	<i>x</i>	0	1	0	0	<i>x</i>	<i>x</i>	1	1	*	*	
<i>C</i>	<i>D</i>	<i>R</i>	<i>S</i>	<i>Q</i>	$\bar{Q}$																																							
/	0	0	0	0	1																																							
/	1	0	0	1	0																																							
\	<i>x</i>	0	0	0	0																																							
<i>x</i>	<i>x</i>	1	0	0	1																																							
<i>x</i>	<i>x</i>	0	1	0	0																																							
<i>x</i>	<i>x</i>	1	1	*	*																																							

1	2	3																																																																								
<p><i>J-K</i> - тригер</p>	 <table border="1" data-bbox="347 795 767 1406"> <thead> <tr> <th><i>C</i></th> <th><i>J</i></th> <th><i>K</i></th> <th><i>S</i></th> <th><i>R</i></th> <th></th> <th></th> <th></th> </tr> </thead> <tbody> <tr> <td>/</td> <td>1</td> <td>x</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>/</td> <td>x</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>/</td> <td>0</td> <td>x</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>/</td> <td>x</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>\</td> <td>x</td> <td>x</td> <td>0</td> <td>0</td> <td>x</td> <td>0</td> <td></td> </tr> <tr> <td>x</td> <td>x</td> <td>x</td> <td>1</td> <td>0</td> <td>x</td> <td>1</td> <td>0</td> </tr> <tr> <td>x</td> <td>x</td> <td>x</td> <td>0</td> <td>1</td> <td>x</td> <td>0</td> <td>1</td> </tr> <tr> <td>x</td> <td>x</td> <td>x</td> <td>1</td> <td>1</td> <td>x</td> <td>1</td> <td>1</td> </tr> </tbody> </table> <p data-bbox="339 1456 767 1702">                     x- будь-який стан                      Таблиця істинності                      наведена для сигналів  <i>C</i> – об'єднання виводів <i>C1</i>-  <i>C2</i> і <i>R</i> – об'єднання                      виводів <i>R1</i>-<i>R2</i> </p>	<i>C</i>	<i>J</i>	<i>K</i>	<i>S</i>	<i>R</i>				/	1	x	0	0	0	1	0	/	x	0	0	0	1	1	0	/	0	x	0	0	0	0	1	/	x	1	0	0	1	0	1	\	x	x	0	0	x	0		x	x	x	1	0	x	1	0	x	x	x	0	1	x	0	1	x	x	x	1	1	x	1	1	
<i>C</i>	<i>J</i>	<i>K</i>	<i>S</i>	<i>R</i>																																																																						
/	1	x	0	0	0	1	0																																																																			
/	x	0	0	0	1	1	0																																																																			
/	0	x	0	0	0	0	1																																																																			
/	x	1	0	0	1	0	1																																																																			
\	x	x	0	0	x	0																																																																				
x	x	x	1	0	x	1	0																																																																			
x	x	x	0	1	x	0	1																																																																			
x	x	x	1	1	x	1	1																																																																			

1	2	3																				
<p>Вхідний елемент</p>	 $S = \bar{A}$ $S = B$	<p>Z1</p> 																				
<p>Вхід-вихід з об'єднанням по АБО</p>	 <table border="1" data-bbox="461 1055 719 1245"> <thead> <tr> <th>H</th> <th>B</th> <th>A</th> <th>S</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>R</td> <td>R</td> <td>R</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	H	B	A	S	0	R	R	R	1	0	1	0	<p>z2</p> 								
H	B	A	S																			
0	R	R	R																			
1	0	1	0																			
<p>Вхід-вихід з третім станом</p>	 <table border="1" data-bbox="453 1693 727 1895"> <thead> <tr> <th>H</th> <th>B</th> <th>A</th> <th>S</th> <th>B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>R</td> <td>R</td> <td>R</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	H	B	A	S	B	0	0	1	0	1	1	1	R	R	R	1	1	0	1	0	<p>Z3</p> 
H	B	A	S	B																		
0	0	1	0	1																		
1	1	R	R	R																		
1	1	0	1	0																		

СТРУКТУРА \*DCT\* -

L13: 1,2,4,5 \* -

1, 1/4; 2, 1/5, 2/5; 1/3, 2/4, 3/4; 2/3, 4/5; -

3/5, 4/3; 3/3, 4/4, 3 \* ! –

Структура \*ТЕСТ\* -

L13:1; DCT: 2,4; L1:3 \*-

S, 1/4; C, 2/2, 3/1; 1/3, 2/1; 1/5, 4/3, Q; -

2/3, 4/1, 3/2, 4,2 \* ! –

% ТПР – ОПИСАНИЕ –

\* ПРОВЕРКА РЕЖИМА 1; -

S = 1,0; -

0 = +, 0, +: 3,0; -

% настройка –

контр. точки \* -

источники: S, C, приемник: Q \* -

## ЛИТЕРАТУРА

1. Пономарев М.Ф., Коноплев Б.Г., Фомичев А.В. Базовые матричные кристаллы: Проектирование специализированных БИС на их основе. -М.: Радио и связь, 1980. - 80 с.

2. Петренко А.И., Лошаков В.Н., Тетельбаум А.Я., Шрамченко Б.И. Автоматизированное проектирование СБИС на базовых кристаллах. - М.: Радио и связь, 1988. - 160 с.

3. Казенов Г.Г., Сердобинцев Е.В. Проектирование топологии матричных БИС. - М.: Высш. шк., 1990. - 112 с.

4. Абрайтис Л.Б. Автоматизация проектирования топологии цифровых интегральных микросхем. - М.: Радио и связь, 1985. - 162 с.

Міністерство освіти і науки України  
Вінницький національний технічний університет

Навчальне видання

Методичні вказівки  
до виконання курсової роботи з дисципліни  
“САПР засобів обчислювальної техніки”.  
для студентів спеціальності 2204  
усіх форм навчання

Укладачі: Романюк Олександр Никифорович  
Рейда Олександр Миколайович

Навчальне видання

Методичні вказівки  
до виконання курсової роботи з дисципліни  
“САПР засобів обчислювальної техніки”  
для студентів спеціальності 2204  
усіх форм навчання

Укладач: Романюк Олександр Никифорович  
Рейда Олександр Миколайович

Редактор

286021, м. Вінниця, Хмельницьке шосе, 95, ВНТУ