

Вінницький національний технічний університет  
Факультет інфокомунікацій, радіоелектроніки та наносистем  
Кафедра радіотехніки

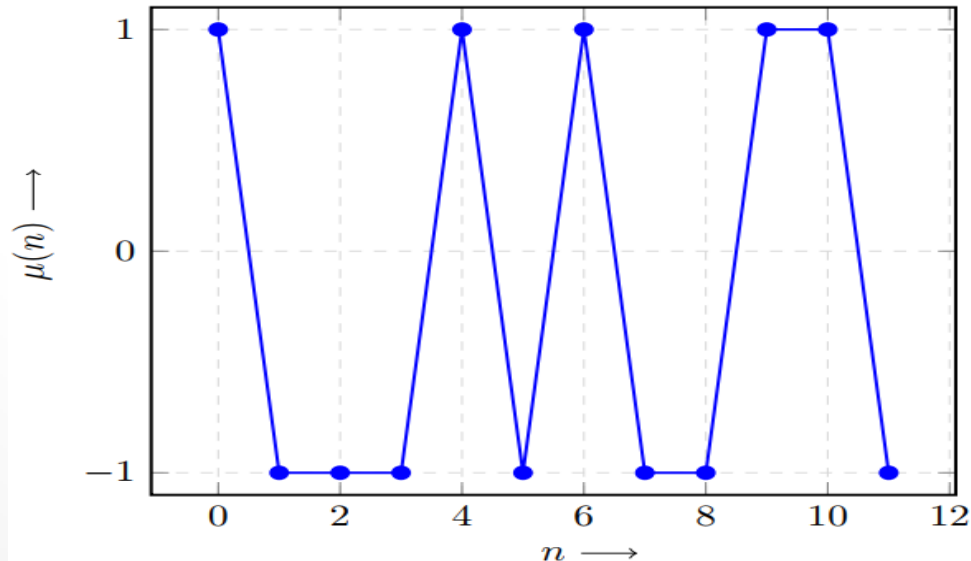
# Розробка генераторів Мебіуса на FPGA

Розробив ст. гр. РТ-19м Яровий Д. В.

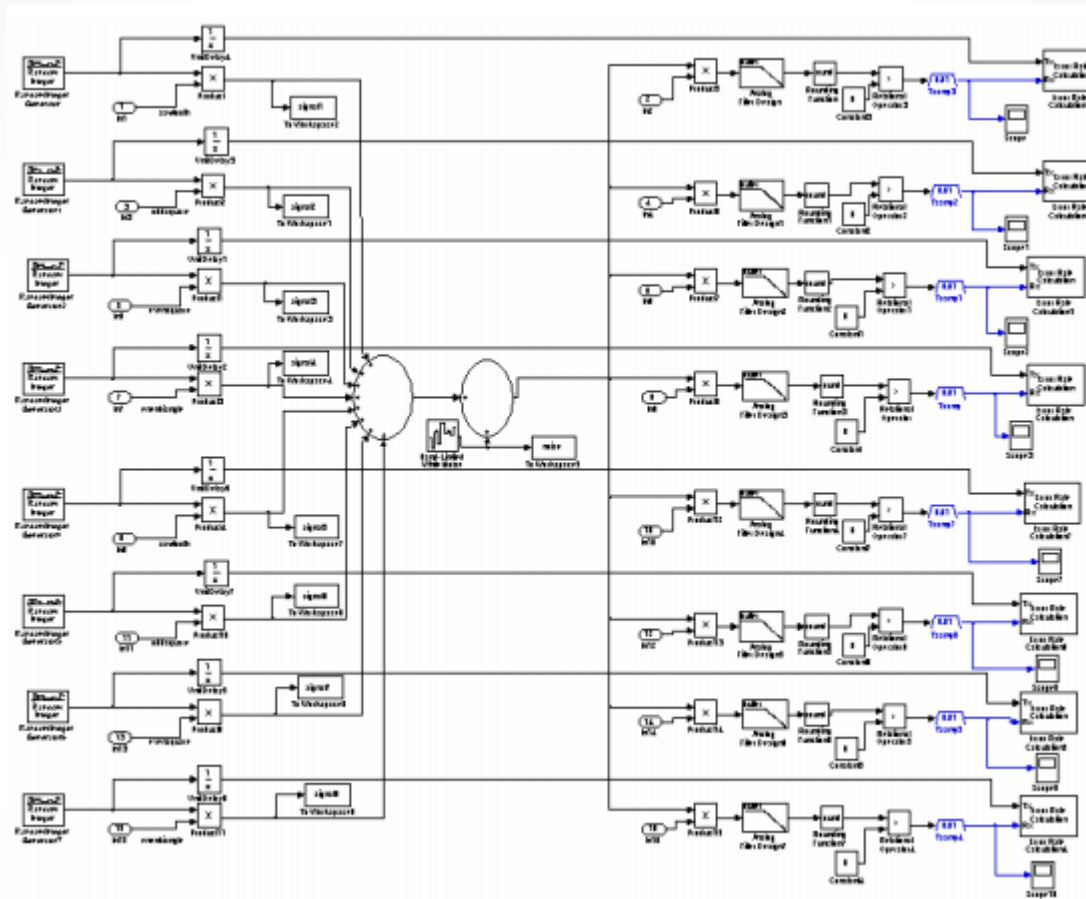
Керівник - к.т.н., доц., Гаврілов Д. В.

# ОБҐРУНТУВАННЯ ДОЦІЛЬНОСТІ РОЗРОБКИ ГЕНЕРАТОРІВ ФУНКЦІЙ МЕБІУСА НА FPGA

$$\mu(a) = \begin{cases} 0 & \text{якщо при розкладанні } a = p_1^{\alpha_1} \dots p_n^{\alpha_n} \text{ щонайменше} \\ & \text{один з показників перевершує 1} \\ -1 & \text{якщо при розкладанні числа } a \text{ має вигляд, } a = p_1 \dots p_n \\ 1 & \text{якщо } a \text{ аргумент функції Мебіуса, } n \text{ - порядкові номери} \\ & \text{простих співмножників.} \end{cases}$$

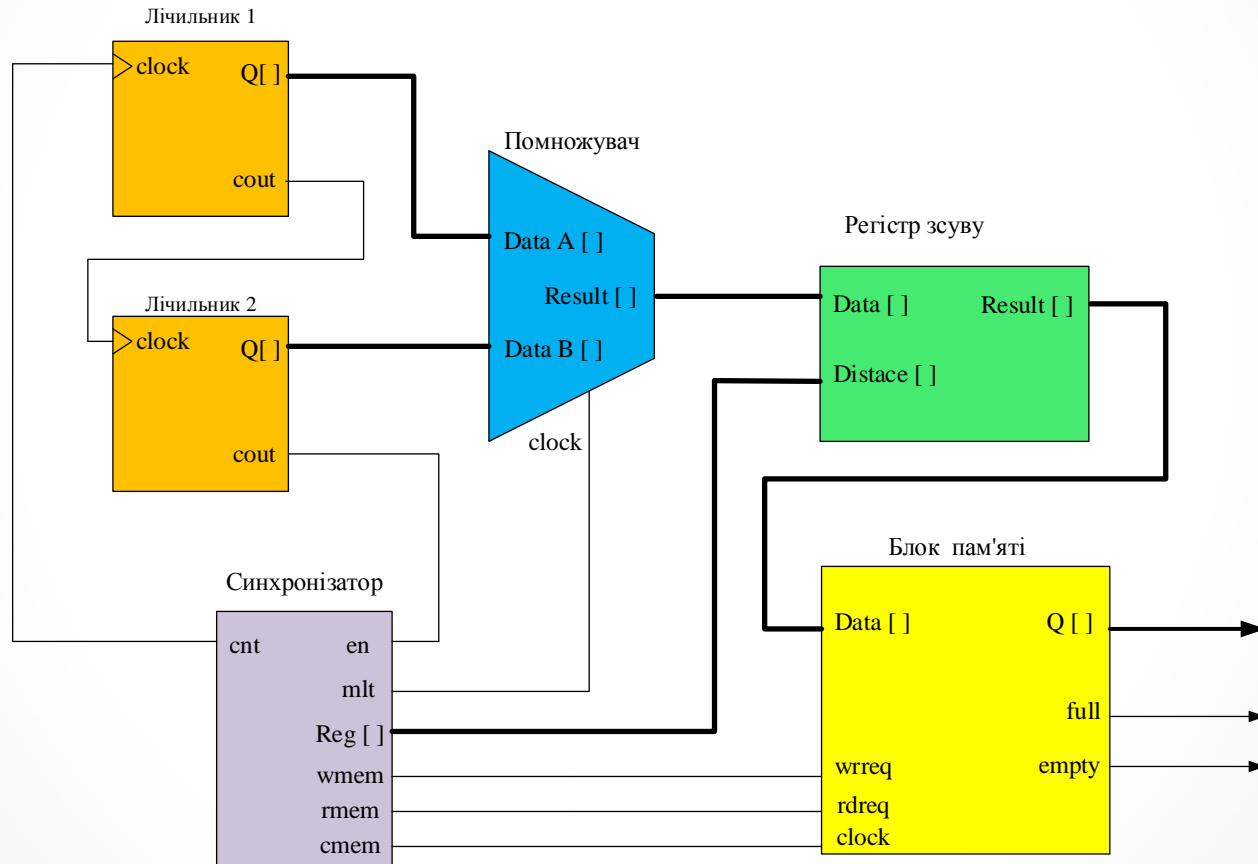


# Цифрова система зв'язку Мебіуса

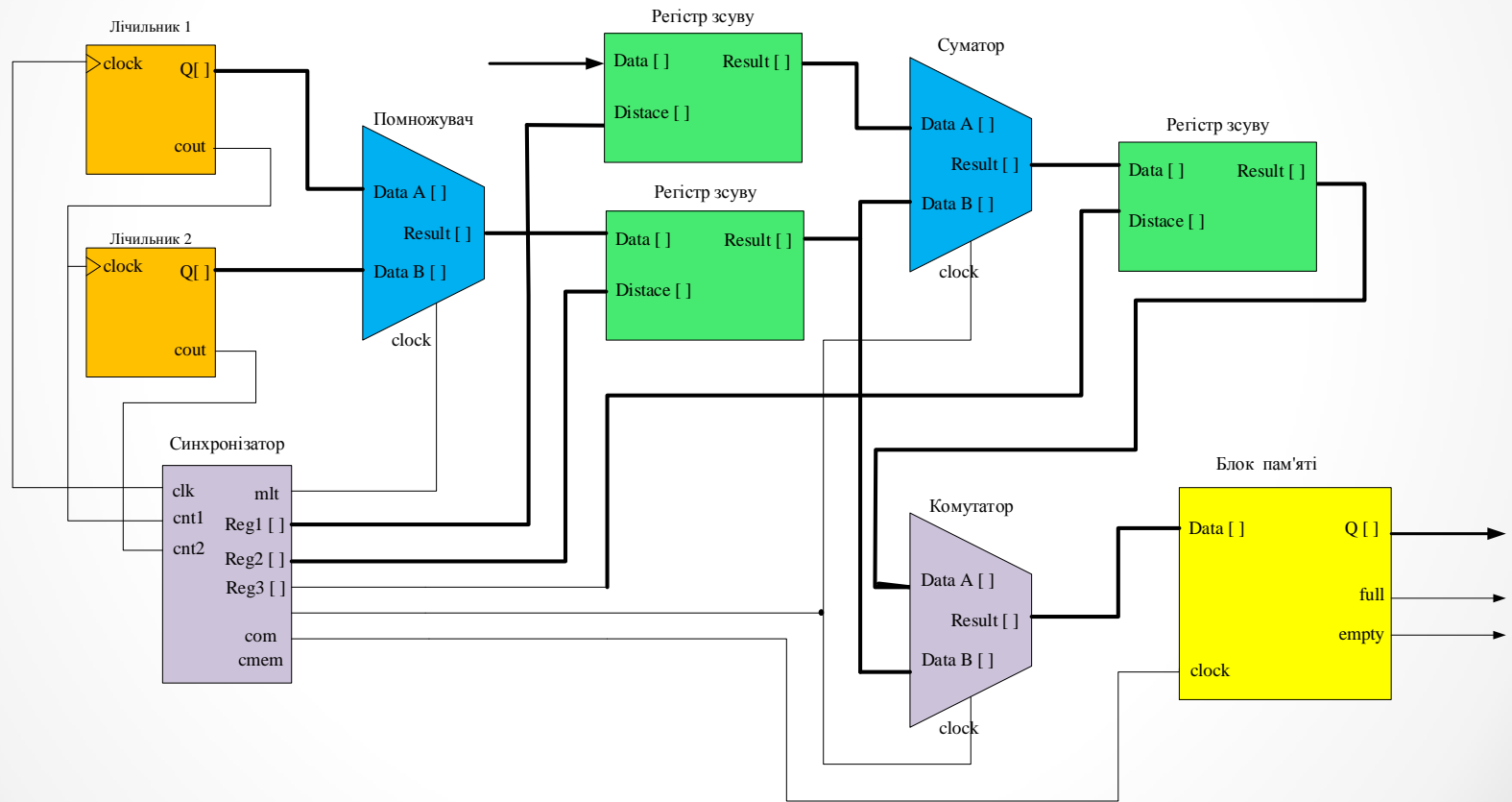


Багатоканальні цифрові системи зв'язку застосовували зворотне перетворення Мебіуса побудована в MATLAB

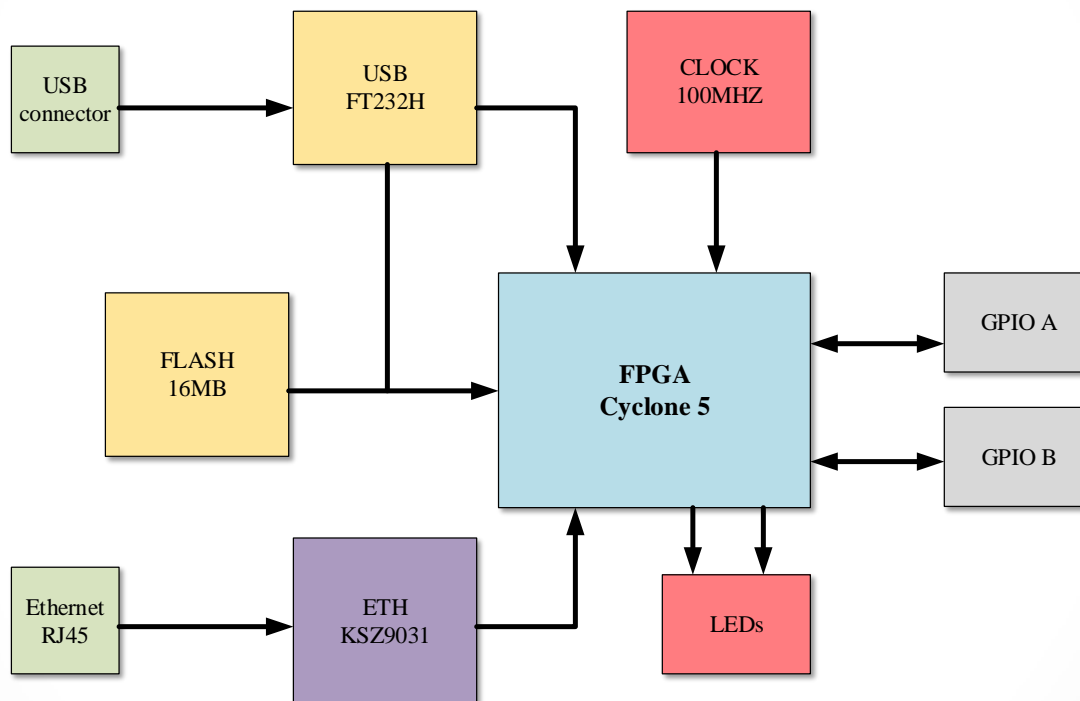
# Блок схема генератор функцій Мебіуса



# Блок схема генератор хвильових функцій Мебіуса

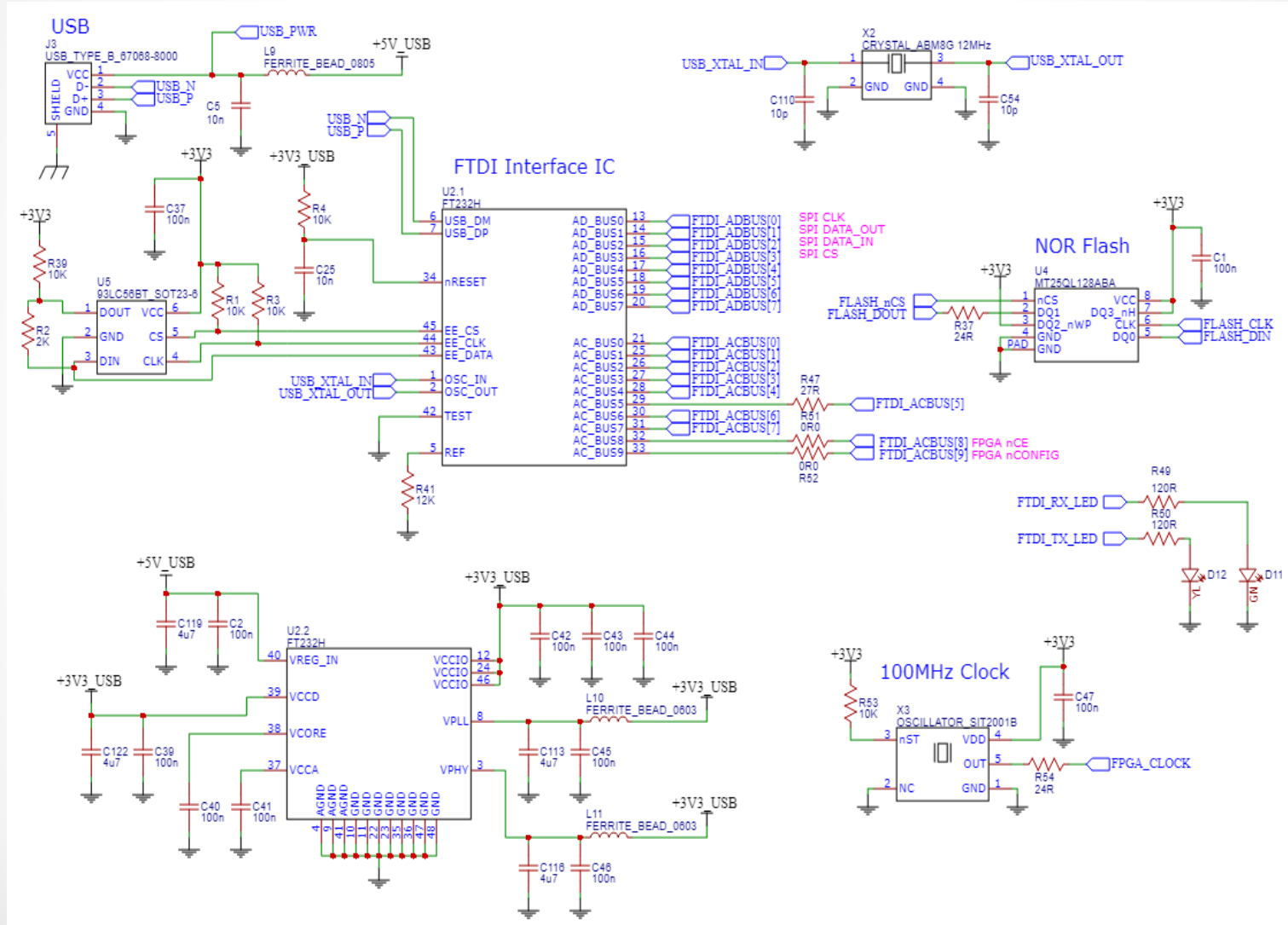


# РОЗРОБКА МАКЕТНОЇ ПЛАТИ ДЛЯ ГЕНЕРАТОРІВ МЕБІУСА НА FPGA

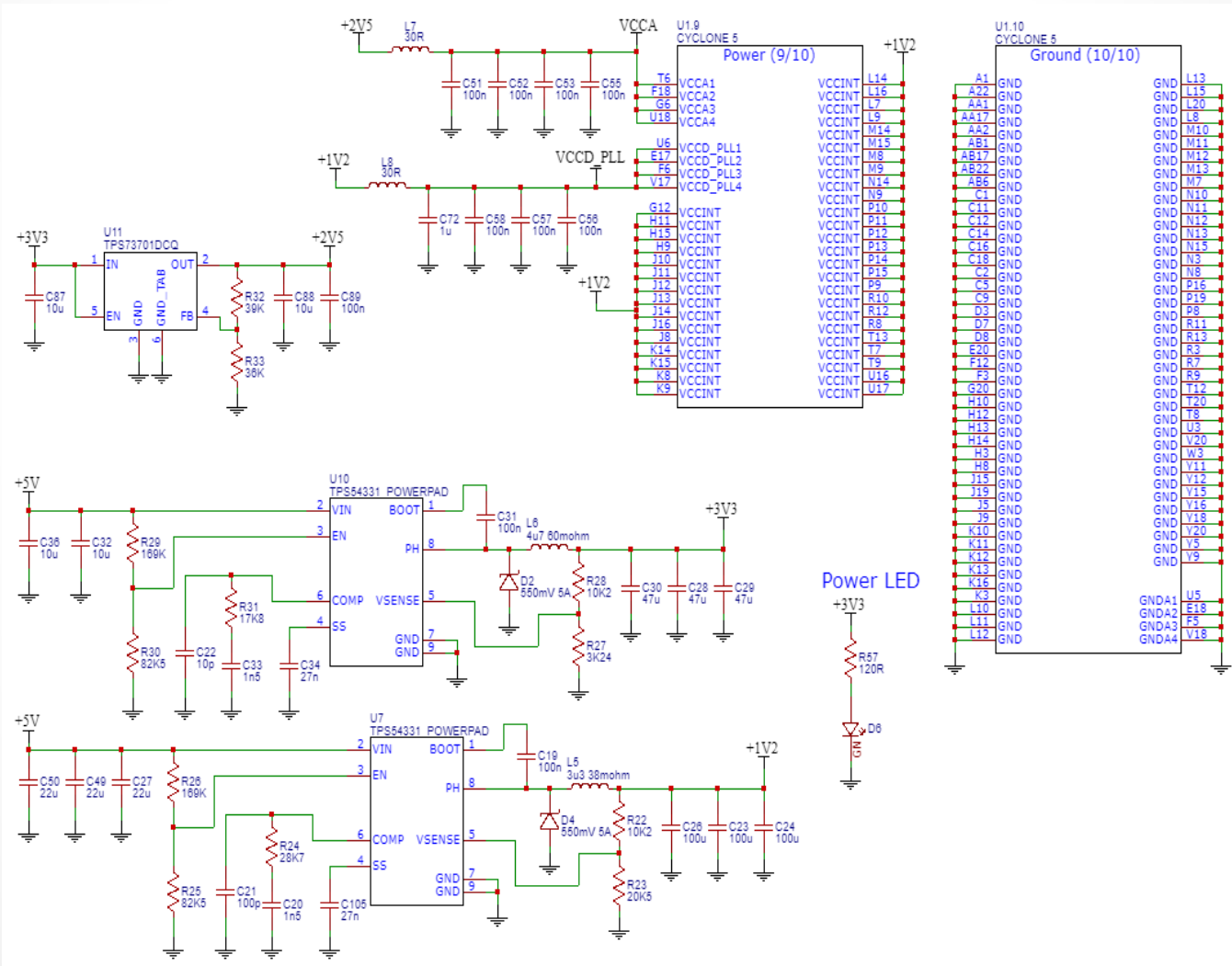


# Електрична схема реалізації підключення USB до

## мікропроцесора Cyclone 5

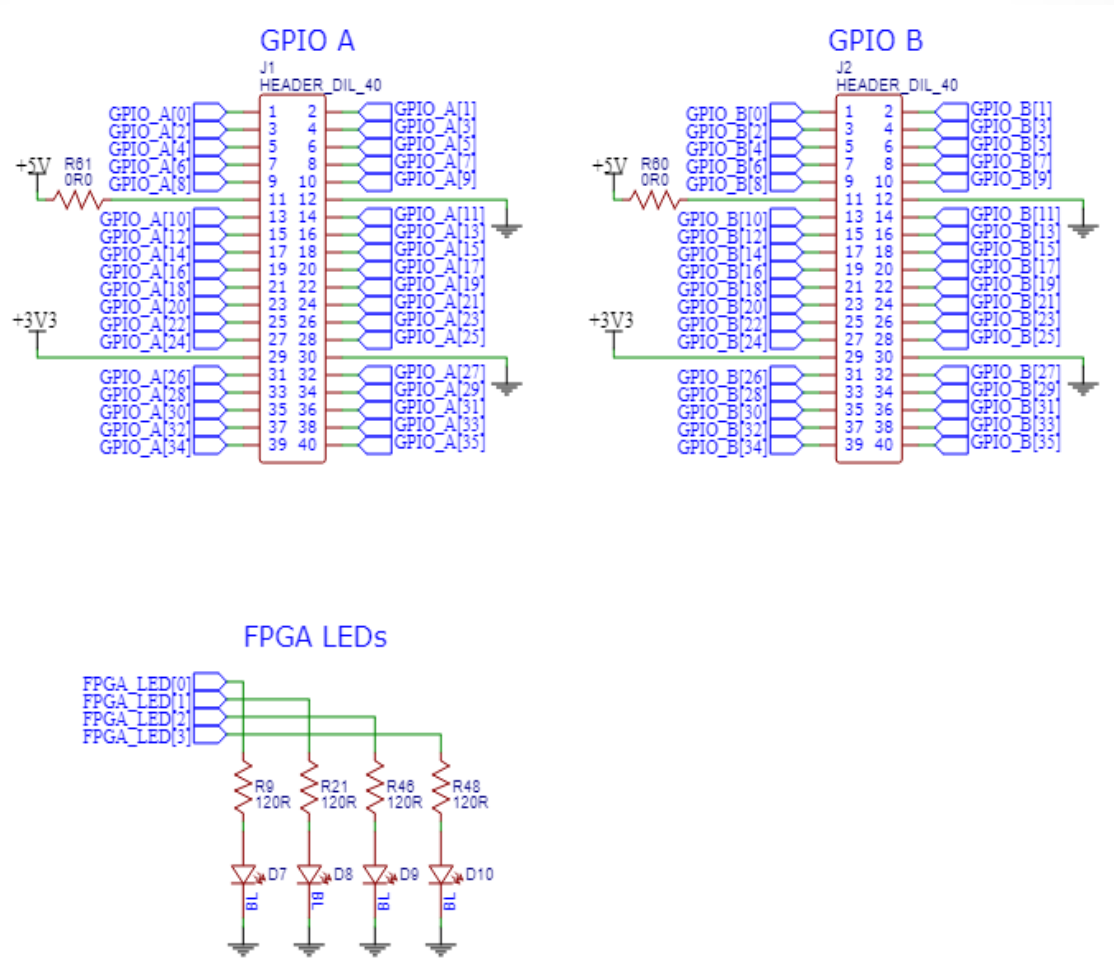


# Електрична схема живлення макетної плати



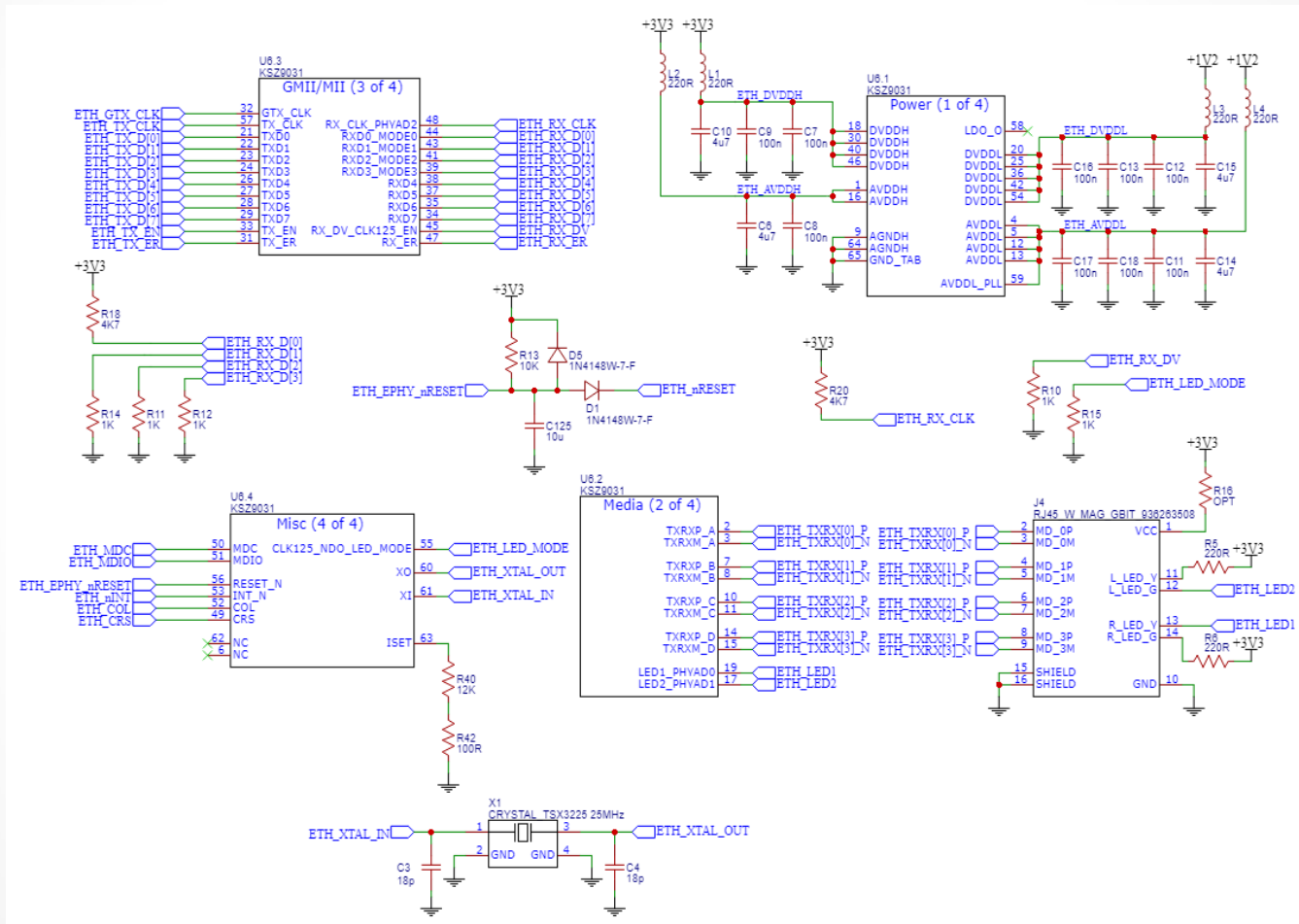


# Електрична схема двох 40 контактних роз'єму та LEDs індикації

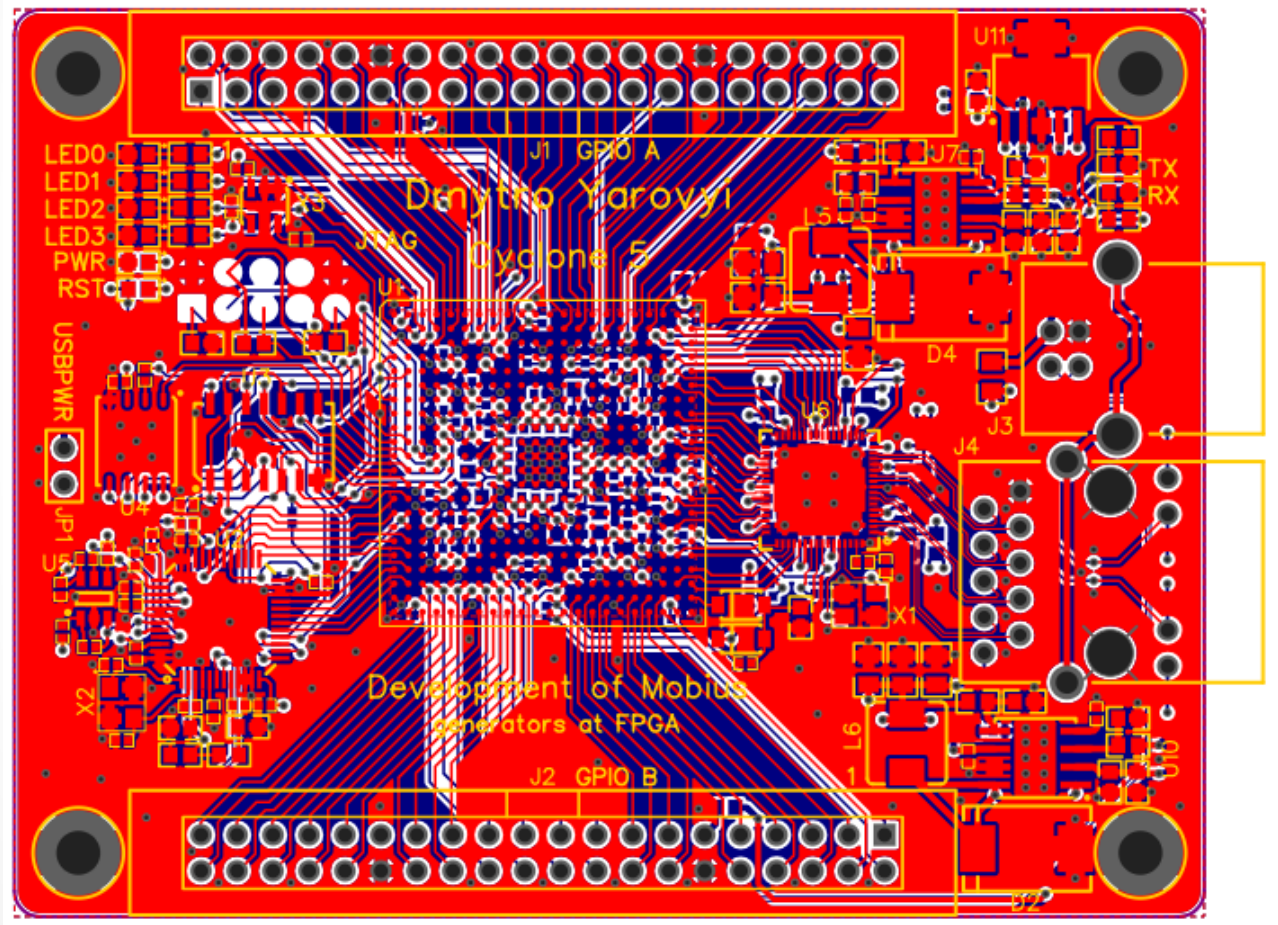




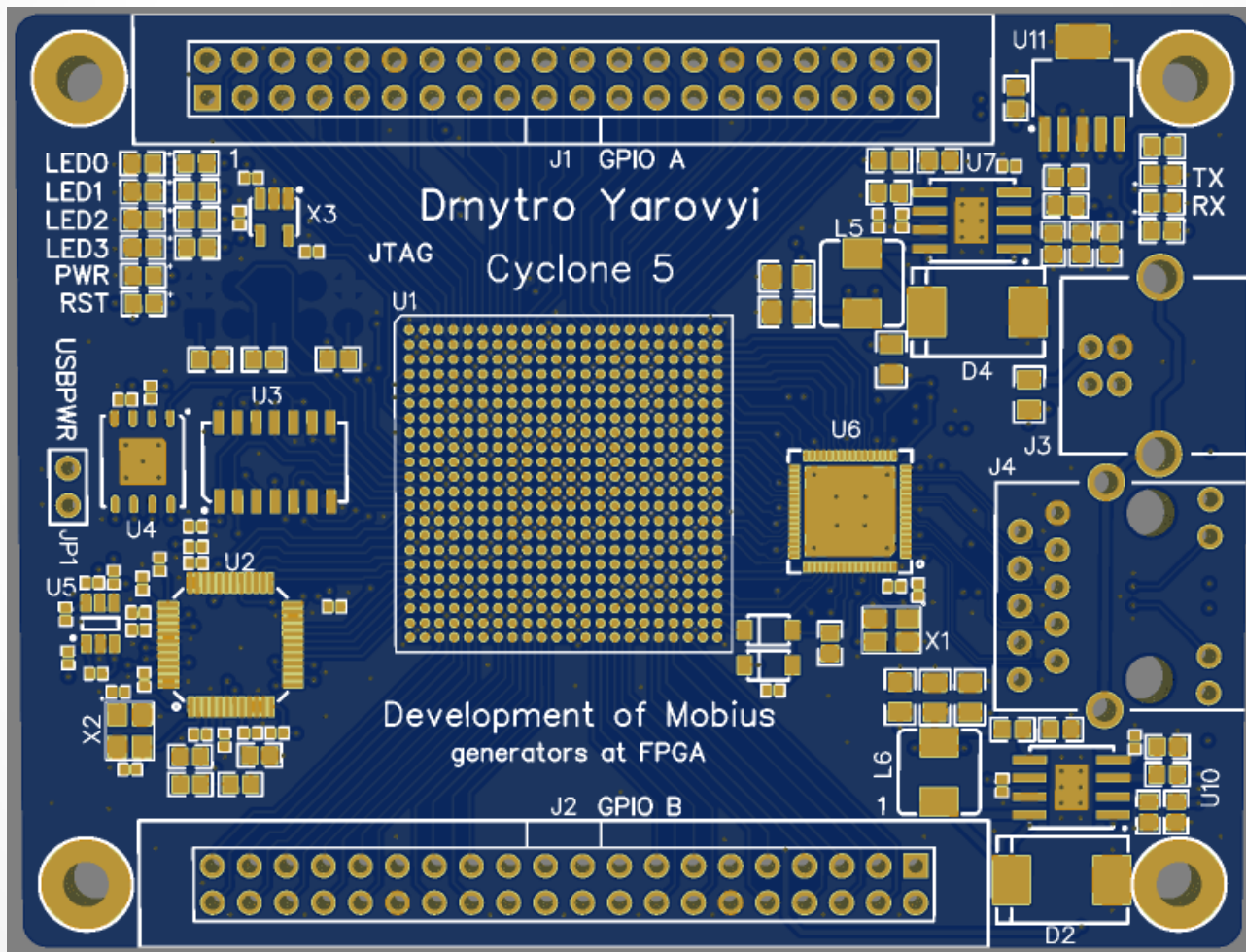
# Електрична схема реалізації підключення Ethernet



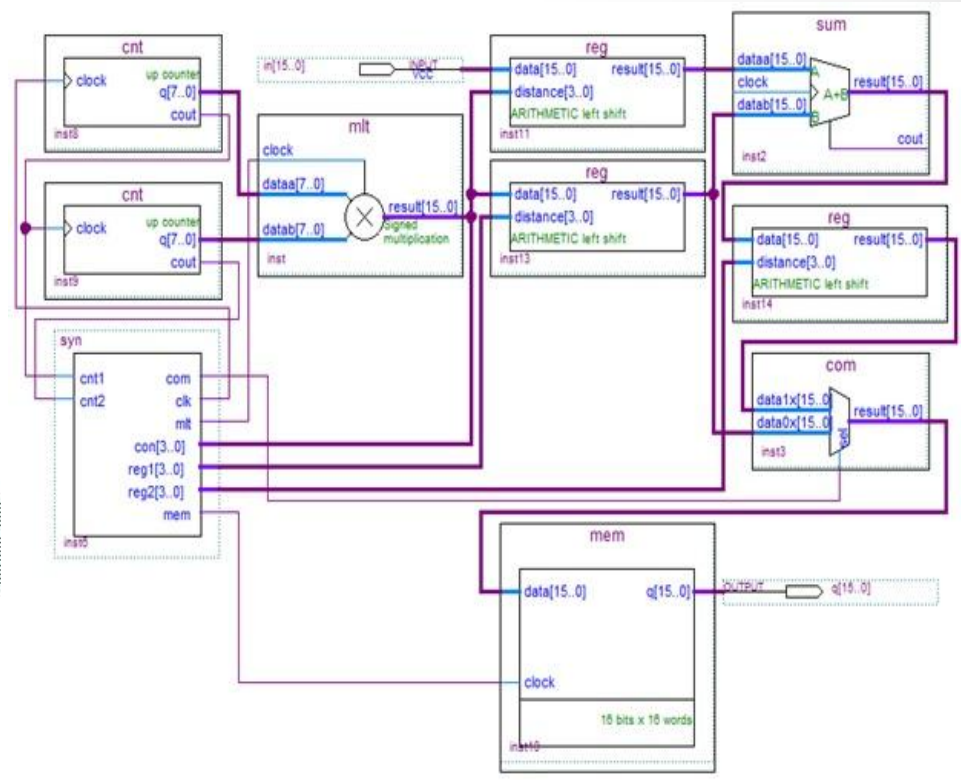
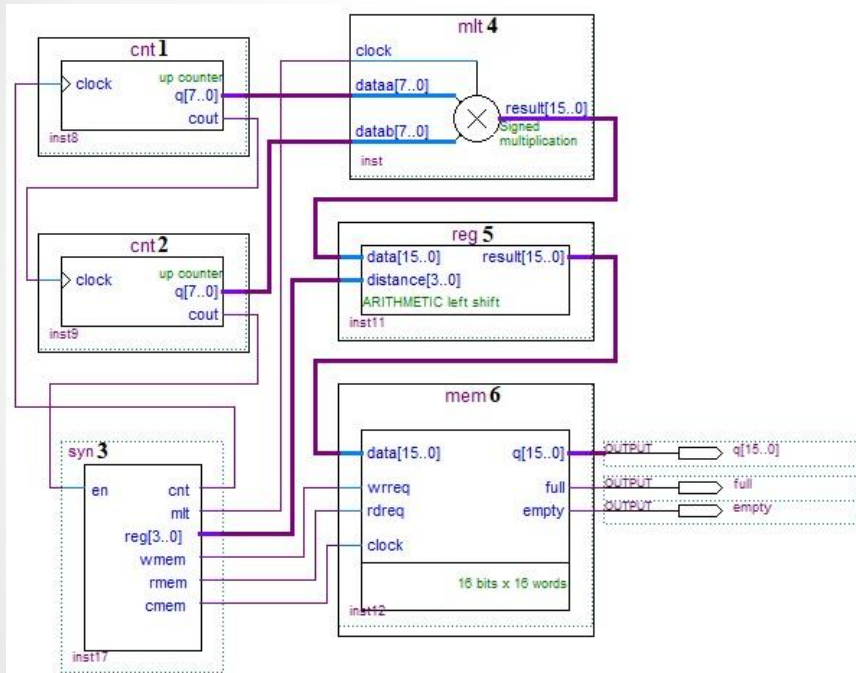
# Друкована плата пристрою



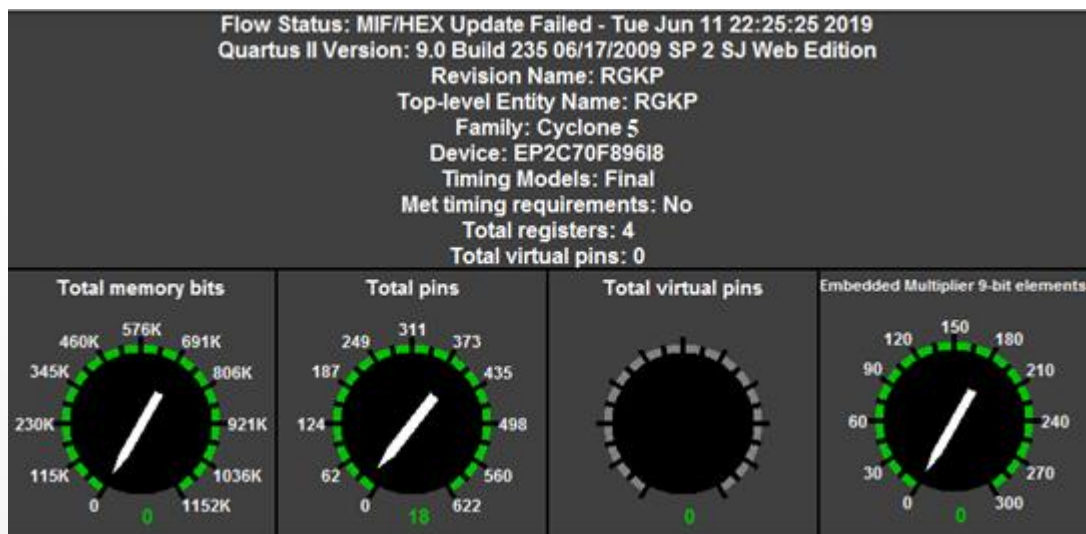
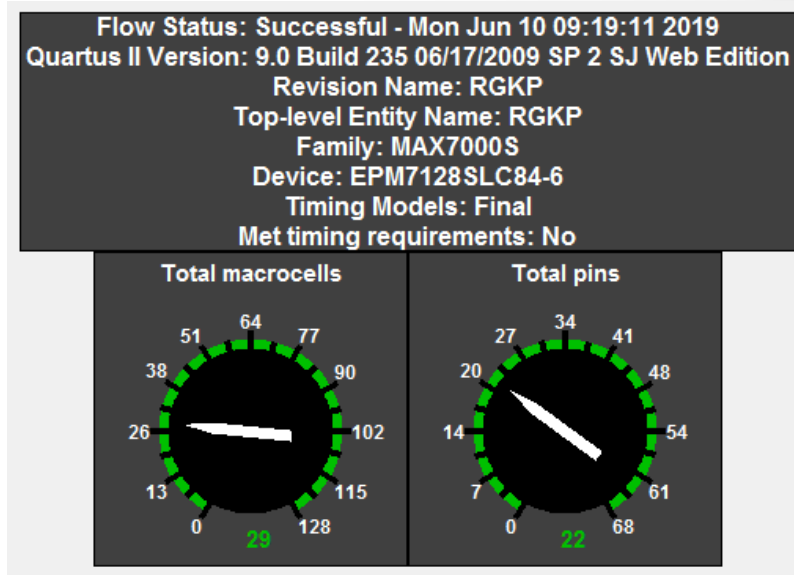
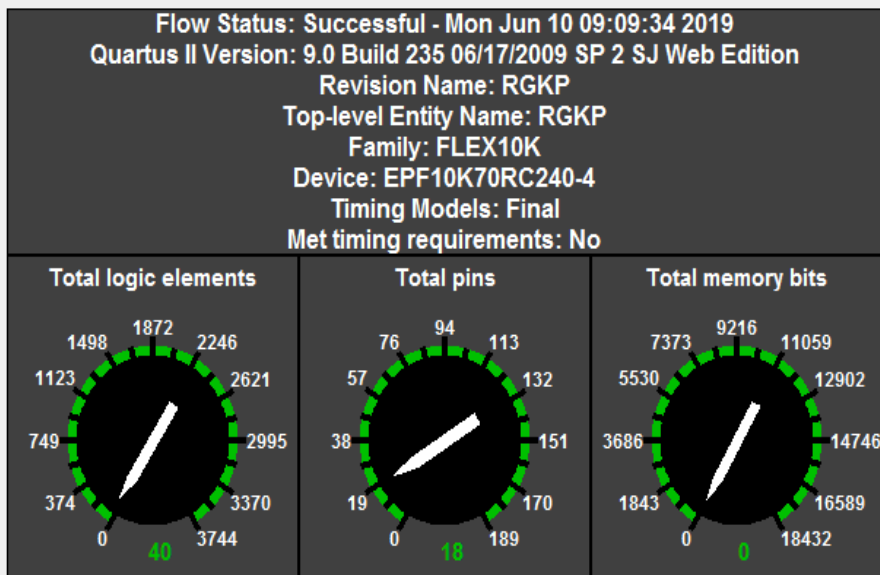
# 3D модель друкованої плати



# Моделювання генераторів Мбіуса в САПР Quartus II



# Результати моделювання



Дякую за увагу !