

# ІНФОРМАЦІЙНА ТЕХНОЛОГІЯ БЕЗПЕЧНОГО ТЕСТУВАННЯ СХЕМ ЦИФРОВИХ ПРИСТРОЇВ

Студент групи 2КН-18м Морозов О.С.

Науковий керівник: к.т.н., Озеранський В.С.

- ▶ **Метою дослідження** є підвищення швидкодії систем безпечного тестування схем цифрових пристроїв.
- ▶ **Об'єкт дослідження** – процес тестування схем цифрових пристроїв на основі застосування композиційно-декомпозиційного підходу.
- ▶ **Предмет дослідження** – програмні засоби тестування схем цифрових пристроїв..
- ▶ Для досягнення поставленої мети необхідно вирішити такі задачі:
  - ▶ - проаналізувати особливості застосування існуючих методів електричного захисту елементів схеми, що тестується;
  - ▶ - розробити алгоритм модифікації сформованих тестових послідовностей для уникнення перегрівання елементів схеми;
  - ▶ - розробити інформаційну технологію корекції тестових послідовностей для формування етапів охолодження схеми, що тестується.

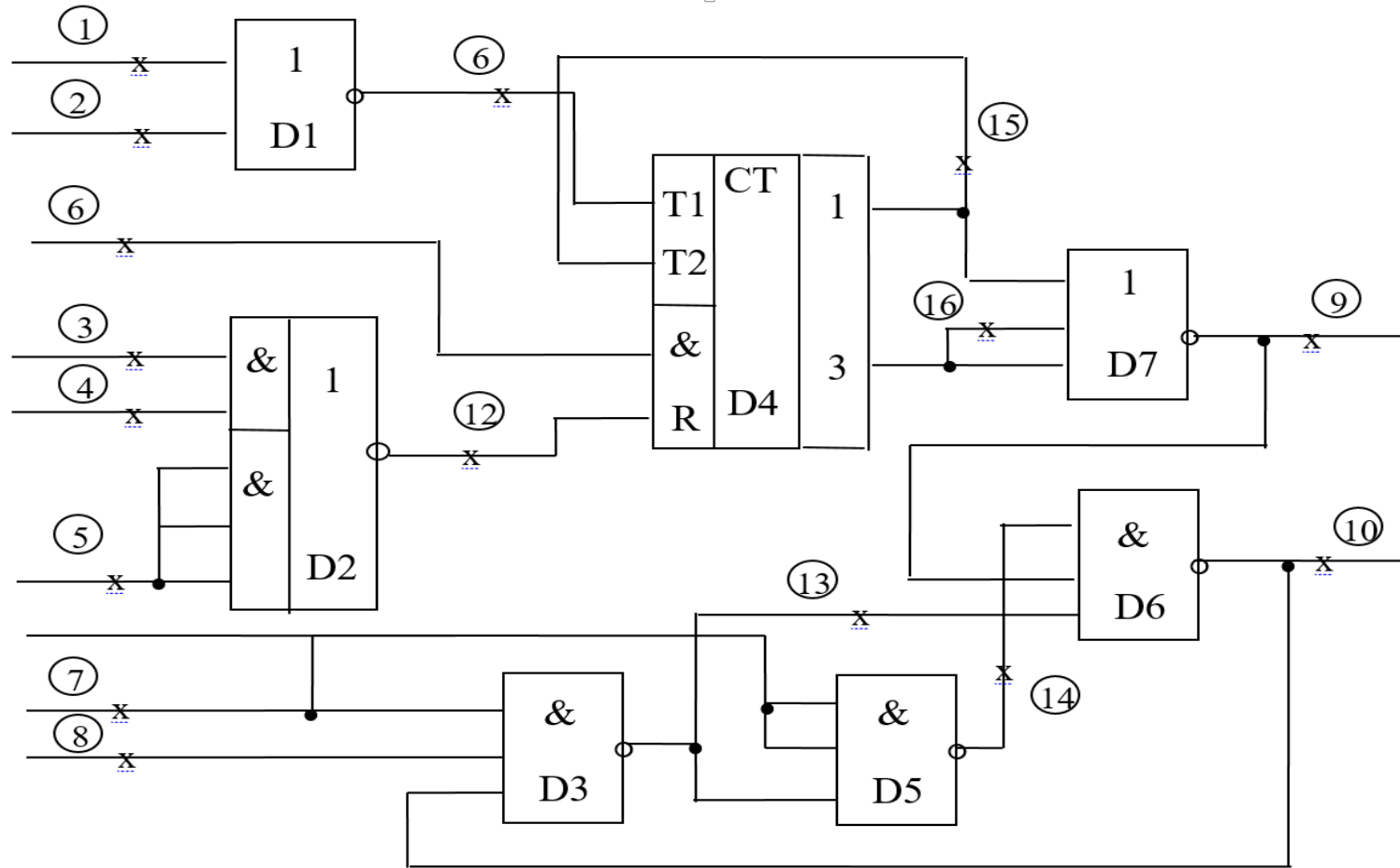
- ▶ Існуючі аналоги
- ❖ Система електричного контролю з літаючими пробниками:



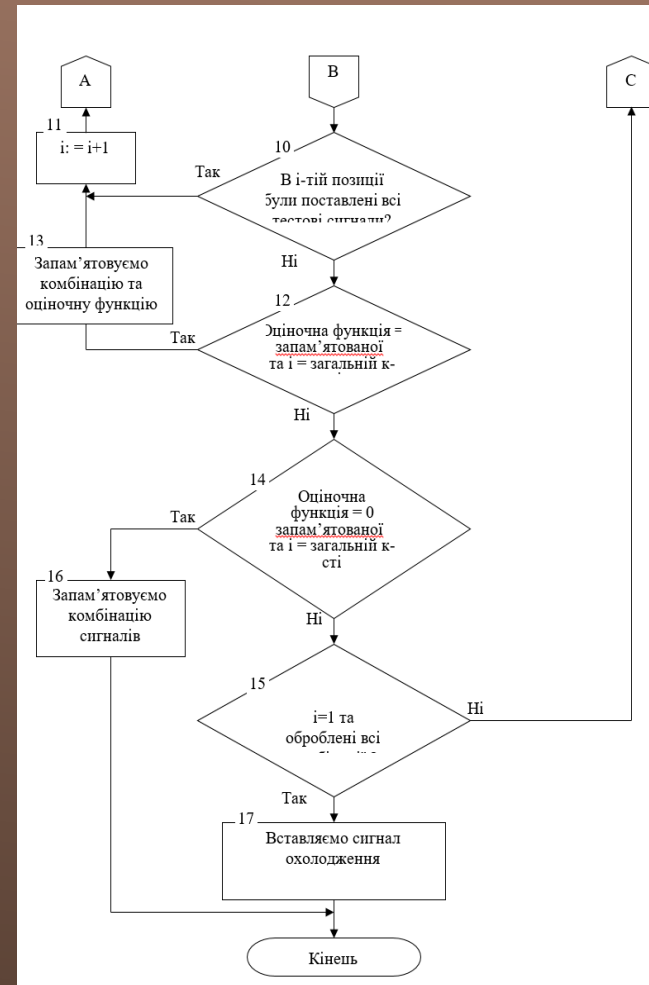
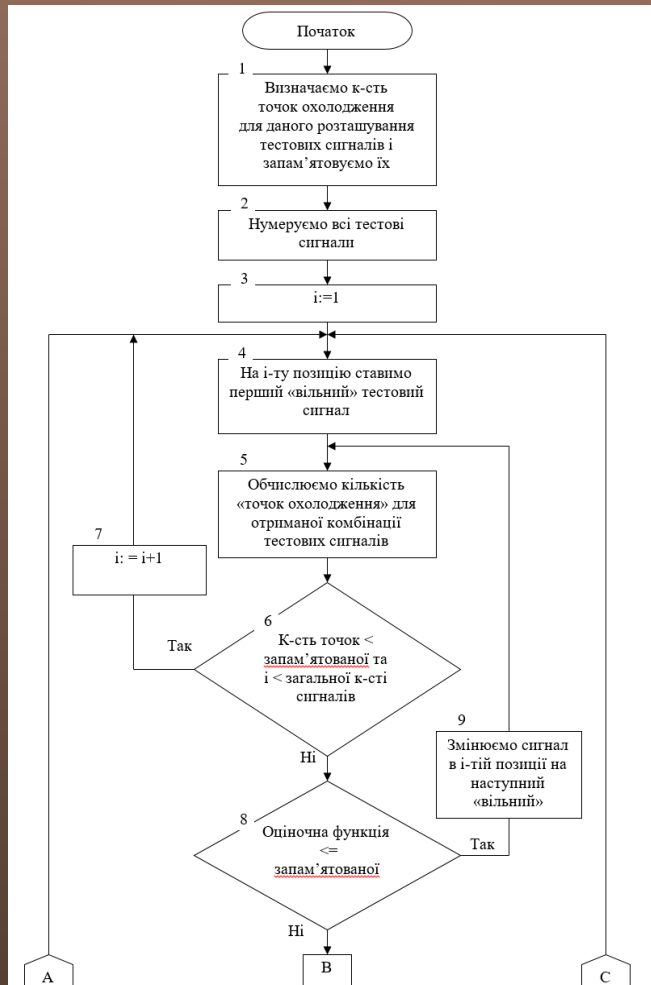
❖ Системи електричного контролю адаптерного типу



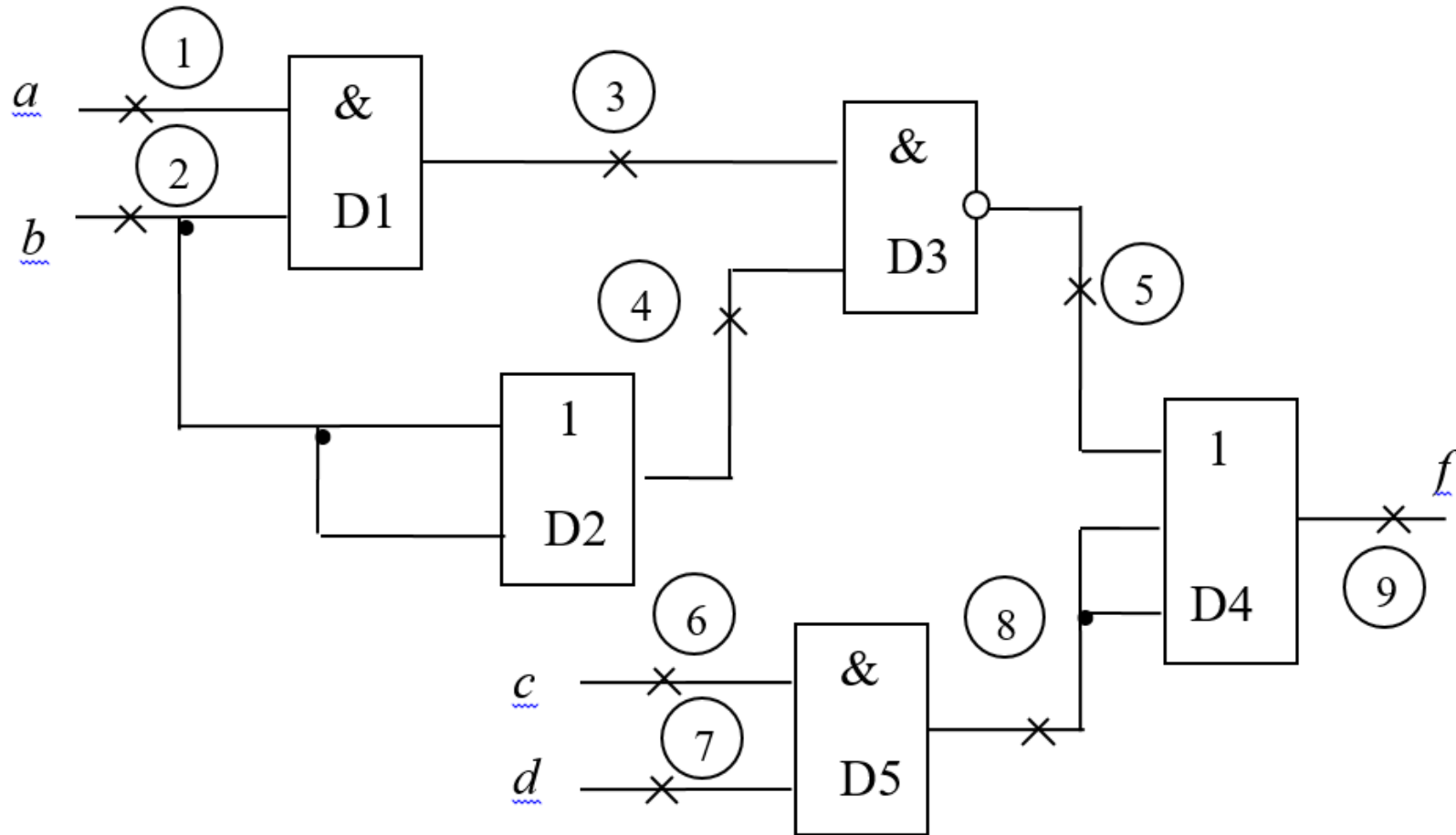
► Цифровой фрагмент ОД



► Алгоритм модулю безпечного тестування схем цифрових пристроїв



► Фрагмент комбінаційної схеми



# Безпечне тестування схем цифрових пристроїв

## Вхідні дані

Кількість тестів ▼

Потужність тесту ▼

Тест 1

Тест 2

Тест 3

Тест 4

Тест 5

Тест 6

Тест 7

Тест 8

Тест 9

Тест 10

Почати тестування



► Результати тестування

## Безпечне тестування схем цифрових пристроїв

### Вектори тестових сигналів

10 ▼

16 ▼

0110011001100110

1111111111111111

1101110111011101

0000000000000000

0000000000000000

0000000000000000

0111101101111011

0010111100101111

0000000000000000

0000000000000000

1101100011011000

1011011110110111

0000000000000000

0000000000000000

1110111011101110

0000000000000000

0000000000000000

0000000000000000

0110110001101100

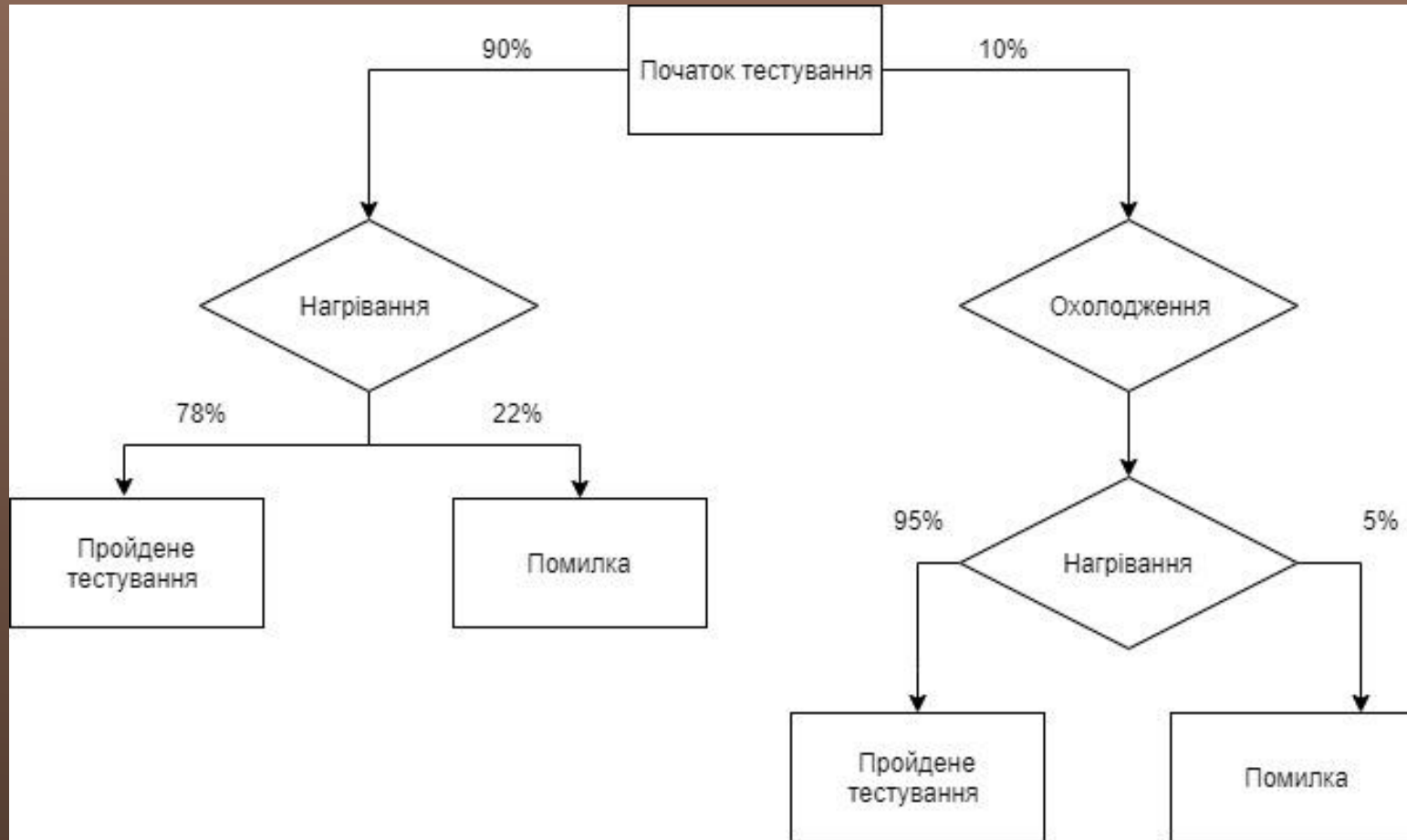
0000000000000000

0000000000000000

0101101001011010

Почати тестування знову

- Дерево рішень інформаційної технології безпечного тестування схем цифрових пристроїв



► Структурна схема системи безпечного тестування схем цифрових пристроїв



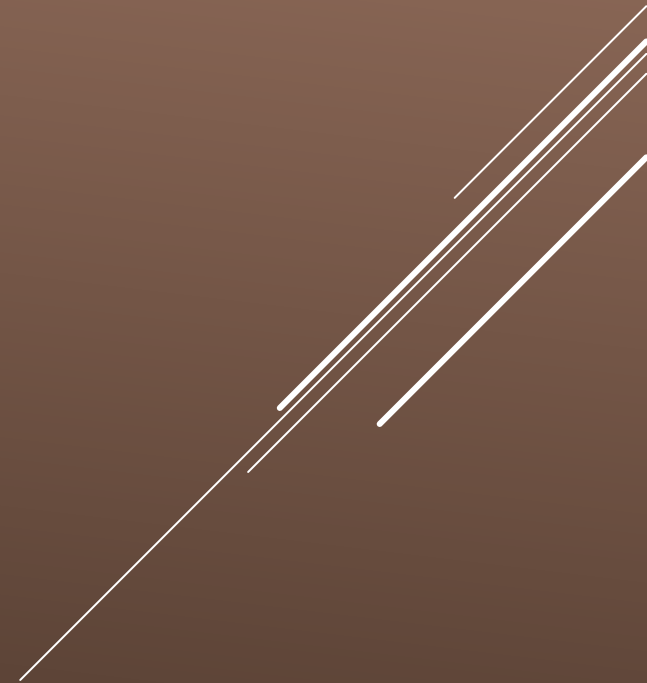
# ЕКОНОМІНЧНА ЧАСТИНА

Кількість витрат - 89745,97 грн


Абсолютний ефект - 115193.22 грн

Відносний ефект - 35,64%

Термін окупності – 2.8 років



## ► ВИСНОВКИ

- В роботі було проведено опис предметної області та сфери застосування розробленого програмного забезпечення
  - В технічній частині роботи було проведено порівняльний аналіз методів технічної діагностики
  - Всі поставлені задачі було вирішено, отже мету магістерської кваліфікаційної роботи було досягнуто.
- 

ДЯКУЮ ЗА УВАГУ!

