

Міністерство освіти і науки України  
Вінницький національний технічний університет  
Факультет інформаційних технологій та комп'ютерної  
інженерії  
Кафедра обчислювальної техніки

# ЗАСОБИ ПОКРАЩЕННЯ ВІДМОВОСТІЙКОСТІ У НАПІВПРОВІДНИКОВІЙ ПАМ'ЯТІ

Виконав:

студент групи 2КІ-18м

Войналович О.Ю.

Науковий керівник:


Семеренко В.П.

# Актуальність та мета роботи

## Актуальність роботи

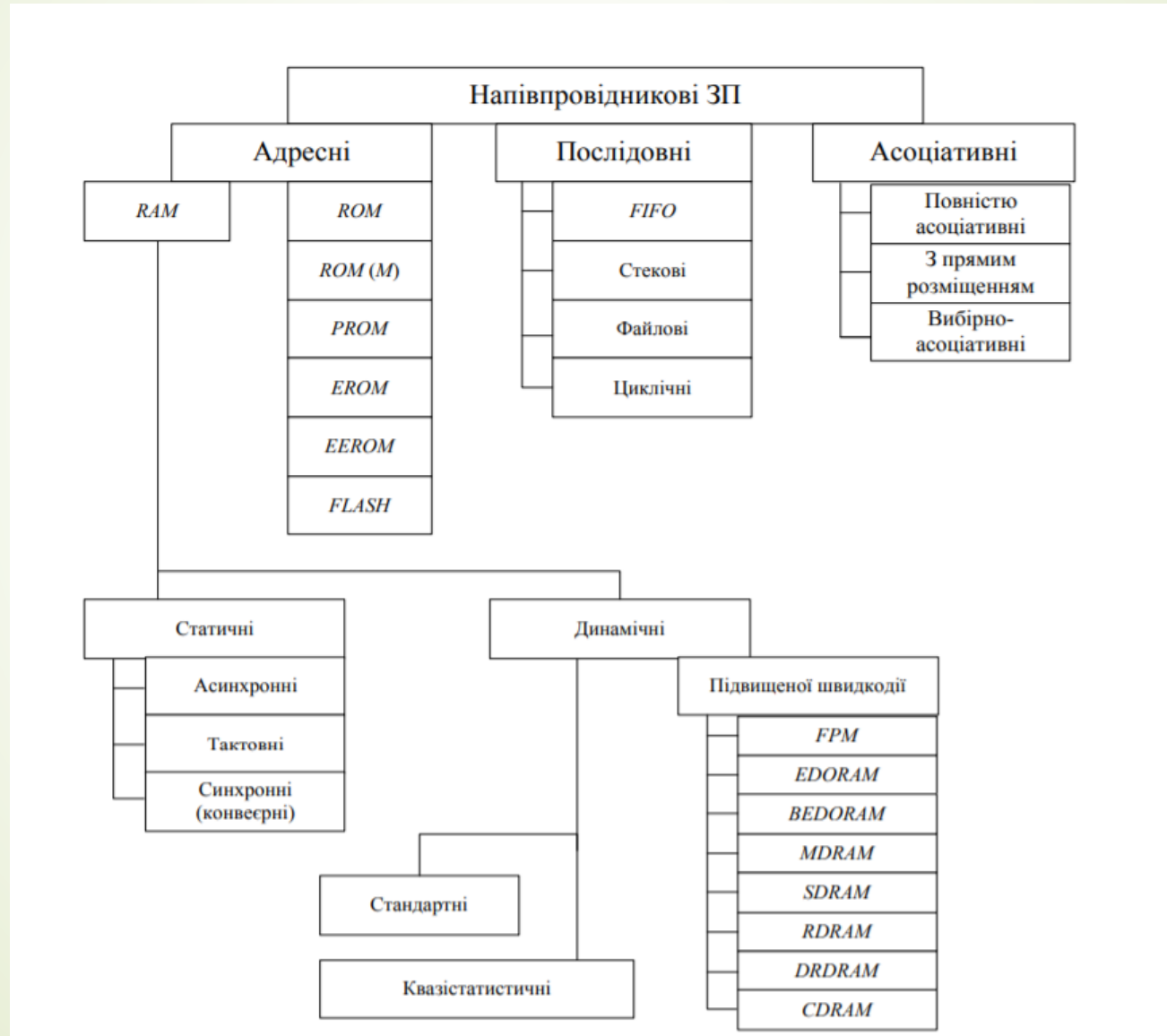
Напівпровідникові запам'ятовуючі пристрої пам'яті реалізується на одній чи кількох напівпровідникових схемах. При роботі з такою пам'яттю можлива поява помилок. Для того щоб захистити пам'ять від помилок можна застосовувати циклічні коди які прості в реалізації і при невисокій надлишковості мають хороші властивості виявлення спотворень. З метою підвищення коректувальної здатності завадостійких кодів необхідні розробки нових методів їх декодування, зокрема, ітеративних методів декодування.

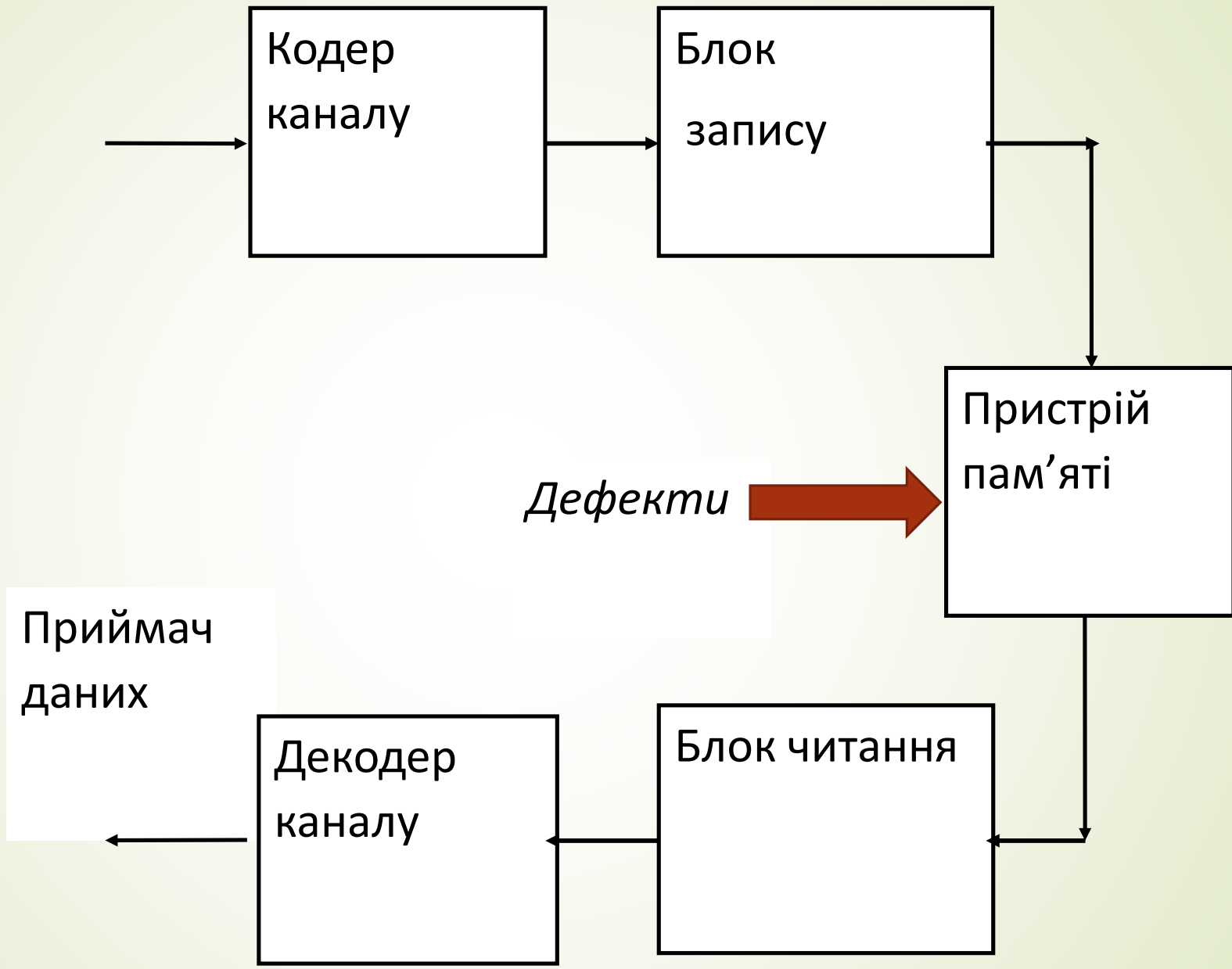
**Метою роботи** є підвищення надійності напівпровідникової пам'яті на основі розробки нових ітеративних принципів декодування завадостійких кодів.



**Наукова новизна одержаних результатів** полягає в розвитку детермінованої теорії завадостійкого кодування, яка базується на математичному апараті лінійних послідовнісних схем та ітеративних методів декодування кодів Елаєса і кодів CRC.

# Класифікація напівпровідникових ЗП

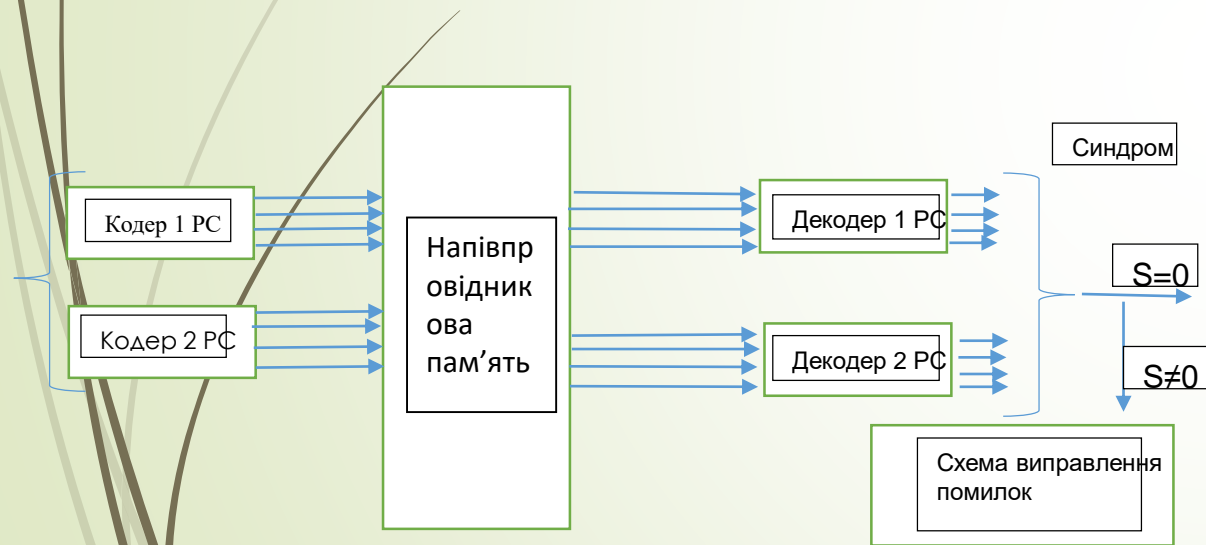




# Для виправлення помилок широко використовуються байтові коди

Код	Позначення
SEC-DED	Single Error Correction Double Error Detection
SbEC	Single b-bit Byte Error Correcting Codes
SbEC-DbED	Single b-bit Byte Error Correcting and Double b-bit Byte Error Detection
SbEC-Spxb/BED	Single b-bit Byte Error Correcting and Single p-byte within a B-bit Block Error detecting codes
SbEC-DEC	Single b-bit Byte Error Correcting and Double-Bit Error Correcting Codes

З рисунку видно що використовується два кодери Ріда-Соломона які паралельно передають інформацію в пам'ять по 4 потоки кожен. Це дозволяє виправляти 4 помилки або 8 помилкових біт.



Код 1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
	0	0	1	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	1	0
	0	0	0	1	0	0	1	0	0	1	0	0	0	0	0	1	0	0	0	1
	1	0	1	1	1	0	0	1	1	1	0	1	0	1	1	1	0	1	1	1
Код 2	1	1	0	1	0	1	1	0	1	0	1	1	1	0	1	1	1	0	1	
	1	1	1	0	1	1	1	0	1	1	0	1	1	1	1	1	1	0	1	
	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	
	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	
Інформаційні розряди										Контрольні розряди										

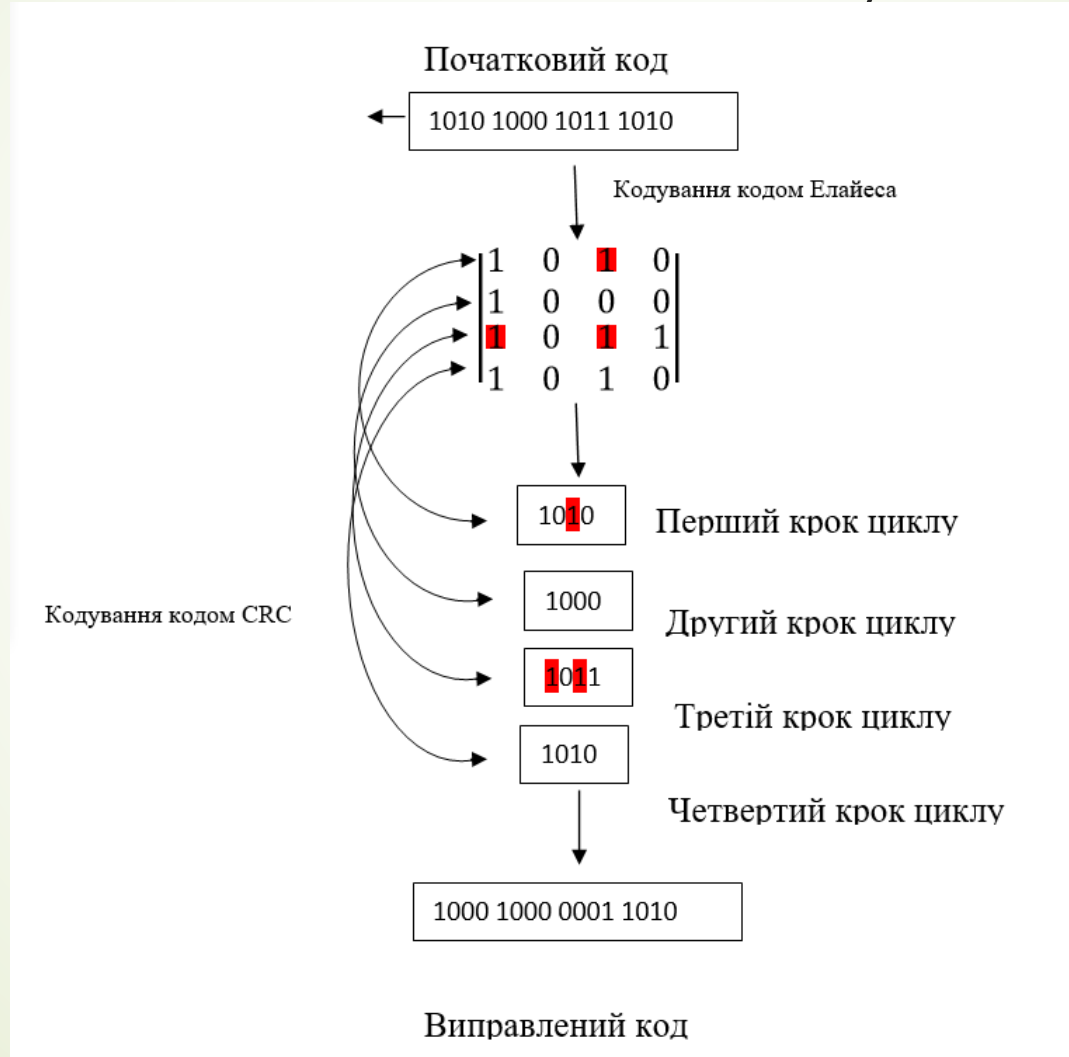



Як видно з класифікації помилок, для виправлення деяких подвійних та потрійних помилок необхідне підтвердження місцезнаходження цих помилок за допомогою CRC коду.

10101	10 <b>1</b> 01	10101	10101	10 <b>1</b> 01	<b>1</b> 0 <b>1</b> 0 <b>1</b>
10 <b>0</b> 00	10000	1 <b>0</b> 0 <b>0</b> 0	100 <b>0</b> 0	10000	10000
01001	<b>0</b> 1001	01001	01001	<b>0</b> 1001	01001
01010	01010	01010	010 <b>1</b> 0	0101 <b>0</b>	01010
<hr/>					
	<b>1</b> 0101				10101
	<b>1</b> 0000			<b>1</b> 00 <b>0</b> 0	
	01001				01001
	<b>0</b> 1010				010 <b>1</b> 0



Ітеративність даного методу заключається в наступних кроках:  
З початкового коду, який передається послідовно, формується матриця.  
Код Елайеса перевіряє кожен рядок та стовпець матриці на наявність помилки, та контролюється CRC-кодом, це відбувається в циклі доки не зацінчиться матриця.





Висновки: Отже запропоновані методи контролю напівпровідникових пристроїв пам'яті можуть виконувати поставлені задачі. Коду який би був ідеальним не існує і кожен із предоставлених кодів підходить для різних задач.



ДЯКУЮ ЗА УВАГУ!