



УКРАЇНА

(19) UA

(11) 148609

(13) U

(51) МПК

H03F 3/26 (2006.01)

НАЦІОНАЛЬНИЙ ОРГАН  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
ДЕРЖАВНЕ ПІДПРИЄМСТВО  
"УКРАЇНСЬКИЙ ІНСТИТУТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ"

## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: <b>u 2021 02039</b>	(72) Винахідник(и): <b>Азаров Олексій Дмитрович (UA), Обертюх Максим Романович (UA), Фігас Анна Сергіївна (UA)</b>
(22) Дата подання заявки: <b>19.04.2021</b>	(73) Володілець (володільці): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, вул. Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b>
(24) Дата, з якої є чинними права інтелектуальної власності: <b>26.08.2021</b>	
(46) Публікація відомостей про державну реєстрацію: <b>25.08.2021, Бюл.№ 34</b>	

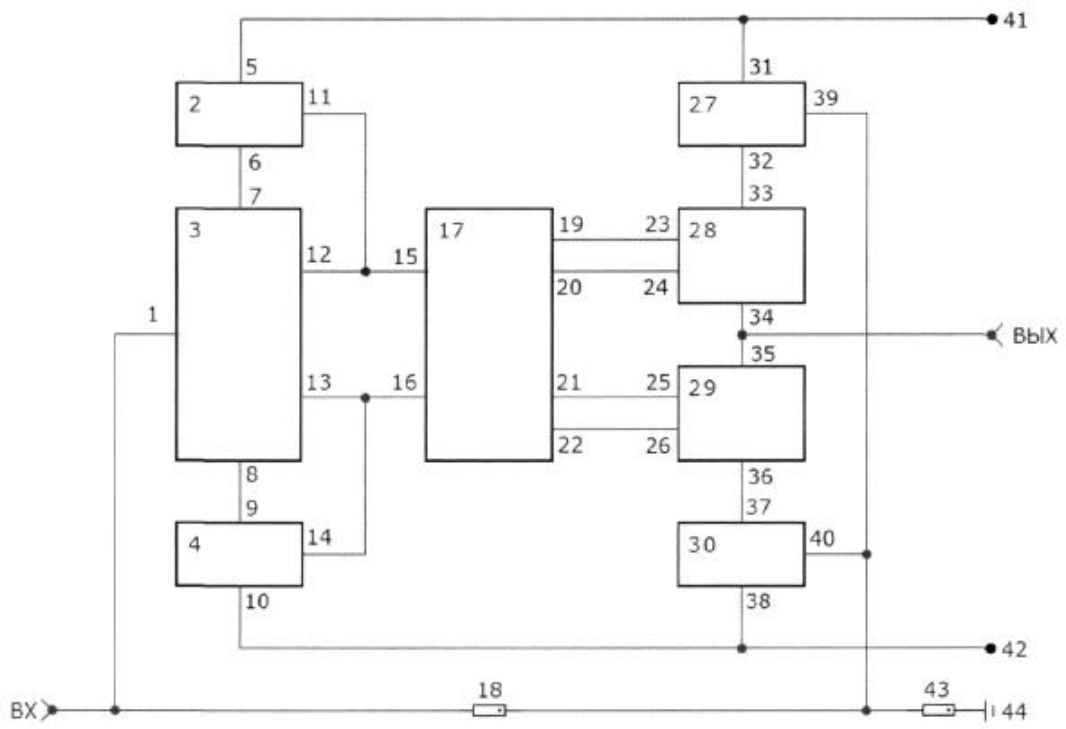
## (54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

### (57) Реферат:

Двотактний підсилювач постійного струму містить шину додатного живлення, підключену до третього входу першого струмового дзеркала, й шину від'ємного живлення, підключену до третього входу другого струмового дзеркала, перший вхід вхідного двотактного каскаду підключений до входу пристрою, перший вхід першого струмового дзеркала підключений до другого входу вхідного двотактного каскаду, другий вхід першого струмового дзеркала підключений до п'ятого входу вхідного двотактного каскаду й першого входу блока балансування й посилення струмів, перший вхід другого струмового дзеркала підключений до третього входу вхідного двотактного каскаду, другий вхід другого струмового дзеркала підключений до четвертого входу вхідного двотактного каскаду й другого входу блока балансування й посилення струмів, третій вхід блока балансування й посилення струмів підключений до першого входу першого блока формування вихідного струму, четвертий вхід блока балансування й посилення струмів підключений до другого входу другого блока формування вихідного струму, п'ятий вхід блока балансування й посилення струмів підключений до другого входу першого блока формування вихідного струму, шостий вхід блока балансування й посилення струмів підключений до першого входу другого блока формування вихідного струму, треті виходи першого й другого блоків формування вихідного струму підключені до виходу пристрою. Додатково введено два резистори, третє й четверте струмові дзеркала. Перший вхід третього струмового дзеркала підключений до четвертого входу першого блока формування вихідного струму, а третій вхід третього струмового дзеркала підключений до шини додатного живлення, перший вхід четвертого струмового дзеркала підключений до четвертого входу другого блока формування вихідного струму, а третій вхід четвертого струмового дзеркала підключений до шини від'ємного живлення, другий вихід другого резистора підключений до шини нульового потенціалу, другі входи третього і четвертого струмових дзеркал підключені до перших виходів першого й другого резисторів, другий вихід першого резистора підключений до входу пристрою.

UA 148609 U

UA 148609 U



Корисна модель належить до області вимірювальної, перетворювальної й імпульсної техніки.

Відомий двотактний підсилювач постійного струму (United States Patent N 3852678, IPC H03F 3/26, George Joseph Frye, 12175 S.W., Douglas, Portland, Oreg. 97225, Dec. 3, 1974), який містить  
5 вхід і вихід пристрою, шини додатного й від'ємного живлення, шину нульового потенціалу й шість транзисторів, причому перший вихід першого джерела струму підключений до шини додатного живлення, колектор першого транзистора підключений до другого виходу першого джерела струму й баз першого й третього транзисторів, емітер першого транзистора підключений до емітера другого транзистора й шини нульового потенціалу, колектор другого  
10 транзистора підключений до першого виходу другого джерела струму й баз другого й четвертого транзисторів, другий вихід другого джерела струму підключений до шини від'ємного живлення, колектор третього транзистора підключений до бази п'ятого транзистора, емітер третього транзистора підключений до емітера четвертого транзистора й входу пристрою, колектор четвертого транзистора підключений до бази шостого транзистора, емітер п'ятого  
15 транзистора підключений до шини додатного живлення, колектор п'ятого транзистора підключений до колектора шостого транзистора й виходу пристрою, емітер шостого транзистора підключений до шини від'ємного живлення.

Недоліком даного технічного розв'язку є низька точність.

Найближчим технічним рішенням є підсилювач постійного струму [патент України № 126401, H03F 3/26, опубл. 25.06.2018, бюл. № 12], який містить шину додатного живлення, підключену до емітерів одинадцятого, тринадцятого, дев'ятнадцятого, двадцять п'ятого, двадцять сьомого й  
20 тридцять першого транзисторів, колектора третього транзистора і першого виходу першого джерела струму, й шину від'ємного живлення, підключену до емітерів дванадцятого, вісімнадцятого, двадцять четвертого, двадцять шостого, тридцятого й тридцять другого транзисторів, колектора другого транзистора й першого виходу другого джерела струму. Перший, другий, третій, четвертий, п'ятий, шостий, сьомий, восьмий, дев'ятий і десятий транзистори й перше і друге джерела струму становлять вхідний двотактний каскад. Другий вихід першого джерела струму підключений до бази п'ятого транзистора й колектора першого  
25 транзистора. База першого транзистора підключена до бази й колектора шостого транзистора й емітера п'ятого транзистора. Емітер першого транзистора підключений до емітера другого транзистора. Бази другого й третього транзисторів підключені до шини нульового потенціалу. Емітер третього транзистора підключений до емітера четвертого транзистора. База четвертого транзистора підключена до бази й колектора дев'ятого транзистора й емітера десятого транзистора. Другий вихід другого джерела струму підключений до бази десятого транзистора й колектора четвертого транзистора. Колектор десятого транзистора підключений до колектора дванадцятого транзистора й бази сімнадцятого транзистора. Дванадцятий, сімнадцятий, вісімнадцятий і двадцять четвертий транзистори становлять друге струмове дзеркало. Надалі колектор  
30 колектор десятого транзистора вважати третім входом вхідного двотактного каскаду, об'єднання колектора дванадцятого транзистора й бази сімнадцятого транзистора першим входом другого струмового дзеркала, а об'єднання емітерів дванадцятого, вісімнадцятого й двадцять четвертого транзисторів - третім входом другого струмового дзеркала. Емітер дев'ятого транзистора підключений до емітера восьмого транзистора. Бази восьмого й сьомого транзисторів підключені до входу пристрою. Надалі об'єднання баз восьмого й сьомого транзисторів вважати першим входом вхідного двотактного каскаду. Емітер сьомого  
35 транзистора підключений до емітера шостого транзистора. Колектор п'ятого транзистора підключений до колектора одинадцятого транзистора й бази чотирнадцятого транзистора. Одинадцятий, тринадцятий, чотирнадцятий і дев'ятнадцятий транзистори становлять перше струмове дзеркало. Надалі колектор п'ятого транзистора вважати другим входом вхідного двотактного каскаду, об'єднання колектора одинадцятого транзистора й бази чотирнадцятого  
40 транзистора - першим входом першого струмового дзеркала, а об'єднання емітерів одинадцятого, тринадцятого й дев'ятнадцятого транзисторів - третім входом першого струмового дзеркала. База одинадцятого транзистора з'єднана з базами й колекторами тринадцятого й дев'ятнадцятого транзисторів і емітером чотирнадцятого транзистора. Колектор чотирнадцятого транзистора підключений до колекторів п'ятнадцятого й восьмого транзисторів і бази двадцятого транзистора. Надалі колектор чотирнадцятого транзистора вважати другим входом першого струмового дзеркала, а колектор восьмого транзистора - п'ятим входом вхідного двотактного каскаду. П'ятнадцятий, шістнадцятий, двадцятий, двадцять перший, двадцять другий і двадцять третій транзистори становлять блок балансування й посилення струмів. Надалі об'єднання колектора п'ятнадцятого й бази двадцятого транзистора вважати  
45 першим входом блока балансування й посилення струмів. База п'ятнадцятого транзистора

підключена до емітерів двадцятого й двадцять першого транзисторів. Емітер п'ятнадцятого транзистора підключений до емітера шістнадцятого транзистора. База шістнадцятого транзистора підключена до емітерів двадцять другого й двадцять третього транзисторів. Колектор сімнадцятого транзистора підключений до колекторів шістнадцятого й сьомого транзисторів і бази двадцять третього транзистора. Надалі об'єднання колектора шістнадцятого й бази двадцять третього транзистора вважати другим входом блока балансування й посилення струмів, колектор сімнадцятого транзистора вважати другим входом другого струмового дзеркала, а колектор сьомого транзистора - четвертим входом вхідного двотактного каскаду. База дванадцятого транзистора з'єднана з базами й колекторами вісімнадцятого й двадцять четвертого транзисторів і емітером сімнадцятого транзистора. Двадцять шостий, двадцять дев'ятий, тридцятий і тридцять другий транзистори становлять другий блок формування вихідного струму. Надалі об'єднання емітерів двадцять шостого, тридцятого й тридцять другого транзисторів уважати четвертим входом другого блока формування вихідного струму. Колектор двадцять третього транзистора підключено до колектора двадцять шостого транзистора й бази двадцять дев'ятого транзистора. Надалі колектор двадцять третього транзистора вважати шостим входом блока балансування й посилення струмів, а об'єднання колектора двадцять шостого транзистора й бази двадцять дев'ятого транзистора - першим входом другого блока формування вихідного струму. Бази двадцять другого й двадцять першого транзисторів підключені до шини нульового потенціалу. Двадцять п'ятий, двадцять сьомий, тридцять перший і двадцять восьмий транзистори становлять перший блок формування вихідного струму. Надалі об'єднання емітерів двадцять п'ятого, двадцять сьомого й тридцять першого транзисторів уважати четвертим входом першого блока формування вихідного струму. Колектор двадцятого транзистора підключено до колектора двадцять п'ятого транзистора й бази двадцять восьмого транзистора. Надалі колектор двадцятого транзистора вважати третім входом блока балансування й посилення струмів, а об'єднання колектора двадцять п'ятого транзистора й бази двадцять восьмого транзистора - першим входом першого блока формування вихідного струму. База двадцять п'ятого транзистора з'єднана з базами й колекторами двадцять сьомого й тридцять першого транзисторів, колектором двадцять другого транзистора й емітером двадцять восьмого транзистора. Надалі колектор двадцять другого транзистора вважати п'ятим входом блока балансування й посилення струмів, а об'єднання баз і колекторів двадцять сьомого й тридцять першого транзисторів, бази двадцять п'ятого транзистора й емітера двадцять восьмого транзистора - другим входом першого блока формування вихідного струму. Колектори двадцять восьмого й двадцять дев'ятого транзисторів підключені до виходу пристрою. Надалі колектор двадцять восьмого транзистора вважати третім входом першого блока формування вихідного струму, а колектор двадцять дев'ятого транзистора вважати третім входом другого блока формування вихідного струму. База двадцять шостого транзистора з'єднана з базами й колекторами тридцятого й тридцять другого транзисторів, колектором двадцять першого транзистора й емітером двадцять дев'ятого транзистора. Надалі колектор двадцять першого транзистора вважати четвертим входом блока балансування й посилення струмів, а об'єднання баз і колекторів тридцятого й тридцять другого транзисторів, бази двадцять шостого транзистора й емітера двадцять дев'ятого транзистора - другим входом другого блока формування вихідного струму.

Недоліком даного технічного рішення є низька точність і обмежені функціональні можливості.

В основу корисної моделі поставлена задача створення двотактного підсилювача постійного струму, у якому за рахунок уведення нових елементів і зв'язків між ними підвищується точність та розширюються функціональні можливості пристрою.

Поставлена задача вирішується тим, що двотактний підсилювач постійного струму містить шину додатного живлення, підключену до третього входу першого струмового дзеркала, й шину від'ємного живлення, підключену до третього входу другого струмового дзеркала, перший вхід вхідного двотактного каскаду підключений до входу пристрою, перший вхід першого струмового дзеркала підключений до другого входу вхідного двотактного каскаду, другий вхід першого струмового дзеркала підключений до п'ятого входу вхідного двотактного каскаду й першого входу блока балансування й посилення струмів, перший вхід другого струмового дзеркала підключений до третього входу вхідного двотактного каскаду, другий вхід другого струмового дзеркала підключений до четвертого входу вхідного двотактного каскаду й другого входу блока балансування й посилення струмів, третій вхід блока балансування й посилення струмів підключений до першого входу першого блока формування вихідного струму, четвертий вхід блока балансування й посилення струмів підключений до другого входу другого блока формування вихідного струму, п'ятий вхід блока балансування й посилення струмів

підключений до другого входу першого блока формування вихідного струму, шостий вхід блока балансування й посилення струмів підключений до першого входу другого блока формування вихідного струму, третій виходи першого й другого блоків формування вихідного струму підключені до виходу пристрою. Додатково введено два резистори, третє й четверте струмові дзеркала. Перший вхід третього струмового дзеркала підключений до четвертого входу першого блока формування вихідного струму, а третій вхід третього струмового дзеркала підключений до шини додатного живлення, перший вхід четвертого струмового дзеркала підключений до четвертого входу другого блока формування вихідного струму, а третій вхід четвертого струмового дзеркала підключений до шини від'ємного живлення, другий вихід другого резистора підключений до шини нульового потенціалу, другі входи третього і четвертого струмових дзеркал підключені до перших виходів першого й другого резисторів, другий вихід першого резистора підключений до входу пристрою.

Суть корисної моделі пояснює креслення:

Двотактний підсилювач постійного струму містить шину додатного живлення 41, підключену до третього входу 5 першого струмового дзеркала 2 і шину від'ємного живлення 42, підключену до третього входу 10 другого струмового дзеркала 4. Перший вхід 1 вхідного двотактного каскаду 3 підключений до входу пристрою. Перший вхід 6 першого струмового дзеркала 2 підключено до другого входу 7 вхідного двотактного каскаду 3, другий вхід 11 першого струмового дзеркала 2 підключено до п'ятого входу 12 вхідного двотактного каскаду 3 і першому входу 15 блока балансування й посилення струмів 17, перший вхід 9 другого струмового дзеркала 4 підключено до третього входу 8 вхідного двотактного каскаду 3, другий вхід 14 другого струмового дзеркала 4 підключено до четвертого входу 13 вхідного двотактного каскаду 3 і другого входу 16 блока балансування й посилення струмів 17. Третій вхід 19 блока балансування й посилення струмів 17 підключено до першого входу 23 першого блока формування вихідного струму 28, четвертий вхід 21 блока балансування й посилення струмів 17 підключено до другого входу 25 другого блока формування вихідного струму 29, п'ятий вхід 20 блока балансування й посилення струмів 17 підключено до другого входу 24 першого блока формування вихідного струму 28, шостий вхід 22 блока балансування й посилення струмів 17 підключено до першого входу 26 другого блока формування вихідного струму 29, третій вхід 34 першого 28 і третій вхід 35 другого 29 блоків формування вихідного струму підключені до виходу пристрою, перший вхід 32 третього струмового дзеркала 27 підключено до четвертого входу 33 першого блока формування вихідного струму 28, а третій вхід 31 третього струмового дзеркала 27 підключений до шини додатного живлення 41. Перший вхід 37 четвертого струмового дзеркала 30 підключено до четвертого входу 36 другого блока формування вихідного струму 29, а третій вхід 38 четвертого струмового дзеркала 30 підключений до шини від'ємного живлення 42. Другий вихід другого резистора 43 підключений до шини нульового потенціалу 44. Другі входи третього 27 і четвертого 30 струмових дзеркал підключені до перших виходів першого 18 і другого 43 резисторів. Другий вихід першого резистора 18 підключений до входу пристрою.

Працює пристрій в такий спосіб: у працюючому стані на шині нульового потенціалу 44 нульовий потенціал, на шині додатного живлення 41 напруга  $+U_{ж}$ , на шині від'ємного живлення 42 напруга  $-U_{ж}$ . На перший 1 вхід вхідного двотактного каскаду 3 надходить струм  $I_{вх}$ .

Вхідний двотактний каскад 3, перетворить вхідний струм  $I_{вх}$  у різниціві струми  $I_1$  і  $I_2$ . Через другий 7 і четвертий 13 вхід вхідного двотактного каскаду 3 буде протікати струм  $I_1$  а через третій 8 і п'ятий 12 входи вхідного двотактного каскаду 3 буде протікати струм  $I_2$ . Значення струмів будуть становити:

$$I_{1,2} = \pm \frac{\beta_{рпр} \cdot \beta_{рпн}}{2} I_{вх} + \sqrt{\frac{\beta_{рпр}^2 \cdot \beta_{рпн}^2}{4} I_{вх}^2 + I_0^2}$$

де,  $\beta_{рпн}$ ,  $\beta_{рпр}$  - коефіцієнти передачі базового струму рпр і рпн транзисторів,  $I_0$  - базовий струм, заданий для описуваного пристрою.

Перше струмове дзеркало 2 забезпечує рівність струмів через свої перший 6 і другий 11 входи, величина струму буде становити  $I_1$ . Третій вхід першого струмового дзеркала 2 підключений до шини додатного живлення 41. Друге струмове дзеркало 4 забезпечує рівність струмів через свої перший 9 і другий 14 входи, величина струму буде становити  $I_2$ . Третій вхід другого струмового дзеркала 4 підключений до шини від'ємного живлення 42. Звідки через перший вхід 15 і другий вхід 16 блока балансування й посилення струмів 17 будуть протікати

струми  $I_2 - I_1 = -\beta_{рпр} \cdot \beta_{рпн} \cdot I_{вх}$  і  $I_1 - I_2 = \beta_{рпр} \cdot \beta_{рпн} \cdot I_{вх}$  відповідно.

Блок балансування й посилення струмів 17 являє собою ще один двотактний каскад, що здійснює посилення й перетворення його вхідних струмів у різницеві струми  $I_1'$  і  $I_2'$ . Через третій 19 і четвертий 21 входи блока балансування й посилення струмів 17 буде протікати струм  $I_1'$ , а через п'ятий 20 і шостий 22 вхід блока балансування й посилення струмів 17 буде протікати струм  $I_2'$ . Значення струмів будуть становити:

$$I_{1,2}' = \pm \frac{\beta_{pnp}^2 \cdot \beta_{npn}^2}{3} I_{ex} + \sqrt{\frac{\beta_{pnp}^4 \cdot \beta_{npn}^4}{9} I_{ex}^2 + I_0^2}$$

Перший 28 і другий 29 блоки формування вихідного струму являють собою модифіковані струмові дзеркала. Через перший 23 і другий 24 входи першого блока формування вихідного струму 28 будуть протікати струми  $I_1'$  і  $I_2'$ . відповідно, через третій вхід 34 буде протікати струм рівний  $I_1' - I_2'$ , а через четвертий 33 -  $2 \cdot I_1'$ . Через перший 26 і другий 25 входи першого блока формування вихідного струму 29 будуть протікати струми  $I_2'$  і  $I_1'$  відповідно, через третій вхід 35 буде протікати струм рівний  $I_2' - I_1'$ , а через четвертий 36 -  $2 \cdot I_2'$ . вихідний струм пристрою буде рівний

$$I_{вых} = 2 \cdot (I_1' - I_2') = 2 \cdot \beta_{pnp}^2 \cdot \beta_{npn}^2 \cdot I_{ex}$$

Третє струмове дзеркало 27 забезпечує рівність струмів через свої перший 32 і другий 39 входи, величина струму буде становити  $2 \cdot I_1'$ . Третій вхід 31 третього струмового дзеркала 27 підключений до шини додатного живлення 41. Четверте струмове дзеркало 30 забезпечує рівність струмів через свої перший 37 і другий 40 входи, величина струму буде становити  $2 \cdot I_2'$ . Третій вхід 38 четвертого струмового дзеркала 30 підключений до шини від'ємного живлення 42. Струм, що надходить у ланцюг зворотного зв'язку, буде рівний:

$$I_{33} = 2 \cdot (I_1' - I_2') = 2 \cdot \beta_{pnp}^2 \cdot \beta_{npn}^2 \cdot I_{ex}$$

т.ч. буде дорівнювати вихідному струму.

Перший 18 і другий 43 резистори формують ланцюг від'ємного зворотного зв'язку, що передає назад на вхід пристрою струм величиною  $(I_{вых} \cdot R_1)/(R_1 + R_2)$ .

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний підсилювач постійного струму, що містить шину додатного живлення, підключену до третього входу першого струмового дзеркала, й шину від'ємного живлення, підключену до третього входу другого струмового дзеркала, перший вхід вхідного двотактного каскаду підключений до входу пристрою, перший вхід першого струмового дзеркала підключений до другого входу вхідного двотактного каскаду, другий вхід першого струмового дзеркала підключений до п'ятого входу вхідного двотактного каскаду й першого входу блока балансування й посилення струмів, перший вхід другого струмового дзеркала підключений до третього входу вхідного двотактного каскаду, другий вхід другого струмового дзеркала підключений до четвертого входу вхідного двотактного каскаду й другого входу блока балансування й посилення струмів, третій вхід блока балансування й посилення струмів підключений до першого входу першого блока формування вихідного струму, четвертий вхід блока балансування й посилення струмів підключений до другого входу другого блока формування вихідного струму, п'ятий вхід блока балансування й посилення струмів підключений до другого входу першого блока формування вихідного струму, шостий вхід блока балансування й посилення струмів підключений до першого входу другого блока формування вихідного струму, треті виходи першого й другого блоків формування вихідного струму підключені до виходу пристрою, який **відрізняється** тим, що додатково введено два резистори, третє й четверте струмові дзеркала, причому перший вхід третього струмового дзеркала підключений до четвертого входу першого блока формування вихідного струму, а третій вхід третього струмового дзеркала підключений до шини додатного живлення, перший вхід четвертого струмового дзеркала підключений до четвертого входу другого блока формування вихідного струму, а третій вхід четвертого струмового дзеркала підключений до шини від'ємного

живлення, другий вихід другого резистора підключений до шини нульового потенціалу, другі входи третього і четвертого струмових дзеркал підключені до перших виходів першого й другого резисторів, другий вихід першого резистора підключений до входу пристрою.

