



УКРАЇНА

(19) UA

(11) 152508

(13) U

(51) МПК

G05F 1/08 (2006.01)

НАЦІОНАЛЬНИЙ ОРГАН
ІНТЕЛЕКТУАЛЬНОЇ ВЛАСНОСТІ
ДЕРЖАВНА ОРГАНІЗАЦІЯ
"УКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ
ОФІС ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ ТА ІННОВАЦІЙ"

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

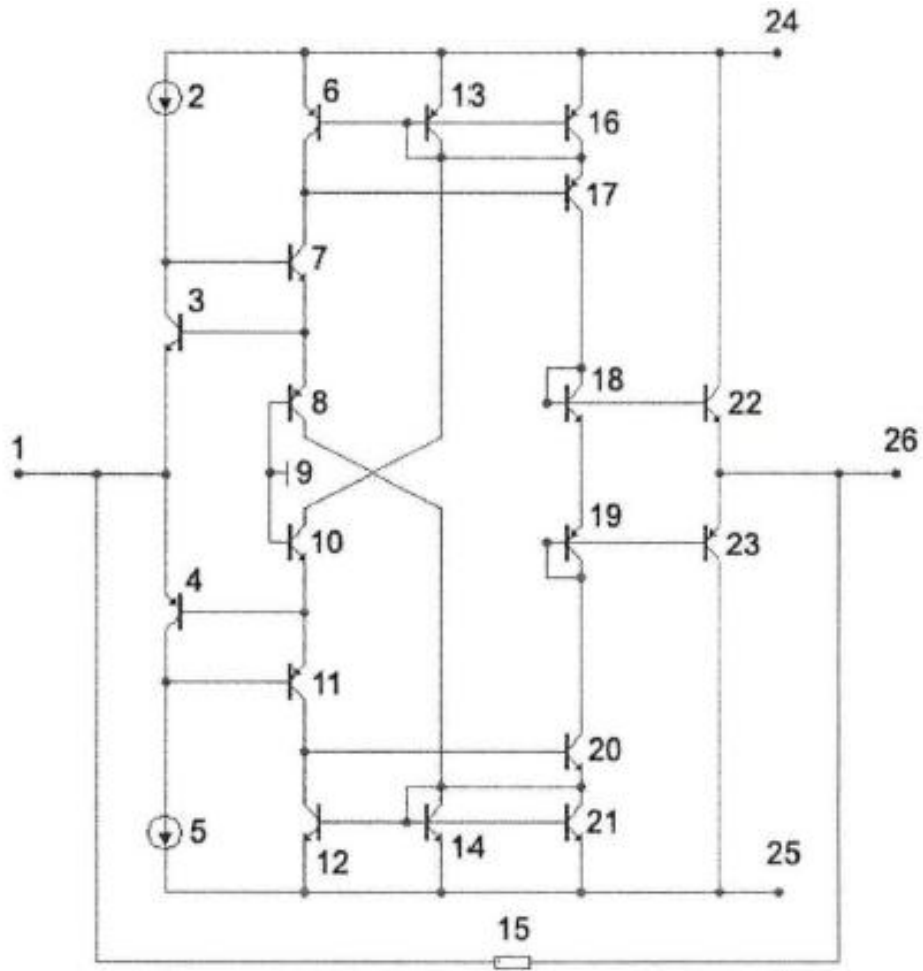
(21) Номер заявки: u 2022 01268	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Кирилашук Світлана Анатоліївна (UA), Лукашук Олександр Олегович (UA)
(22) Дата подання заявки: 14.04.2022	
(24) Дата, з якої є чинними права інтелектуальної власності: 16.02.2023	
(46) Публікація відомостей про державну реєстрацію: 15.02.2023, Бюл.№ 7	(73) Володілець (володільці): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, вул. Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)

(54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Двотактний підсилювач постійного струму містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому емітери першого і другого транзисторів об'єднано, бази четвертого і п'ятого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення, колектори третього і шостого транзисторів з'єднано з базами дванадцятого і п'ятнадцятого транзисторів відповідно, бази третього і шостого транзисторів з'єднано з базами і колекторами сьомого і десятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів з'єднано з колекторами третього і шостого транзисторів відповідно, а також з базами дванадцятого і п'ятнадцятого транзисторів відповідно, емітери третього, сьомого і одинадцятого та шостого, десятого і шістнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно. Введено резистор зворотного зв'язку.

UA 152508 U



Корисна модель належить до імпульсної техніки і може бути використана при створенні двотактних підсилювачів постійного струму.

Відомий двотактний симетричний підсилювач струму (Push-pull amplifier with current mirrors for deteniining the quiescent operating point, United States Patent 3,852,678, Dec. 3, 1974), який містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори і шостого транзисторів з'єднано з вихідною шиною.

Недоліком цього технічного рішення є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

Найближчим технічним рішенням є двотактний симетричний підсилювач струму (патент України № 61272, МПК Н03К 5/24, G05B 1/01, опубл. 11.07.2011, бюл. № 13), який містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення, колектори третього і четвертого транзисторів з'єднано з колекторами сьомого та восьмого транзисторів відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами п'ятнадцятого та шістнадцятого транзисторів відповідно, а також з колекторами п'ятого та шостого транзисторів, бази п'ятнадцятого та шістнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятого та шостого транзисторів з'єднано з колекторами тринадцятого та чотирнадцятого транзисторів відповідно, а також з базами двадцять першого та двадцять другого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, а також з базами та колекторами дев'ятнадцятого та двадцятого транзисторів відповідно, а також з емітерами двадцять першого та двадцять другого транзисторів відповідно, колектори двадцять першого та двадцять другого транзисторів з'єднано з вихідною шиною, емітери сьомого, дев'ятого, тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів підключено до шини додатного живлення, емітери восьмого, десятого, чотирнадцятого, вісімнадцятого та двадцятого транзисторів підключено до шини від'ємного живлення.

Недоліками пристрою є низька точність роботи, обумовлена впливом напруги живлення на похибку зсуву нуля по входу, а також низьким коефіцієнтом передачі по струму, що призводить до зниження точності роботи.

В основу корисної моделі поставлено задачу створення двотактового підсилювача постійного струму, в якому за рахунок введення нових елементів і зв'язків між ними підвищується точність роботи пристрою шляхом збільшення коефіцієнта передачі по струму і нейтралізацією впливу зміни напруги живлення на похибку зсуву нуля по входу.

Поставлена задача вирішується тим, що у двотактний підсилювач постійного струму, що містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому емітери першого і другого транзисторів об'єднано, бази четвертого і п'ятого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення, колектори третього і шостого транзисторів з'єднано з базами дванадцятого і п'ятнадцятого транзисторів відповідно, бази третього і шостого транзисторів з'єднано з базами і колекторами сьомого і десятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів з'єднано з колекторами третього і шостого транзисторів відповідно, а також з

базами дванадцятого і п'ятнадцятого транзисторів відповідно, емітери третього, сьомого і одинадцятого та шостого, десятого і шістнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, введено резистор зворотного зв'язку, причому бази першого і другого транзисторів з'єднано з емітерами восьмого і дев'ятого транзисторів, а їх бази об'єднані і з'єднані з шиною нульового потенціалу, колектори восьмого і дев'ятого транзисторів з'єднані з колекторами і базами десятого і сьомого транзисторів відповідно, бази одинадцятого і шістнадцятого транзисторів з'єднані з базами сьомого і десятого транзисторів відповідно, а колектори об'єднані з емітерами дванадцятого і п'ятнадцятого транзисторів і з'єднані з колекторами сьомого і десятого транзисторів відповідно, колектори дванадцятого і п'ятнадцятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів, а їх емітери об'єднані, бази тринадцятого і чотирнадцятого транзисторів з'єднані з базами сімнадцятого і вісімнадцятого транзисторів, їх емітери об'єднані і з'єднані з вхідною і вихідною шинами, а їх колектори з'єднані з шинами додатного і від'ємного живлення відповідно.

Корисна модель пояснюється кресленням, на якому зображена схема двотактного підсилювача постійного струму. Пристрій містить вхідну шину 1, яку з'єднано з першим виводом резистора зворотного зв'язку 15 та з об'єднаними емітерами першого 3 і другого 4 транзисторів, бази четвертого 7 і п'ятого 11 транзисторів з'єднано з колекторами першого 3 і другого 4 транзисторів відповідно, а також з першими виводами першого 2 і другого 5 джерел струму, другі виводи першого 2 і другого 5 джерел струму з'єднано з шинами додатного 24 і від'ємного 25 живлення, колектори третього 6 і шостого 12 транзисторів з'єднано з базами дванадцятого 17 і п'ятнадцятого 20 транзисторів відповідно, бази третього 6 і шостого 12 транзисторів з'єднано з базами і колекторами сьомого 13 і десятого 14 транзисторів відповідно, колектори четвертого 7 і п'ятого 11 транзисторів з'єднано з колекторами третього 6 і шостого 12 транзисторів відповідно, а також з базами дванадцятого 17 і п'ятнадцятого 20 транзисторів відповідно, емітери третього 6, сьомого 13 і одинадцятого 16 та шостого 12, десятого 14 і шістнадцятого 21 транзисторів з'єднано з шинами додатного 24 і від'ємного 25 живлення відповідно, бази першого 3 і другого 4 транзисторів з'єднано з емітерами восьмого 8 і дев'ятого 10 транзисторів, а їх бази об'єднані і з'єднані з шиною нульового потенціалу 9, колектори восьмого 8 і дев'ятого 10 транзисторів з'єднані з колекторами і базами десятого 14 і сьомого 13 транзисторів відповідно, бази одинадцятого 16 і шістнадцятого 21 транзисторів з'єднані з базами сьомого 13 і десятого 14 відповідно, а колектори об'єднані з емітерами дванадцятого 17 і п'ятнадцятого 20 транзисторів і з'єднані з колекторами сьомого 13 і десятого 14 транзисторів відповідно, колектори дванадцятого 17 і п'ятнадцятого 20 транзисторів з'єднано з базами і колекторами тринадцятого 18 і чотирнадцятого 19 транзисторів, а їх емітери об'єднані, бази тринадцятого 18 і чотирнадцятого 19 транзисторів з'єднані з базами сімнадцятого 22 і вісімнадцятого 23 транзисторів, їх емітери об'єднані і з'єднані з другим виводом резистора зворотного зв'язку 15, а також з вихідною шиною 26, а їх колектори з'єднані з шинами додатного 24 і від'ємного 25 живлення відповідно.

Працює пристрій таким чином:

Вхідний сигнал у вигляді струму надходить на вхідну шину 1. Якщо вхідний струм втікає у схему, то другий транзистор 4 трохи відкривається, а перший 3 трохи закривається. При цьому базовий струм п'ятого транзистора 11 зменшується, і він трохи закривається, а четвертий 7 трохи відкривається. У зв'язку з чим восьмий транзистор 8 трохи відкривається, а дев'ятий 10 трохи закривається. Колекторний струм дев'ятого транзистора 10 зменшується, а восьмого 8 збільшується. Це приводить до того, що колекторний струм п'ятнадцятого транзистора 20 збільшується, а дванадцятого 17 зменшується.

В свою чергу, вісімнадцятий транзистор 23 трохи відкривається, а сімнадцятий 22 трохи закривається. При цьому струм навантаження втікає у вихідну шину 26 схеми.

Якщо вхідний струм витікає із вхідної шини 1, то другий транзистор 4 трохи закривається, а перший 3 трохи відкривається. При цьому базовий струм п'ятого транзистора 11 збільшується, і він трохи відкривається, а четвертий 7 трохи закривається. У зв'язку з чим восьмий транзистор 8 трохи закривається, а дев'ятий 10 трохи відкривається. Колекторний струм дев'ятого транзистора 10 збільшується, а восьмого 8 зменшується. Це приводить до того, що колекторний струм п'ятнадцятого транзистора 20 зменшується, а дванадцятого 17 збільшується. В свою чергу, вісімнадцятий транзистор 23 трохи закривається, а сімнадцятий 22 трохи відкривається. При цьому струм навантаження витікає з вихідної шини схеми 26.

Перше 2, друге 5 джерела струму, а також третій 6, шостий 12, сьомий 13, десятий 14, одинадцятий 16, тринадцятий 18, чотирнадцятий 19, шістнадцятий 21 транзистори задають режим роботи по постійному струму. Резистор зворотного зв'язку 15 задає коефіцієнт підсилення.

Шини додатного 24 і від'ємного 26 живлення, а також шина нульового потенціалу 9 забезпечують потрібний рівень напруги для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

5

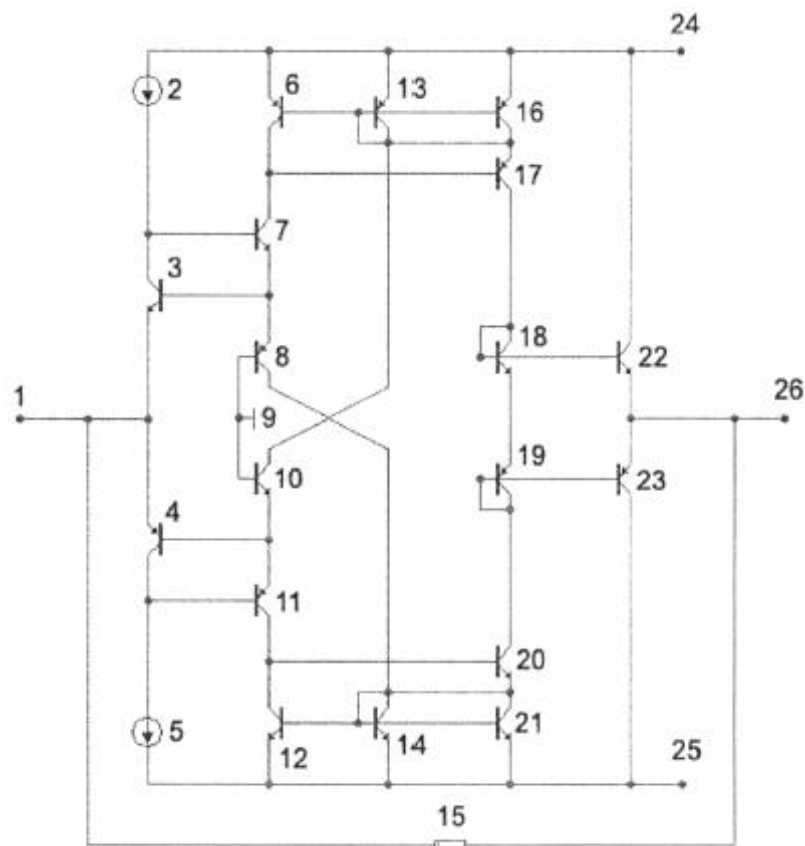
Двотактний підсилювач постійного струму, що містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому емітери першого і другого транзисторів об'єднано, бази четвертого і п'ятого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення, колектори третього і шостого транзисторів з'єднано з базами дванадцятого і п'ятнадцятого транзисторів відповідно, бази третього і шостого транзисторів з'єднано з базами і колекторами сьомого і десятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів з'єднано з колекторами третього і шостого транзисторів відповідно, а також з базами дванадцятого і п'ятнадцятого транзисторів відповідно, емітери третього, сьомого і одинадцятого та шостого, десятого і шістнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, який **відрізняється** тим, що введено резистор зворотного зв'язку, причому бази першого і другого транзисторів з'єднано з емітерами восьмого і дев'ятого транзисторів, а їх бази об'єднані і з'єднані з шиною нульового потенціалу, колектори восьмого і дев'ятого транзисторів з'єднані з колекторами і базами десятого і сьомого транзисторів відповідно, бази одинадцятого і шістнадцятого транзисторів з'єднані з базами сьомого і десятого транзисторів відповідно, а колектори об'єднані з емітерами дванадцятого і п'ятнадцятого транзисторів і з'єднані з колекторами сьомого і десятого транзисторів відповідно, колектори дванадцятого і п'ятнадцятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів, а їх емітери об'єднані, бази тринадцятого і чотирнадцятого транзисторів з'єднані з базами сімнадцятого і вісімнадцятого транзисторів, їх емітери об'єднані і з'єднані з вхідною і вихідною шинами, а їх колектори з'єднані з шинами додатного і від'ємного живлення відповідно.

10

15

20

25



Комп'ютерна верстка С. Чулій

ДО "Український національний офіс інтелектуальної власності та інновацій", вул. Глазунова, 1, м. Київ – 42, 01601