



УКРАЇНА

(19) **UA** (11) **71412** (13) **U**  
(51) МПК  
*Н03К 19/20* (2006.01)

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

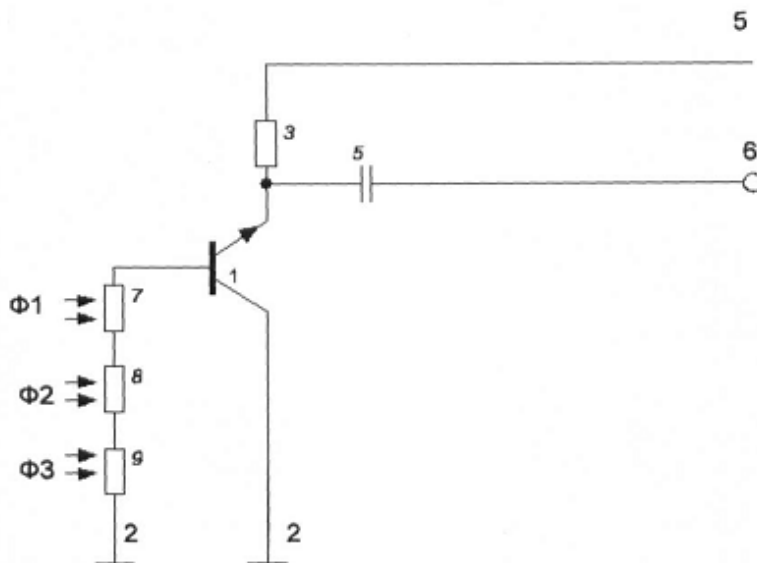
## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: <b>u 2012 00213</b>	(72) Винахідник(и): <b>Ліщинська Людмила Броніславівна (UA), Фурса Світлана Євгенівна (UA), Лазарєв Олександр Олександрович (UA), Філінюк Микола Антонович (UA)</b>
(22) Дата подання заявки: <b>06.01.2012</b>	
(24) Дата, з якої є чинними права на корисну модель: <b>10.07.2012</b>	(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b>
(46) Публікація відомостей про видачу патенту: <b>10.07.2012, Бюл.№ 13</b>	

## (54) ОПТОІМІТАНСНИЙ ЛОГІЧНИЙ ЕЛЕМЕНТ "І"

### (57) Реферат:

Оптоімітансний логічний елемент "І" містить обмежувальний резистор, спільну шину, шину живлення, біполярний транзистор, три фоторезистори, розділовий конденсатор. Колектор біполярного транзистора з'єднано зі спільною шиною. Емітер з'єднано з першим виводом обмежувального резистора, другий вивід якого з'єднано з шиною живлення. Між колектором біполярного транзистора та першим виводом обмежувального резистора під'єднано перший вивід розділового конденсатора, другий вивід якого з'єднано з вихідною клемою. До бази біполярного транзистора послідовно під'єднано три фоторезистори. Другий вивід третього фоторезистора з'єднано зі спільною шиною.



UA 71412 U



Корисна модель належить до обчислювальної техніки, зокрема до елементної бази обчислювальних пристроїв і може бути використана в обчислювальних пристроях з радіоімпульсним способом представлення інформації.

Відомий радіочастотний логічний елемент "І" містить одноперехідний транзистор, емітер якого через перший обмежувальний резистор з'єднано з шиною живлення, між якою та другим виводом одноперехідного транзистора ввімкнено другий обмежувальний резистор, між вихідною клемою та другим виводом одноперехідного транзистора ввімкнено перший розділовий конденсатор, між першою вхідною клемою та емітером одноперехідного транзистора ввімкнено другий розділовий конденсатор, а перший вивід одноперехідного транзистора підімкнено до спільної шини, [Патент на корисну модель № 51961, М. кл. Н 03 К 19/00, опубл. 10.08.2010, бюл. № 15].

Недоліком даного пристрою є низька швидкодія, обмежена часом заряду конденсатора через діод.

Найбільш близьким до запропонованого пристрою є логічний елемент, який містить обмежувальний резистор, спільну шину, шину живлення, два біполярні фототранзистори, надалі біполярні транзистори, причому колектор першого біполярного транзистора з'єднано з шиною живлення, його емітер з'єднано з колектором другого біполярного транзистора, до емітера якого під'єднано обмежувальний резистор, другий вивід якого з'єднано зі спільною шиною, між емітером другого біполярного транзистора та першим виводом обмежувального резистора під'єднано вихідну клему [Кожем'яко В. П., Павлов С. В., Тарновський М. Г. Оптоелектронна схемотехніка. Навчальний посібник. – Вінниця УНІВЕРСУМ - Вінниця, 2008. - С. 106 с.].

Недоліком даного пристрою є низька швидкодія, викликана перехідними процесами, так як транзистор в ньому працює у ключовому режимі.

В основу корисної моделі поставлено задачу розробки такого оптоімітансного логічного елемента "І", в якому за рахунок введення нових елементів та зв'язків між ними досягається розширення функціональних можливостей та підвищення швидкодії за рахунок використання нового режиму роботи транзистора.

Поставлена задача вирішується тим, що в оптоімітансний логічний елемент "І", який містить обмежувальний резистор, спільну шину, шину живлення, біполярний транзистор, введено три фоторезистори, розділовий конденсатор, причому колектор біполярного транзистора з'єднано зі спільною шиною, емітер з'єднано з першим виводом обмежувального резистора, другий вивід якого з'єднано з шиною живлення, між колектором біполярного транзистора та першим виводом обмежувального резистора під'єднано перший вивід розділового конденсатора, другий вивід якого з'єднано з вихідною клемою, до бази біполярного транзистора послідовно під'єднано три фоторезистори, причому другий вивід третього фоторезистора з'єднано зі спільною шиною.

На кресленні наведено схему оптоімітансного логічного елемента "І".

Пристрій містить біполярний транзистор 1, колектор біполярного транзистора 1 з'єднано зі спільною шиною 2, емітер з'єднано з першим виводом обмежувального резистора 3, другий вивід якого з'єднано з шиною живлення 4, між колектором біполярного транзистора 1 та першим виводом обмежувального резистора 3 під'єднано перший вивід розділового конденсатора 5, другий вивід якого з'єднано з вихідною клемою 6, до бази біполярного транзистора 1 послідовно під'єднано перший фоторезистор 7, другий фоторезистор 8 та третій фоторезистор 9, другий вивід третього фоторезистора 9 під'єднано до спільної шини 2.

Обмежувальний резистор 3 забезпечує робочу точку біполярного транзистора 1 в активній області, коли коефіцієнт підсилення  $\beta > 1$ . Загальна шина 2 служить заземленням. Конденсатор 5 є розділовим, а шина живлення 4 призначена для подачі напруги.

Пристрій працює наступним чином. Як вхідний інформаційний параметр використовується світловий потік  $\Phi$ . Отже як вхідний логічний рівень, що відповідає логічній одиниці (1) використовується наявність світлового потоку, тобто  $\Phi \neq 0$ , як логічний 0 використовується відсутність світлового потоку,  $\Phi = 0$ . Як вихідний параметр використовуються характер реактивної складової повного імпедансу. Індуктивний  $\text{Im}Z_{\text{вих}} > 0$  (L) імпеданс відповідає логічній одиниці, а ємнісний  $\text{Im}Z_{\text{вих}} < 0$  (C) імпеданс відповідає логічному 0. Послідовне з'єднання фоторезисторів 7-9, підімкнене між спільною шиною 2 та базою біполярного транзистора виступає перетворюваним імпедансом узагальненого перетворювача імітансу на біполярному транзисторі 1, між вихідною клемою та спільною шиною якого утворюється перетворений імпеданс.

Схема працює на частотах, вищих за  $f_0$ .

Перетворений імпеданс оптоімітансного логічного елемента залежить від наявності або відсутності оптичного опромінювання на фоторезисторах 7-9. Отже, якщо на усіх

фоторезисторах 7-9 опромінювання відсутнє  $\Phi=0$ , що відповідає логічному 0, то між емітером та колектором біполярного транзистора 1 з'явиться перетворений імпеданс з ємнісним характером реактивної складової, що відповідає також логічному 0. Якщо на один з фоторезисторів 7-9 діятиме оптичне опромінювання, що відповідатиме логічній одиниці (1) на одному з входів (наприклад  $\Phi1 \neq 0, \Phi2=0, \Phi3=0$ ), опір опроміненого фоторезистора 7 зменшиться, однак оскільки фоторезистори 7-9 з'єднані послідовно, сумарний опір трьох фоторезисторів 7-9 буде великим, тому перетворений імпеданс логічного елемента буде носити ємнісний характер реактивної складової, тобто відповідати логічному 0. Якщо опромінювання діятиме на два фоторезистори 7 та 8 ( $\Phi1 \neq 0, \Phi2 \neq 0, \Phi3=0$ ), то опори освітлюваних фоторезисторів 7 та 8 знизяться, але, оскільки фоторезистори 7-9 з'єднані послідовно, опір неосвітленого фоторезистора 9 буде на кілька порядків більше опорів освітлених фоторезисторів 7-8, тому перетворений імпеданс логічного елемента також буде носити ємнісний характер, що відповідатиме логічному 0. Лише у випадку одночасного освітлення трьох фоторезисторів 7-9 перетворений імпеданс логічного елемента стане індуктивним, що відповідатиме логічній одиниці (1).

Такі комбінації синхронного та роздільного опромінювання фоторезисторів оптоімітансного логічного елемента забезпечують реалізацію логічної функції "I", що відповідає таблиці істинності, наведеній у табл.

Таблиця

Таблиця істинності оптоімітансного логічного елемента "I"

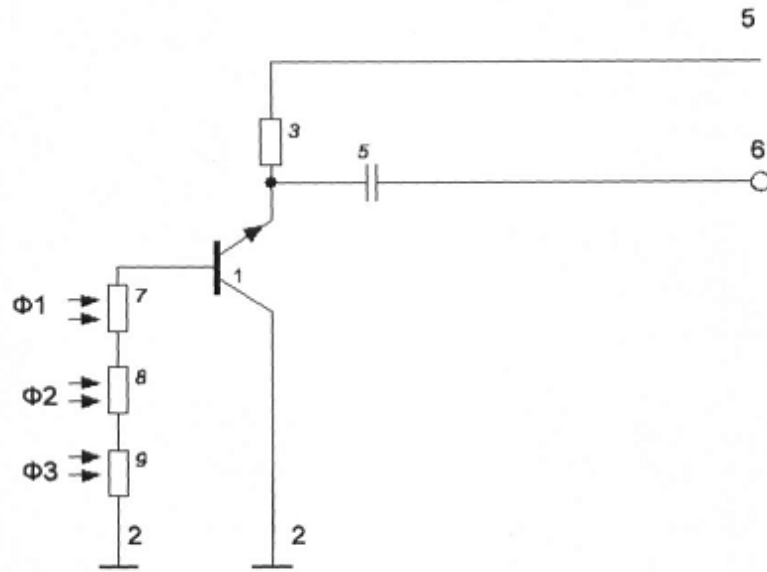
Вхід			Вихід	$ImZ_{\text{вих}}$
$\Phi1$	$\Phi2$	$\Phi3$		
0	0	0	0	$ImZ_{\text{вих}} < 0$
0	0	1	0	$ImZ_{\text{вих}} < 0$
0	1	0	0	$ImZ_{\text{вих}} < 0$
0	1	1	0	$ImZ_{\text{вих}} < 0$
1	0	0	0	$ImZ_{\text{вих}} < 0$
1	0	1	0	$ImZ_{\text{вих}} < 0$
1	1	0	0	$ImZ_{\text{вих}} < 0$
1	1	1	1	$ImZ_{\text{вих}} > 0$

20

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Оптоімітансний логічний елемент "I", який містить обмежувальний резистор, спільну шину, шину живлення, біполярний транзистор, який **відрізняється** тим, що в нього введено три фоторезистори, розділовий конденсатор, причому колектор біполярного транзистора з'єднано зі спільною шиною, емітер з'єднано з першим виводом обмежувального резистора, другий вивід якого з'єднано з шиною живлення, між колектором біполярного транзистора та першим виводом обмежувального резистора під'єднано перший вивід розділового конденсатора, другий вивід якого з'єднано з вихідною клемою, до бази біполярного транзистора послідовно під'єднано три фоторезистори, причому другий вивід третього фоторезистора з'єднано зі спільною шиною.

30



---

Комп'ютерна верстка М. Ломалова

---

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

---

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601