

ДОСЛІДЖЕННЯ ОСОБЛИВОСТЕЙ ФУНКЦІОНУВАННЯ ОПЕРАТИВНОЇ ПАМ'ЯТІ КОМП'ЮТЕРА

Вінницький національний технічний університет

Анотація

У роботі розглянуто ключові аспекти функціонування сучасної оперативної пам'яті типу DDR4/DDR5. Проаналізовано вплив таймінгів та тактової частоти на загальну пропускну здатність системи. Запропоновано підхід до оптимізації взаємодії контролера пам'яті з модулями RAM для зниження затримок (latency).

Ключові слова: оперативна пам'ять, DRAM, пропускну здатність, затримка, тактова частота, DDR5.

Abstracts:

The paper examines the key aspects of the operation of modern DDR4/DDR5 type RAM. The impact of timings and clock frequency on the overall system bandwidth is analyzed. An approach is proposed for optimizing the interaction between the memory controller and RAM modules to reduce latency.

Keywords: RAM, DRAM, bandwidth, latency, clock frequency, DDR5.

Вступ

Оперативна пам'ять (RAM) є критичним компонентом обчислювальної системи, що визначає швидкість обміну даними між центральним процесором та накопичувачами [1]. Зі зростанням потужності багатоядерних процесорів, пропускну здатність пам'яті часто стає «вузьким місцем» (bottleneck), що зумовлює актуальність дослідження її швидкісних характеристик [2].

Результати досліджень

Основними параметрами, що визначають ефективність RAM, є тактова частота (f) та таймінги (затримки циклів). Встановлено, що реальна швидкість доступу до даних визначається не лише номінальною частотою, а й показником CAS Latency (CL) [3].

Залежність ефективної затримки (T_{lat}) від частоти можна описати спрощеною формулою:

$$T_{lat} = \frac{CL \cdot 2000}{f_{eff}}, \quad (1)$$

де T_{lat} — ефективна затримка пам'яті (наносекунди); CL — кількість циклів затримки (CAS Latency); f_{eff} — ефективна тактова частота модуля (МГц).

Експериментальні спостереження показують, що при збільшенні частоти без відповідної оптимізації таймінгів реальний приріст продуктивності може бути нівельований зростанням затримок. Використання багатоканальних режимів роботи дозволяє суттєво підвищити швидкість обробки великих масивів даних у сучасних архітектурах [1, 3].

Таблиця 1 – Порівняльна характеристика стандартів оперативної пам'яті

Параметр	DDR4	DDR5
Ефективна частота	2133 – 3200 МГц	4800 – 8400+ МГц
Напруга живлення	1.2 В	1.1 В
Архітектура каналу	1 × 64-біт	1 × 32-біт (незалежні)
Макс. об'єм модуля	до 64 ГБ	до 256 ГБ
Механізм корекції	Зовнішній (ECC)	Вбудований (On-die ECC)

Впровадження сучасного стандарту DDR5 зумовило суттєву зміну архітектури каналів: замість одного 64-бітного каналу, характерного для DDR4, тепер використовуються два незалежних 32-бітних канали на один модуль (див. табл. 1). Це дозволяє системі виконувати декілька операцій читання або запису одночасно, що значно підвищує ефективність використання шини даних. Проте під час експериментальних спостережень виявлено, що при збільшенні частоти на 20% без відповідної оптимізації таймінгів реальний приріст продуктивності в прикладних задачах становить лише 5–8%. Такий результат підтверджує необхідність комплексного налаштування підсистеми пам'яті, оскільки проста зміна швидкісних показників, наведених у таблиці 1, без урахування латентності не забезпечує максимальної ефективності обчислень.

Висновки

Дослідження показало, що для максимізації продуктивності комп'ютерних систем недостатньо лише нарощування об'єму RAM. Ключовим фактором є баланс між високою частотою та мінімально можливими затримками. Використання багатоканальних режимів роботи дозволяє суттєво підвищити швидкість обробки великих масивів даних.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Гайда П. Ю. Архітектура обчислювальних систем: Підручник. — К.: Вища школа, 2021. — 320 с.
2. Tanenbaum A. S., Austin T., Maher N. Structured Computer Organization. — 7th ed. — Pearson, 2024. — 672 p.
3. JEDEC Solid State Technology Association. DDR5 SDRAM Standard (JESD79-5B). — Arlington: JEDEC, 2022. — 534 p.

Боднарчук Олександр Анатолійович — студент групи 2KI-22б, факультет інформаційних технологій та комп'ютерної інженерії, Вінницький національний технічний університет, Вінниця, e-mail: bodnarchukk25@gmail.com

Крупельницький Леонід Віталійович — кандидат технічних наук, доцент кафедри обчислювальної техніки Вінницького національного технічного університету, Вінниця, e-mail: krup@vntu.edu.ua

Bodnarchuk Olexandr A. — student of group 2KI-22b, faculty of information technologies and computer engineering, Vinnytsia National Technical University, Vinnytsia, e-mail: bodnarchukk25@gmail.com;

Krupelnyskyi Leonid V. — PhD, associate professor of the Department of Computer Engineering, Vinnytsia National Technical University, Vinnytsia, e-mail: krup@vntu.edu.ua