

С. В. Богомолів
Т. Ю. Головняк
О. І. Нечипорук

АПАРАТНО-ПРОГРАМНИЙ КОМПЛЕКС ДЛЯ ВИВЧЕННЯ АРХІТЕКТУРИ МІКРОПРОЦЕСОРНИХ СИСТЕМ

Вінницький національний технічний університет

Анотація

У роботі розглянуто апаратно-програмний комплекс як засіб вивчення архітектури мікропроцесорних систем. Описано, які аспекти архітектури мікропроцесора доступні для дослідження за допомогою комплексу - від організації регістрів і виконання команд до обробки переривань і взаємодії з периферією. Проаналізовано переваги роботи з реальним обладнанням порівняно з програмними симуляторами з точки зору глибини розуміння апаратних процесів. Розглянуто методику поетапного вивчення архітектурних рівнів мікропроцесорної системи та формування у студентів навичок налагодження на рівні машинного коду.

Ключові слова: мікропроцесорна система, архітектура процесора, навчальний комплекс, система команд, переривання, периферійні пристрої, налагодження.

Вступ

Архітектура мікропроцесорних систем охоплює широкий спектр понять - від організації регістрового файлу і системи команд до механізмів адресації пам'яті, обробки переривань і протоколів обміну з периферійними пристроями [1]. Більшість з цих понять мають виражену апаратну складову: їх розуміння потребує спостереження за реальними сигналами на шинах, вимірювання часових характеристик і безпосередньої взаємодії з апаратними блоками системи.

Програмні симулятори, які широко застосовуються у навчальному процесі, дозволяють перевірити правильність виконання програми, але не відтворюють часових характеристик реального процесора: тривалості машинних циклів, затримок при зверненні до повільної периферії, часу реакції на зовнішнє переривання [2]. Студент, який працює з симулятором, не спостерігає за тим, як виглядає цикл читання пам'яті на рівні шин, не стикається з апаратним дребезгом сигналу і не бачить різниці між опитуванням і перериванням у часовому вимірі.

Апаратно-програмний комплекс надає можливість вивчати ці аспекти безпосередньо - на реальному обладнанні, з вимірюванням сигналів і покроковим виконанням програм. Це дозволяє перейти від абстрактного опису архітектури до конкретних спостережень за роботою системи на рівні окремих тактів і машинних інструкцій [3].

Вивчення архітектури процесора за допомогою комплексу

Комплекс дозволяє спостерігати роботу основних архітектурних блоків мікропроцесора в процесі виконання реальних програм. Через інтерфейс налагоджувача студент отримує доступ до вмісту всіх регістрів процесора після кожної інструкції - лічильника команд, акумулятора, регістра стану, показника стеку. Це дає можливість простежити, як кожна команда змінює стан процесора, і зіставити теоретичний опис інструкції з її фактичним результатом.

Вивчення системи команд відбувається через безпосереднє виконання окремих інструкцій і спостереження за їх впливом на регістри, прапорці та пам'ять. Студент може покроково виконати послідовність арифметичних операцій і відстежити, як встановлюються прапорці переносу, нуля та переповнення - не з теоретичного опису, а на основі спостережень за реальними результатами. Аналогічно опрацьовуються команди переходу, виклику підпрограм і роботи зі стеком: студент бачить, як змінюється показник стеку і що записується у пам'ять при виклику процедури [4].

Робота з пам'яттю вивчається через спостереження за циклами читання і запису на рівні шин адреси і даних. Логічний аналізатор, підключений до контрольних роз'ємів стенду, фіксує часову діаграму звернення до пам'яті - момент виставлення адреси, стробування даних і підтвердження операції. Це дозволяє зрозуміти, що відбувається між командою завантаження у програми і фактичним переміщенням байта з пам'яті до регістра процесора.

Дослідження переривань та взаємодії з периферійними пристроями

Переривання є одним з найскладніших для розуміння механізмів архітектури мікропроцесорних систем, оскільки їх робота принципово асинхронна і не відтворюється симулятором без спеціального налаштування. Комплекс дозволяє вивчати переривання в умовах реального апаратного середовища: зовнішній сигнал переривання формується натисканням кнопки або спрацюванням таймера, і студент спостерігає весь ланцюжок подій - збереження стану процесора у стеку, перехід до підпрограми обробки, відновлення стану і повернення до основної програми.

Через логічний аналізатор можна виміряти час реакції процесора на переривання - від моменту появи сигналу до першої інструкції підпрограми обробки. Це дозволяє вивчити поняття латентності переривання не як абстрактне число з документації, а як вимірюваний параметр конкретної системи. При роботі з вкладеними перериваннями студент спостерігає, як пріоритет визначає порядок обробки, і перевіряє на практиці наслідки некоректного керування прапорцем дозволу переривань.

Взаємодія з периферійними пристроями вивчається через програмне керування реальними блоками стенду - індикаторами, кнопками, аналого-цифровим перетворювачем. Студент пише програму, яка зчитує стан кнопки або значення з потенціометра і відображає результат на індикаторі, і бачить безпосередній зв'язок між інструкціями введення-виведення і фізичною реакцією пристроїв. Порівняння режимів роботи з периферією - опитування і переривання - на реальному обладнанні дозволяє усвідомити практичні переваги і обмеження кожного підходу.

Методика вивчення та порівняння з існуючими підходами

Заняття з використанням комплексу організовані за трирівневою методикою. На першому рівні студент опрацьовує теоретичний матеріал і принципову схему відповідного блоку стенду. На другому рівні виконується завдання за зразком з покроковим спостереженням за станом процесора. На третьому рівні студент самостійно вирішує задачу, результат якої перевіряється автоматично за збігом стану регістрів і виходів пристроїв з еталонними значеннями. Така структура дозволяє контролювати рівень засвоєння на кожному етапі і своєчасно виявляти прогалини у розумінні.

Порівняно з програмними симуляторами комплекс дає принципово інший досвід: студент не лише перевіряє правильність програми, а й спостерігає за тим, як вона виконується фізично - у вигляді сигналів на шинах і реакції реальних пристроїв. Порівняно з комерційними навчальними платформами комплекс забезпечує відкритий доступ до внутрішніх сигналів і гнучку конфігурацію, що дозволяє адаптувати лабораторні роботи до конкретної навчальної програми без заміни обладнання.

Висновки

Апаратно-програмний комплекс забезпечує вивчення архітектури мікропроцесорних систем на рівні реальних апаратних процесів - виконання команд, роботи з пам'яттю, обробки переривань і взаємодії з периферією. На відміну від програмних симуляторів, комплекс дозволяє спостерігати часові характеристики системи, вимірювати сигнали на шинах і отримувати досвід налагодження в умовах реального апаратного середовища. Трирівнева методика занять формує у студентів навички аналізу стану процесора, читання часових діаграм і самостійного усунення помилок на рівні машинного коду. Подальший розвиток комплексу передбачає розширення набору периферійних модулів для охоплення протоколів обміну, характерних для промислових вбудованих систем.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Мікропроцесор. Вікіпедія - вільна енциклопедія. URL: <https://uk.wikipedia.org/wiki/Мікропроцесор> (дата звернення: 15.03.2025).
2. Новацький А. О. Мікропроцесорні та мікроконтролерні системи: підручник. Ч. 1. Мікропроцесорні системи. Київ: КПІ ім. Ігоря Сікорського, Вид-во «Політехніка», 2020. 361 с.
3. Клименко І. А., Каплунов А. В., Таранюк В. А., Ткаченко В. В. Архітектура комп'ютерів 3. Мікропроцесорні системи: навч. посібник. Київ: КПІ ім. Ігоря Сікорського, 2022. URL: <https://ela.kpi.ua> (дата звернення: 15.03.2025).
4. Гришук Ю. С. Мікропроцесорні пристрої: навч. посібник. Харків: НТУ «ХПІ», 2007. 280 с.

Богомолів Сергій Віталійович - кандидат технічних наук, доцент кафедри обчислювальної техніки, Вінницький національний технічний університет, м. Вінниця, e-mail: bogomolovsergiy@vntu.edu.ua

Головняк Тарас Юрійович - студент групи 2СП-22Б факультету інформаційних технологій та комп'ютерної інженерії, Вінницький національний технічний університет, м. Вінниця, e-mail: topa6863@gmail.com

Нечипорук Олександр Ігорович - студент групи 1КІ-22Б факультету інформаційних технологій та комп'ютерної інженерії, Вінницький національний технічний університет, м. Вінниця, email : can4es28@gmail.com

HARDWARE-SOFTWARE COMPLEX FOR STUDYING THE ARCHITECTURE OF MICROPROCESSOR SYSTEMS

Abstract

The paper considers a hardware-software complex as a tool for studying the architecture of microprocessor systems. The aspects of processor architecture accessible for investigation through the complex are described - from register organization and instruction execution to interrupt handling and peripheral interaction. The advantages of working with real hardware compared to software simulators in terms of understanding hardware processes are analyzed. The methodology of step-by-step study of microprocessor system architectural levels and the development of machine-code debugging skills in students are discussed.

Keywords: microprocessor system, processor architecture, educational complex, instruction set, interrupts, peripheral devices, debugging.

***Bohomolov Serhii Vitaliiovych** - Ph.D., Associate Professor, Department of Computer Engineering, Vinnytsia National Technical University, Vinnytsia, e-mail: bogomolovsergiy@vntu.edu.ua*

***Golovnyak Taras Yuriiovych** - student of group 2SP-22B, Faculty of Information Technologies and Computer Engineering, Vinnytsia National Technical University, Vinnytsia, e-mail: topa6863@gmail.com*

***Nechyporuk Oleksandr Ihorovich** - student of group 1KI-22B, Faculty of Information Technologies and Computer Engineering, Vinnytsia National Technical University, Vinnytsia, can4es28@gmail.com*