



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **67820** (13) **U**
(51) МПК
G06F 7/60 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

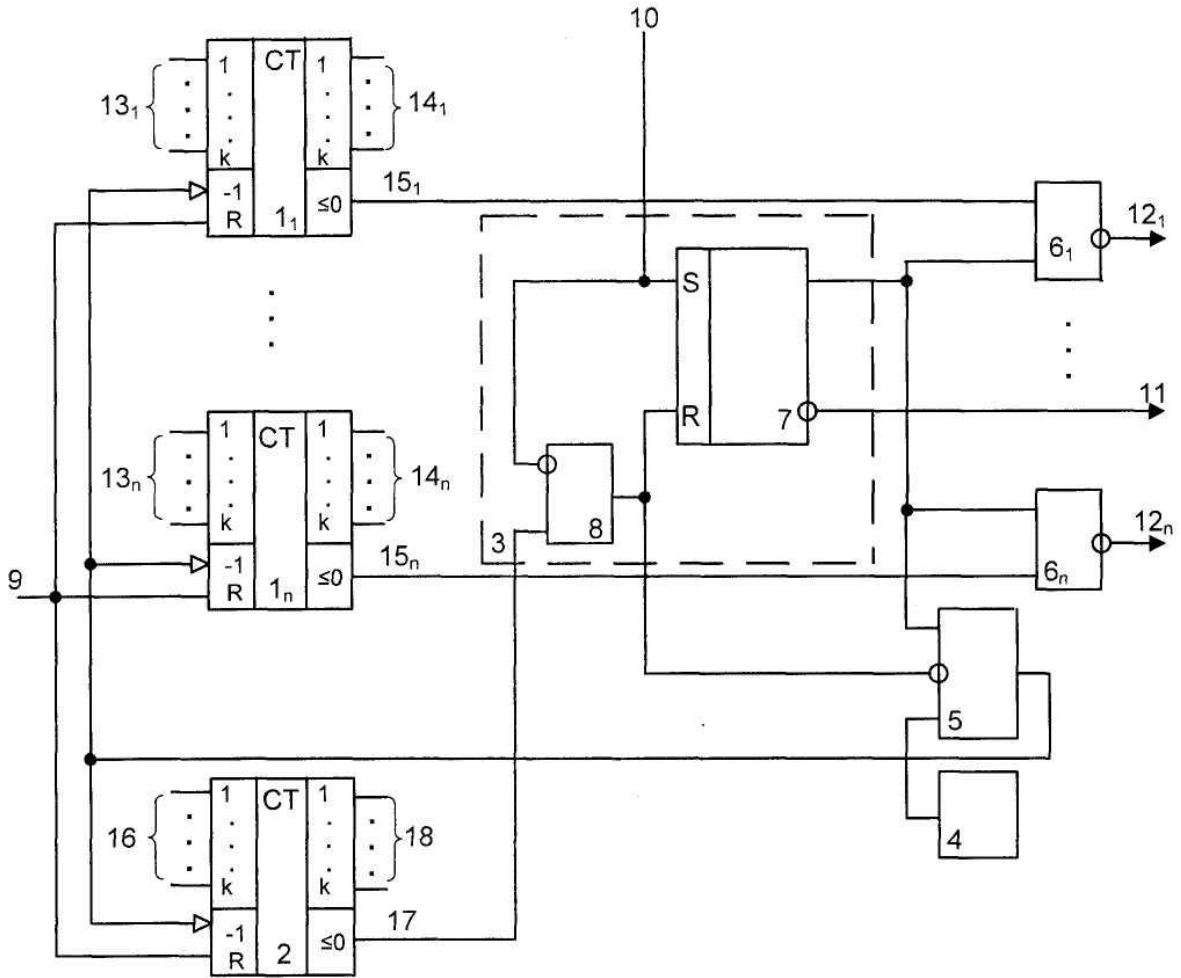
(21) Номер заявки: u 2011 08683	(72) Винахідник(и): Мартинюк Тетяна Борисівна (UA), Перегонець Людмила Василівна (UA)
(22) Дата подання заявки: 11.07.2011	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 12.03.2012	
(46) Публікація відомостей про видачу патенту: 12.03.2012, Бюл.№ 5	

(54) ПРИСТРІЙ ДЛЯ ОБРОБКИ ЧИСЕЛ

(57) Реферат:

Пристрій для обробки чисел належить до обчислювальної техніки і може бути використаний для обробки чисел, величина яких задана кількістю імпульсів. За рахунок введення нових вузлів та нових зв'язків розширюються функціональні можливості пристрою шляхом формування для кожного з операндів відповідної ознаки в процесі порівняння їх із зовнішнім порогом обробки.

UA 67820 U



Корисна модель належить до обчислювальної техніки і може бути використана для обробки чисел, величина яких задана кількістю імпульсів.

Відомий пристрій для додавання та віднімання (а. с. СРСР № 817710, М. кл. G06F 7/62, 1981), який містить генератор імпульсів, елемент І, регістр, два лічильники, дві схеми порівняння, два комутатори, тригер ознаки операції, блок аналізу, який містить елементи І й АБО, причому входи операндів пристрою підключені до входів першої схеми порівняння і до інформаційних входів першого та другого комутаторів, виходи яких підключені до установних входів відповідно регістра та першого лічильника, розрядні виходи яких підключені до входів другої схеми порівняння, вихід якої підключений до першого входу елемента І, другий вхід якого з'єднаний з виходом генератора імпульсів, нульовий вихід тригера ознаки операції підключений до перших входів першого та другого елементів І блока аналізу, а одиничний вихід - до першого входу третього елемента І блока аналізу, крім того пристрій містить третю схему порівняння, входи якої з'єднані з виходами комутаторів, керуючі входи яких з'єднані з першим і другим виходами першої схеми порівняння, а перший і другий виходи третьої схеми порівняння з'єднані з другими входами відповідно першого та другого елементів І блока аналізу, при цьому вихід першого елемента І блока аналізу з'єднаний з першим входом четвертого елемента І блока аналізу і з керуючим входом регістра, вихід елемента І з'єднаний з другими входами третього і четвертого і з третім входом другого елементів І блока аналізу, входи першого елемента АБО блока аналізу з'єднані з виходами другого та третього елементів І блока аналізу, входи другого елемента АБО з'єднані з виходами другого та четвертого елементів І блока аналізу, вихід першого комутатора підключений до установного входу другого лічильника, вхід додавання якого підключений до виходу третього елемента І блока аналізу, а вхід віднімання - до виходу другого елемента АБО блока аналізу, вхід додавання першого лічильника підключений до виходу четвертого елемента І блока аналізу, а вхід віднімання - до виходу першого елемента АБО блока аналізу.

Недоліком даного пристрою є обмежені функціональні можливості через відсутність порівняння операндів із зовнішнім порогом обробки.

Найбільш близьким за технічною суттю є пристрій для віднімання чисел (патент України № 18569, М. кл. G06F 7/60, 2006, Бюл. № 11), який містить генератор імпульсів, елемент І, в подальшому дозволяючий елемент І, два елементи АБО-НІ, два лічильники і блок аналізу, який містить RS-тригер і елемент АБО, причому другий вхід дозволяючого елемента І з'єднаний з виходом генератора імпульсів, установний вхід пристрою з'єднаний з входом скиду першого і другого лічильників, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, інверсний вихід якого є виходом сигналу "Кінець" пристрою, а виходи першого і другого елементів АБО-НІ є відповідно першим і другим виходами ознаки пристрою, інформаційні входи першого і другого лічильників з'єднані відповідно з входами першого і другого операндів пристрою, а інформаційні виходи є відповідно першим і другим виходами пристрою, виходи ознаки нуля першого і другого лічильників з'єднані з першим входом відповідно першого і другого елементів АБО-НІ і двома входами елемента АБО блока аналізу, третій вхід якого з'єднаний з установним входом пристрою, а його вихід з'єднаний з R-входом RS-тригера блока аналізу та інверсним входом дозволяючого елемента І, перший вхід якого підключений до прямого виходу RS-тригера блока аналізу і до другого входу першого і другого елементів АБО-НІ, а вихід з'єднаний з входом зворотної лічби першого і другого лічильників.

Недоліком даного пристрою є обмежені функціональні можливості через відсутність порівняння операндів із зовнішнім порогом обробки.

В основу корисної моделі поставлено задачу створення пристрою для обробки чисел, в якому за рахунок введення нових вузлів та нових зв'язків розширюються функціональні можливості за рахунок формування для кожного з операндів відповідної ознаки в процесі порівняння їх із зовнішнім порогом обробки.

Поставлена задача вирішується тим, що у пристрій для обробки чисел, який містить генератор імпульсів, дозволяючий елемент І, два елементи АБО-НІ, два лічильники і блок аналізу, який містить RS-тригер, причому другий вхід дозволяючого елемента І з'єднаний з виходом генератора імпульсів, установний вхід пристрою з'єднаний з входом скиду першого і другого лічильників, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, інверсний вихід якого є виходом сигналу "Кінець" пристрою, а виходи першого і другого елементів АБО-НІ є відповідно першим і другим виходами ознаки пристрою, інформаційні входи першого і другого лічильників з'єднані відповідно з входами першого і другого операндів пристрою, а інформаційні виходи є відповідно першим і другим виходами пристрою, виходи ознаки нуля першого і другого лічильників з'єднані з першим входом відповідно першого і другого елементів АБО-НІ, перший вхід дозволяючого елемента І підключений до прямого

виходу RS-тригера блока аналізу і до другого входу першого і другого елементів АБО-НІ, а вихід з'єднаний з входом зворотної лічби першого і другого лічильників, введено вихідний лічильник, (n-2) додаткових лічильників і (n-2) додаткових елементів АБО-НІ, а у блок аналізу введений елемент І, інверсний вхід якого з'єднаний з S-входом RS-тригера блока аналізу і входом запуску пристрою, а його вихід з'єднаний з R-входом RS-тригера блока аналізу та інверсним входом дозволяючого елемента І, вихід якого з'єднаний також з входом зворотної лічби (n-2) додаткових лічильників і вихідного лічильника, інформаційний вхід якого з'єднаний відповідно з входом порога пристрою, прямий вхід елемента І блока аналізу з'єднаний з виходом ознаки нуля вихідного лічильника, інформаційний вихід якого є (n+1)-м додатковим виходом пристрою, а установний вхід пристрою з'єднаний також з входом скиду (n-2) додаткових лічильників і вихідного лічильника, виходи (n-2) додаткових елементів АБО-НІ є відповідно (n-2) додатковими виходами ознак пристрою, інформаційні входи (n-2) додаткових лічильників з'єднані відповідно з входами (n-2) додаткових операндів пристрою, а інформаційні виходи є відповідно (n-2) додатковими виходами пристрою, виходи ознаки нуля (n-2) додаткових лічильників з'єднані з першим входом відповідно (n-2) додаткових елементів АБО-НІ, перший вхід дозволяючого елемента І підключений до другого входу відповідно (n-2) додаткових елементів АБО-НІ.

На кресленні зображено структурну схему пристрою для обробки чисел.

Пристрій для обробки чисел містить лічильники $1_1, \dots, 1_n$ і вихідний лічильник 2, блок 3 аналізу, генератор 4 імпульсів, дозволяючий елемент І 5, елементи АБО-НІ $6_1, \dots, 6_n$, причому блок 3 аналізу містить RS-тригер 7 та елемент І 8. Установний вхід 9 пристрою з'єднаний з входом скиду лічильників $1_1, \dots, 1_n$ і вихідного лічильника 2, вхід 10 запуску пристрою з'єднаний з S-входом RS-тригера 7 блока 3 аналізу, інверсний вихід якого є виходом 11 сигналу "Кінець" пристрою, а виходи елементів АБО-НІ $6_1, \dots, 6_n$ є відповідно виходами $12_1, \dots, 12_n$ ознак пристрою. Інформаційні входи лічильників $1_1, \dots, 1_n$ з'єднані відповідно з входами $13_1, \dots, 13_n$ операндів пристрою, а інформаційні виходи є виходами $14_1, \dots, 14_n$ пристрою відповідно. Виходи $15_1, \dots, 15_n$ ознаки нуля лічильників $1_1, \dots, 1_n$ з'єднані відповідно з першим входом елементів АБО-НІ $6_1, \dots, 6_n$. Інверсний вхід елемента І 8 блока 3 аналізу з'єднаний з S-входом RS-тригера 7 блока 3 аналізу і входом 10 запуску пристрою. Інформаційний вхід вихідного лічильника 2 з'єднаний відповідно з входом 16 порога пристрою, прямий вхід елемента І 8 блока 3 аналізу з'єднаний з виходом 17 ознаки нуля вихідного лічильника 2, інформаційний вихід якого є виходом 18 пристрою. Вихід елемента І 8 блока 3 аналізу з'єднаний з R-входом RS-тригера 7 блока 3 аналізу та інверсним входом дозволяючого елемента І 5, перший вхід якого підключений до прямого виходу RS-тригера 7 блока 3 аналізу і до другого входу елементів АБО-НІ $6_1, \dots, 6_n$, його другий вхід з'єднаний з виходом генератора 4 імпульсів, а вихід з'єднаний з входом зворотної лічби лічильників $1_1, \dots, 1_n$ і вихідного лічильника 2.

Пристрій для обробки чисел працює таким чином.

Перед початком роботи пристрою на його установний вхід 9 подається одиничний сигнал, який встановлює у нульовий стан лічильники $1_1, \dots, 1_n$ і вихідний лічильник 2. Зі входів $13_1, \dots, 13_n$ операндів пристрою у лічильники $1_1, \dots, 1_n$ відбувається запис відповідних k-розрядних операндів A_1, \dots, A_n : у лічильник 1_1 записується операнд A_1 , у лічильник 1_2 - операнд A_2 і т. д., у лічильник 1_n - операнд A_n . При цьому на виходах $15_1, \dots, 15_n$ ознаки нуля лічильників $1_1, \dots, 1_n$ присутні нульові сигнали. У вихідний лічильник 2 відбувається запис k-розрядного зовнішнього порога Р зі входу 16 порога пристрою, при цьому на його виході 17 ознаки нуля присутній нульовий сигнал.

При надходженні на вхід 10 запуску пристрою, а отже і на S-вхід RS-тригера 7 блока 3 аналізу одиничного сигналу тривалістю 1τ відбувається спрацьовування RS-тригера 7 і поява на його прямому виході одиничного сигналу, що надходить одночасно на другі входи елементів АБО-НІ $6_1, \dots, 6_n$ і перший прямий вхід дозволяючого елемента І 5. На інверсний вхід дозволяючого елемента І 5 подається нульовий сигнал доти, поки не обнулиться вихідний лічильник 2, а, отже, на виході елемента І 8 блока 3 аналізу не з'явиться одиничний сигнал. Таким чином, при наявності нульового сигналу на інверсному вході дозволяючого елемента І 5 на його вихід проходять тактові імпульси з виходу генератора 4 імпульсів.

Одиничний сигнал надходить з прямого виходу RS-тригера 7 блока 3 аналізу доти, поки не з'явиться одиничний сигнал на його R-вході, тобто на виході елемента І 8 блока 3 аналізу. Таким чином, у лічильниках $1_1, \dots, 1_n$ і вихідному лічильнику 2 відбувається послідовне одночасне зменшення (зчитування) інформації, оскільки тактові імпульси від генератора 4 імпульсів через дозволяючий елемент І 5 надходять на вхід зворотної лічби лічильників $1_1, \dots, 1_n$ і вихідного лічильника 2. Цей процес продовжується доти, поки вміст вихідного лічильника 2 не стане нульовим.

При зануленні вихідного лічильника 2 на його інформаційному виході 18 присутній нульовий сигнал, а одиничний сигнал з його виходу 17 ознаки нуля, проходячи через елемент І 8 на R-

вхід RS-тригера 7 блока 3 аналізу при відсутності одиничного сигналу на вході 10 запуску пристрою, викликає занулення RS-тригера 7 і припиняє надходження тактових імпульсів через дозволяючий елемент I 5 на входи зворотної лічби лічильників $1_1, \dots, 1_n$ і вихідного лічильника 2. Таким чином, вихідний лічильник 2 є зануленим, а у лічильниках $1_1, \dots, 1_n$ фіксується різниця

5 операндів A_1, \dots, A_n із зовнішнім порогом P.

Про те, що різниця знаходиться, наприклад, у лічильнику 1_1 , свідчить наявність одиничного сигналу на виході 12_1 ознаки пристрою, оскільки на входах відповідного елемента АБО-НІ 6_1 присутні нульові сигнали, що надходять з прямого виходу RS-тригера 7 блока 3 аналізу і з виходу 15_1 ознаки нуля відповідного лічильника 1_1 . Аналогічно одиничний сигнал буде сформований на виході 12_i ознаки пристрою, що свідчить про присутність різниці у лічильнику 1_i , де $i=1, \dots, n$, оскільки на входах відповідного елемента АБО-НІ 6_i також присутні у цьому випадку нульові сигнали, що надходять з прямого виходу RS-тригера 7 блока 3 аналізу і з виходу 15_i ознаки нуля відповідного лічильника 1_i .

10 При рівності або меншості будь-якого з операндів A_1, \dots, A_n і порога P, наприклад, операнда A_j , де $j=1, \dots, n$, лічильник 1_j є зануленим, на його виході 15_j ознаки нуля зафіксовано одиничний сигнал, який подається на перший вхід відповідного елемента АБО-НІ 6_j . В результаті на відповідному виході 12_j ознаки пристрою формується нульовий сигнал, що свідчить про нульову або від'ємну різницю операнда A_j і зовнішнього порога P.

15 Одночасно із зануленням RS-тригера 7 блока 3 аналізу на його інверсному виході, а, отже, на виході 11 сигналу "Кінець" пристрою з'являється одиничний сигнал, що свідчить про закінчення процесу обробки n операндів і можливість зчитування результатів операції порівняння з виходів $14_1, \dots, 14_n$ пристрою.

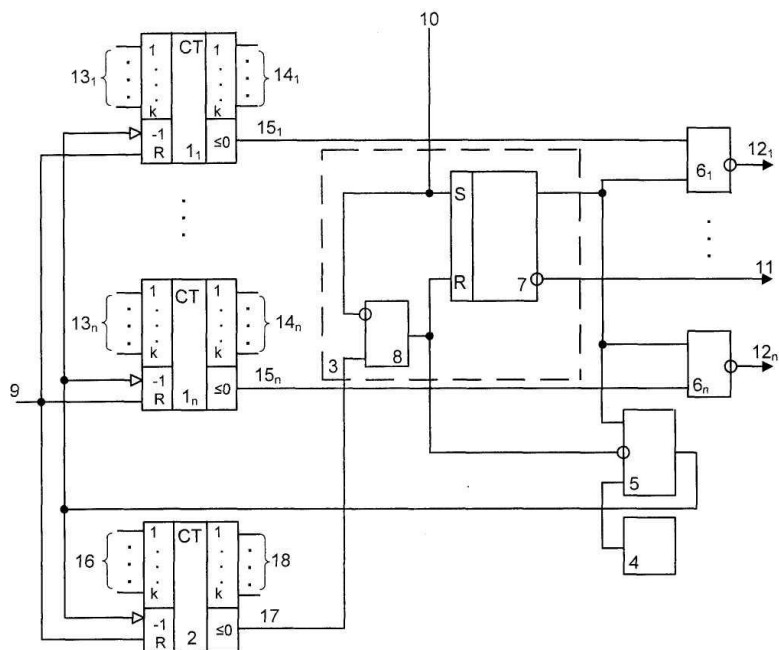
20 Таким чином, у результаті одночасного зменшення вмісту n лічильників і вихідного лічильника в процесі порівняння операндів A_1, \dots, A_n із зовнішнім порогом P обробки, формуються відповідні бінарні сигнали на виходах ознаки пристрою. Отже, пристрій для обробки чисел має розширені функціональні можливості, що досягаються за рахунок порівняння n операндів із зовнішнім порогом обробки з формуванням відповідних ознак їх співвідношення з порогом.

30

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Пристрій для обробки чисел, який містить генератор імпульсів, дозволяючий елемент I, два елементи АБО-НІ, два лічильники і блок аналізу, який містить RS-тригер, причому другий вхід дозволяючого елемента I з'єднаний з виходом генератора імпульсів, установний вхід пристрою з'єднаний з входом скиду першого і другого лічильників, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, інверсний вихід якого є виходом сигналу "Кінець" пристрою, а виходи першого і другого елементів АБО-НІ є відповідно першим і другим виходами ознаки пристрою, інформаційні входи першого і другого лічильників з'єднані відповідно з входами першого і другого операндів пристрою, а інформаційні входи є відповідно першим і другим виходами пристрою, виходи ознаки нуля першого і другого лічильників з'єднані з першим входом відповідно першого і другого елементів АБО-НІ, перший вхід дозволяючого елемента I підключений до прямого виходу RS-тригера блока аналізу і до другого входу першого і другого елементів АБО-НІ, а вихід з'єднаний з входом зворотної лічби першого і другого лічильників, який **відрізняється** тим, що в нього введено вихідний лічильник, (n-2) додаткових лічильників і (n-2) додаткових елементів АБО-НІ, а у блок аналізу введений елемент I, інверсний вхід якого з'єднаний з S-входом RS-тригера блока аналізу і входом запуску пристрою, а його вихід з'єднаний з R-входом RS-тригера блока аналізу та інверсним входом дозволяючого елемента I, вихід якого з'єднаний також з входом зворотної лічби (n-2) додаткових лічильників і вихідного лічильника, інформаційний вхід якого з'єднаний відповідно з входом порога пристрою, прямий вхід елемента I блока аналізу з'єднаний з виходом ознаки нуля вихідного лічильника, інформаційний вхід якого є (n+1)-м додатковим виходом пристрою, а установний вхід пристрою з'єднаний також з входом скиду (n-2) додаткових лічильників і вихідного лічильника, виходи (n-2) додаткових елементів АБО-НІ є відповідно (n-2) додатковими виходами ознак пристрою, інформаційні входи (n-2) додаткових лічильників з'єднані відповідно з входами (n-2) додаткових операндів пристрою, а інформаційні входи є відповідно (n-2) додатковими виходами пристрою, виходи ознаки нуля (n-2) додаткових лічильників з'єднані з першим входом відповідно (n-2) додаткових елементів АБО-НІ, перший вхід дозволяючого елемента I підключений до другого виходу відповідно (n-2) додаткових елементів АБО-НІ.

55



Комп'ютерна верстка Л. Купенко

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601