

ІНФОРМАЦІЙНІ ТЕХНОЛОГІЇ ТА КОМП'ЮТЕРНА ТЕХНІКА

УДК 004.3

В. М. Судачевскі, канд. техн. наук;
В. В. Абабій, канд. техн. наук, доц.;
Е. Н. Гуцуляк, д-р техн. наук, проф.;
М. Подубний, студ.

ПРОЕКТУВАННЯ СИСТЕМ УПРАВЛІННЯ НА ОСНОВІ МЕРЕЖ ПЕТРІ

Запропоновано метод моделювання та проектування систем управління і синхронізації на базі апаратних мереж Петрі. В якості моделі опису системи управління використовуються мережі Петрі. Процес моделювання та проектування складається з трьох основних етапів: моделювання й аналіз властивостей мережі Петрі, перетворення моделі мережі Петрі в код AHDL опису апаратної мережі Петрі, і програмування схеми FPGA, що використовується як система управління. Для цих цілей були розроблені: програма для аналізу і моделювання мережі Петрі VPNP і програма для перетворення моделі мережі Петрі в код AHDL опису апаратної мережі Петрі. Для програмування схеми FPGA використовується програма фірми Altera MAX PLUS II.

Вступ

Мережі Петрі є математичним апаратом для моделювання динамічних дискретних і безперервних систем і процесів. Різноманітність видів мереж Петрі (тимчасові, стохастичні, кольорові, і т. ін.) дозволяють моделювати практично всі види процесів: технологічні, виробничі та обчислювальні. Комбінування, на етапі моделювання, між технологічним (виробничим) і обчислювальним процесами поставили мережі Петрі на вищий щабель ієрархії систем моделювання, тому що на етапі моделювання можна розглянути процес еволюції технологічного (виробничого) і обчислювального процесів як окремо, так і їх взаємодії [2, 3].

Апаратні мережі Петрі є ще одним різновидом мереж Петрі, які передбачають апаратну реалізацію моделей у вигляді систем управління або синхронізації. Для апаратної реалізації мереж Петрі використовуються практично всі види технічних засобів: мікроконтролери та мікропроцесори, ASIC (Application-Specific Integrated Circuits), FPGA (Field Programmable Gate Array) і SoC (System on a Chip) технічні засоби. Тип використовуваних технічних засобів залежить від області застосування і від технічних параметрів системи управління або синхронізації [4— 8].

У роботі подані результати синтезу методу використання мереж Петрі для моделювання та проектування систем управління або синхронізації.

Опис систем управління на базі мереж Петрі

Мережа Петрі представляється 4-ма множинами [2, 3], де $P = \{ p_1, p_2, \dots, p_N \}$ — множина позицій; $T = \{ t_1, t_2, \dots, t_L \}$ — множина переходів таких що, $P \cap T = \emptyset$; $F \subseteq (P \times T) \cup (T \times P)$ — множина дуг, що визначає взаємне співвідношення між множинами, таких що, $(P \times T) \notin \emptyset$ і $(T \times P) \notin \emptyset$; $M^0 = \{ m_1^0, m_2^0, \dots, m_N^0 \}$ — початкове маркування.

Маркування мережі Петрі визначає її стан у кожний момент часу і змінюється відповідно до правил, визначених у [2, 3].

Адаптація моделі мережі Петрі до апаратної моделі мережі Петрі

Процес проектування систем управління на базі моделей мережі Петрі передбачає адаптацію моделі мережі до апаратної моделі мережі Петрі. У середовищі проектування система керування подана у вигляді множини обчислювальних елементів, потоків даних і сигналів синхронізації. Визначимо потоки даних між обчислювальними елементами P_i і T_j як $P_i \mapsto T_j$ і $T_j \mapsto P_i$.

Виходячи з вищевикладеного, апаратна мережа Петрі подається в такому вигляді:

$$HPN = T \cup P \cup A^+ \cup A^- \cup A^S \cup P^I \cup P^O, \quad (1)$$

де $T = \{T_1, T_2, \dots, T_L\}$, $T \neq \emptyset$ — множина обчислювальних елементів типу перехід;

$P = \{P_1, P_2, \dots, P_N\}$, $P \neq \emptyset$ — множина обчислювальних елементів типу позиції;

$A^+ = \{A_i^+, i = \overline{1, N}\}$, $A^+ \neq \emptyset$ — множина потоків даних для додавання маркера в позиції, де

$$A_i^+ = \begin{cases} a_{ji}^+ = 1 & | T_j \mapsto P_i; \\ a_{ji}^+ = 0; \end{cases} \quad i = \overline{1, N}, \quad j = \overline{1, L}; \quad A^- = \{A_i^-, i = \overline{1, N}\}, \quad A^- \neq \emptyset$$

— множина потоків даних $T_j \mapsto P_i$ для обчислення маркера з позиції, де $A_i^- = \begin{cases} a_{ji}^- = 1 & | T_j \mapsto P_i; \\ a_{ji}^- = 0; \end{cases} \quad i = \overline{1, N}, \quad j = \overline{1, L};$

$A^S = \{A_j^S, j = \overline{1, L}\}$, $A^S \neq \emptyset$ — множина потоків даних $P_i \mapsto T_j$ для визначення стану мережі Петрі і збудження обчислювальних елементів типу перехід, де

$$A_j^S = \begin{cases} a_{ij}^S = 1 & | P_i \mapsto T_j, \\ a_{ij}^S = 0. \end{cases} \quad i = \overline{1, N}, \quad j = \overline{1, L}; \quad P^{In} = \{P_j^{In}, j = \overline{1, L}\}, \quad P^{In} \in P$$

— множина обчислювальних елементів типу позиції P_j , які використовуються як вхідні сигнали в систему управ-

ління; $P^{Out} = \{P_j^{Out}, j = \overline{1, L}\}$, $P^{Out} \in P$ — множина обчислюваль-

них елементів типу позиції P_j які використовуються як вихідні сигнали з системи управління [5—8].

Схема взаємодії системи управління HPN (Hard Petri Nets) з керованим процесом показана на рис. 1. Обмін даними здійснюється через множини обчислювальних елементів типу позицій P^{In} і P^{Out} .

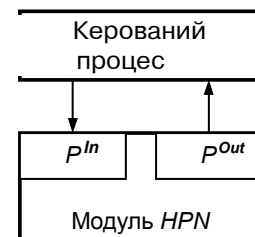


Рис. 1. Взаємодія системи управління NPN з керованим процесом

Функціональність обчислювальних елементів апаратної мережі Петрі

Відповідно до алгоритму функціонування обчислювальних елементів визначимо множину виконуваних операцій для кожного типу: позиції і переходу.

Для множини обчислювальних елементів переходу T_j , $j = \overline{1, L}$ визначено множину операцій

$$o_{T_j} = \left\{ \prod_{i=1}^{N_j^S} (A_{ji}^S), j = \overline{1, L} \right\}, \text{ де } N_j^S \text{ — множина, для якої } A_j^S = 1.$$

Для множини обчислювальних елементів позиції P_i , $i = \overline{1, N}$ в залежності від стану мережі Петрі S_{RPH}^k , визначено множину операцій o_{P_i} :

$$m_i^{k+1} = \begin{cases} m_i^k + 1 & \left| \begin{array}{l} L_i^+ \\ \sum_{j=1}^{L_i^+} (A^+_{ij}) = 1, \forall m_i^k < m_i^{\max}; \end{array} \right. \\ m_i^k - 1 & \left| \begin{array}{l} L_i^- \\ \sum_{j=1}^{L_i^-} (A^-_{ij}) = 1 \forall m_i^k > 0; \end{array} \right. \\ m_i^k & \left| \begin{array}{l} L_i^+ \\ \sum_{j=1}^{L_i^+} (A^+_{ij}) = 0 \end{array} \right. \& \left. \begin{array}{l} L_i^- \\ \sum_{j=1}^{L_i^-} (A^-_{ij}) = 0; \end{array} \right. \\ m_i^k & \left| \begin{array}{l} L_i^+ \\ \sum_{j=1}^{L_i^+} (A^+_{ij}) = 1 \end{array} \right. \& \left. \begin{array}{l} L_i^- \\ \sum_{j=1}^{L_i^-} (A^-_{ij}) = 1; \end{array} \right. \end{cases}, \quad i = \overline{1, N},$$

де L_i^+ і L_i^- множини, для яких $A_i^+ = 1$ і $A_i^- = 1$. Параметри $(m_i^{\max} \forall i = \overline{1, N}) \in M^{\max}$ визначають максимальну кількість маркерів в позиції P_i .

Етапи проектування систем управління

Проектування системи управління здійснюється послідовністю операцій, наведених на рис. 2.

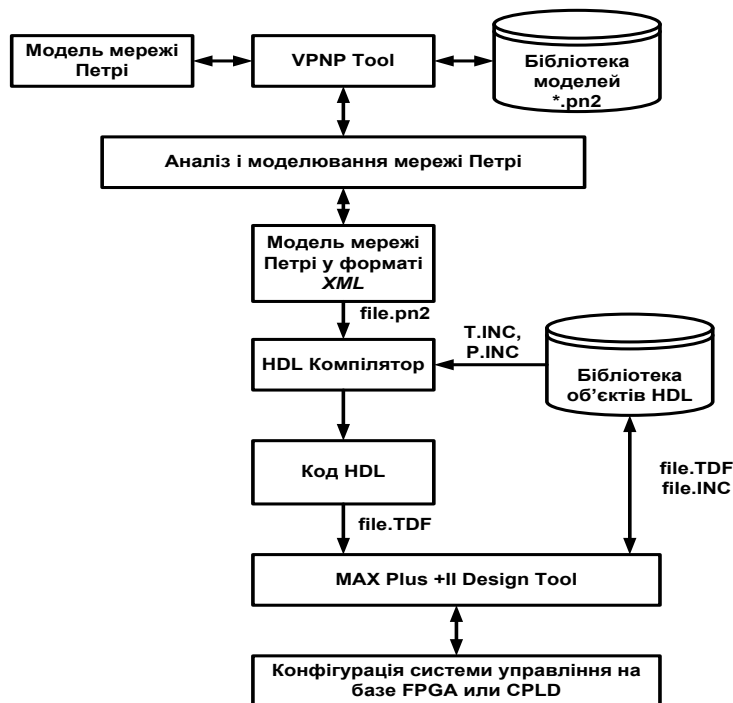


Рис. 2. Етапи проектування системи управління

Процес моделювання та проектування систем управління на базі апаратних мереж Петрі здійснюється в три етапи, з використанням програмних продуктів, розроблених авторами і програмним продуктом фірми Altera. На першому етапі (VPNP Tool) здійснюється процес створення моделі мережі Петрі, моделювання та аналіз властивостей мережі [9]. Результатом цих операцій є файл у форматі XML — file.pn2 (див. рис. 2).

На другому етапі (HDL Компілятор) здійснюється аналіз і вибір даних з файла file.pn2 і створення множин для опису апаратної мережі Петрі:

$$P, P^{In}, P^{Out}, T, A^+, A^-, A^S, M^0, M^{\max} \quad (2)$$

Отримані дані в поєднанні з описом функціональних елементів позиції P.INC і переходу T.INC використовуються для генерації коду HDL те що є апаратною мережею Петрі — file.TDF.

Третій етап (MAX Plus II Design Tool) дозволяє здійснювати програмування логіки FPGA [1] у відповідності до змісту файла file.TDF.

Аналіз та моделювання мережі Петрі

Для виконання операції аналізу і моделювання мереж Петрі розроблено програму Visual Petri Net (VPNP). Інтерфейс користувача цієї програми показаний на рис. 3.

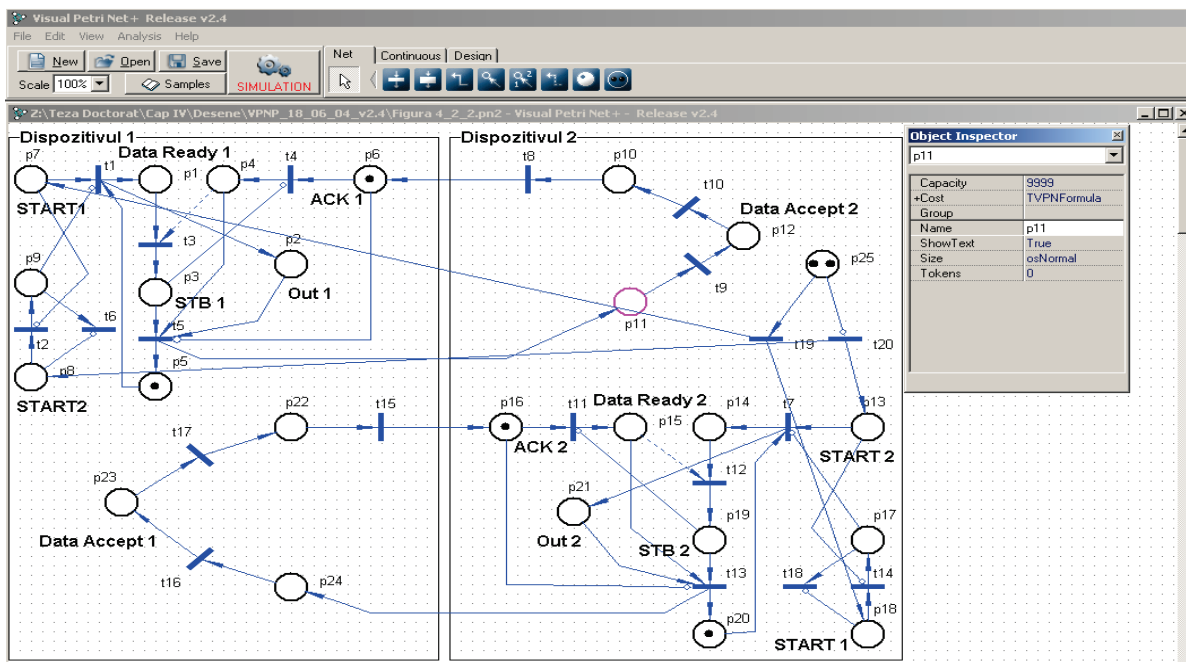


Рис. 3. Інтерфейс користувача програми для моделювання і аналізу мережі Петрі

Меню програми містить основні функції для створення нової моделі мережі Петрі, збереження і завантаження моделі з файлу формату XML. Детальніший опис програми VPNP можна знайти в роботі [9].

Синтез коду AHDL

Для трансляції моделі, поданої у форматі XML, мережі Петрі в код опису апаратної мережі Петрі AHDL розроблена програма HPNS (Hard Petri Net Synthesis). Інтерфейс користувача цієї програми показаний на рис. 4.

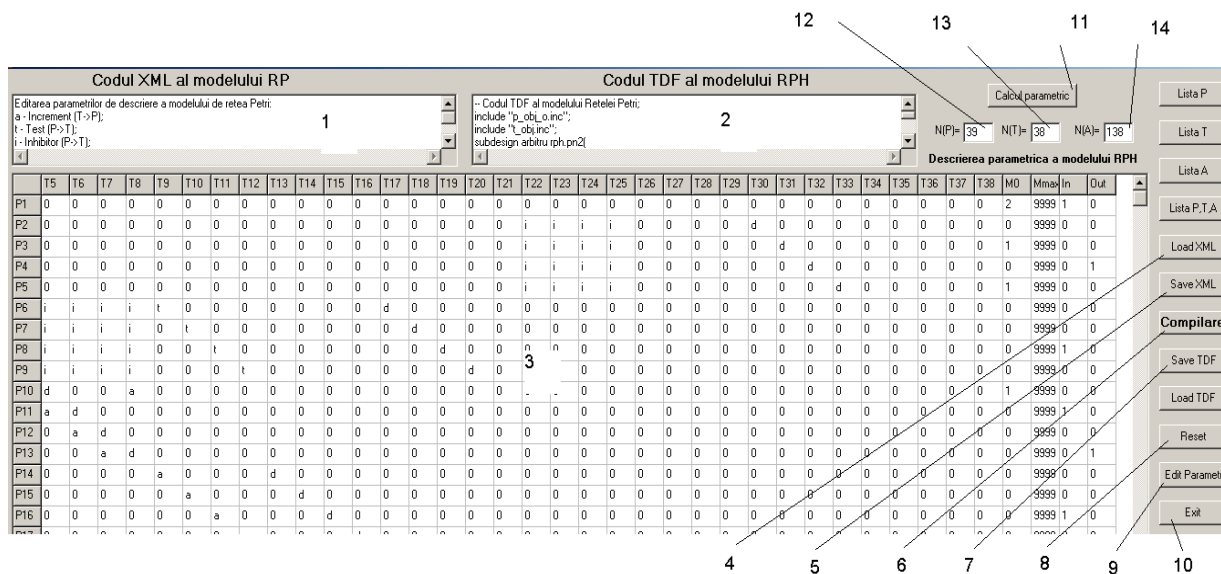


Рис. 4. Інтерфейс користувача програми для синтезу AHDL

Інтерфейс користувача містить: 1 — вікно перегляду і редагування коду XML моделі мережі Петрі; 2 — вікно перегляду і редагування коду AHDL апаратної мережі Петрі;

3 — параметрична модель мережі Петрі з множиною параметрів (2).

Функції програми: 4 — завантаження коду XML моделі мережі Петрі з файлу; 5 — збереження коду XML моделі мережі Петрі в файл; 6 — перетворення коду XML в код AHDL; 7 — збереження коду AHDL у файл; 8 — скидання програми; 9 — редагування параметрів моделі; 10 — вихід з програми; 11 — обчислення параметричної моделі мережі Петрі. У вікні 12 відображається кількість позицій в моделі і у вікні 13 — кількість переходів у моделі, а у вікні 14 — кількість дуг у моделі або з'єднань між обчислювальними елементами позиції та переходи.

Висновки

У роботі подано результати дослідження та синтезу нових методологій в області проектування систем управління на базі апаратних мереж Петрі. Запропонована методологія дозволяє знизити витрати на моделювання та проектування систем управління, тому що модель мережі Петрі як опис системи управління перетворюється автоматично в код AHDL опису апаратної мережі Петрі. Отриманий код AHDL використовується для конфігурації схеми FPGA системи управління.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Altera [Електронний ресурс]. — Режим доступу // <http://www.altera.com> (citation 2.06.2010).
2. Murata T. Petri nets : Properties, analysis and application // Proceedings of IEEE, 77(4): 541—574, April 1989.
3. Peterson J. L. Petri Net Theory and the Modeling of Systems, Prentice Hall, 1981.
4. Meng Chu Zhou & Kurapati Venkatesh. Modeling, Simulation and Control of Flexible Manufacturing Systems. A Petri Net Approach. Series in Intelligent Control and Intelligent Automation — Vol. 6. New Jersey Institute of Technology, USA. ISBN 981-02-3029-X, 1999.
5. V. Sudacevschi. Implementation of Safe Petri Net Models / V. Sudacevschi, V. Ababii, V. Negură, A Hardware // Proceedings of the 8th International Conference on Development and Application Systems, Suceava, Romania, 25—27 May, 2006. — P. 9—13.
6. V. Ababii, Safe Petri Nets Models Mapping into FPGA Using HDL Code / V. Ababii, V. Sudacevschi // The International Symposium on Systems Theory, SINTES 12, October 20—22, 2005, Craiova, Romania. — Vol. 4. — P. 697—699.
7. Ababii V. Control System Modelling and Design for Processes Synchronization / Ababii Victor, Sudacevschi Viorica, Guțuleac Emilian // Proceedings of the International Conference on Computers, Communications & Control, ICCCC 2006, June 1—3, Băile Felix-Oradea, România. — P. 57—61. — ISSN 1841-9836.
8. Sudacevschi V. Flexible Control System Design Based on Petri Nets Models / Sudacevschi Viorica, Ababii Victor // Proceedings of The Third European Conference on the Use of Modern Information and Communication Technologies, ECUMICT 2008, 13—14 March 2008, Gent, Belgium. — P. 395—404. — ISBN 9-78908082-553-6.
9. Guțuleac Emilian V. Software tool for modeling and performance evaluation using generalized stochastic Petri nets. / Guțuleac Emilian, Boșneaga Constantin, Reilean Andrei // Proceedings of the 6-th International Conference on DAS2002, 23—25 May 2002, Suceava, România. — P. 243—248. — ISBN 973-98670-9-X.

Рекомендована кафедрою комп'ютерних систем

Стаття надійшла до редакції 19.01.11

Рекомендована до друку 3.03.11

Судачевскі Віоріка Михайлівна — доцент, *Абабій Віктор Васильович* — доцент, *Гуцуляк Еміліан Никифорович* — завідувач кафедри, *Подубний Марін* — магістрант.

Кафедра обчислювальної техніки Технічного університету Молдови, Кишинів, Молдова