



УКРАЇНА

(19) UA (11) 63382 (13) U

(51) МПК

H03K 5/24 (2006.01)

G05B 1/01 (2006.01)

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

ОПИС  
ДО ПАТЕНТУ  
НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u201102355

(22) 28.02.2011

(24) 10.10.2011

(46) 10.10.2011, Бюл.№ 19, 2011 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, ЯЦИК ВОЛОДИМИР ЄВГЕНІЙОВИЧ, ТЕПЛИЦЬКИЙ МИХАЙЛО ЮХИМОВИЧ, ГАРНАГА ВОЛОДИМИР АНАТОЛІЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, який містить три джерела струму, шину нульового потенціалу, шини додатного та від'ємного живлення, двадцять два транзистори, вхідну та вихідну шини, причому вхідну шину з'єднано з емітерами дев'ятнадцятого та двадцятого транзисторів, бази дев'ятнадцятого та двадцятого транзисторів з'єднано з першими выводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятнадцятого та двадцятого транзисторів з'єднані з колекторами третього і четвертого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з колекторами дев'ятого і десятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітер дев'ятого транзистора з'єднано з шиною додатного живлення, емітер десятого транзистора з'єднано з шиною від'ємного живлення, емітери п'ятого і шостого транзисторів об'єднано, емітери сьомого і восьмого транзисторів з'єднані з базами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери тринадцятого і п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, емітери чотирнадцятого і шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами п'ятого і шостого транзисторів, який **відкривається** тим, що у нього введено два транзистори та чотири джерела струму, причому бази дев'ятнадцятого та двадцятого транзисторів з'єднані з емітерами першого та другого транзисторів від-

повідно, бази першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднані з шинами від'ємного та додатного живлення відповідно, емітери третього та четвертого транзисторів з'єднано з базами та колекторами п'ятнадцятого та шістнадцятого транзисторів та з базами дев'ятого та десятого транзисторів відповідно, бази третього та четвертого транзисторів з'єднано з колекторами п'ятого та шостого транзисторів відповідно, колектори сьомого та восьмого транзисторів з'єднано з шиною нульового потенціалу, емітери сьомого та восьмого транзисторів з'єднано з першими выводами четвертого та п'ятого джерел струму, другі виводи четвертого та п'ятого джерел струму з'єднано з шинами додатного та від'ємного живлення відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з емітерами одинадцятого та дванадцятого транзисторів відповідно, а також з базами п'ятого та шостого транзисторів відповідно, емітери сімнадцятого та вісімнадцятого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, бази одинадцятого та дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори одинадцятого та дванадцятого транзисторів з'єднано з емітерами двадцять першого та двадцять другого транзисторів, а також з першими выводами шостого та сьомого джерел струму, другі виводи шостого та сьомого джерел струму з'єднано з шинами додатного та від'ємного живлення відповідно, бази двадцять першого та двадцять другого транзисторів з'єднано з базами та колекторами двадцять третього та двадцять четвертого транзисторів, а також з першим та другим выводами третього джерела струму відповідно, колектори двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з вихідною шиною, емітери двадцять третього та двадцять четвертого транзисторів з'єднані з базами та колекторами тринадцятого та чотирнадцятого транзисторів

(19) UA (11) 63382 (13) U

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму [Патент України №19728 Н03К5/22, G05B1/00, 2006], який містить три джерела струму, шини нульового потенціалу, шини додатного та від'ємного живлення, двадцять шість транзисторів, вхідну та вихідну шини, причому вхідну шину з'єднано з емітерами двадцять третього та двадцять четвертого, бази двадцять третього та двадцять четвертого транзисторів з'єднано з базами та колекторами першого та другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого та другого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, колектори двадцять третього та двадцять четвертого транзисторів з'єднані з колекторами третього і четвертого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами і колекторами дев'ятого і десятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, колектори третього і дев'ятого транзисторів з'єднано з шиною додатного живлення, колектори четвертого і десятого транзисторів з'єднано з шиною від'ємного живлення, емітери п'ятого і шостого транзисторів об'єднані між собою, бази п'ятого і шостого транзисторів з'єднано з базами і колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, емітери одинадцятого і дванадцятого об'єднано між собою та з'єднано з шиною нульового потенціалу, емітери сьомого і восьмого транзисторів з'єднані з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з першим і другим виводами третього джерела струму, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами двадцять першого і двадцять другого транзисторів відповідно, а також з базами і колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери двадцять першого, тринадцятого і п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого, чотирнадцятого і шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами і колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з базами двадцять п'ятого та двадцять шостого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано між, колектори двадцять п'ятого та двадцять шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять п'ятого та двадцять другого транзисторів об'єднані між собою та з'єднані з вихідною шиною.

того та двадцять шостого транзисторів об'єднані між, а також з вихідною шиною.

Недоліком є низька точність завдання коефіцієнта передачі схеми за умови змінення напруги живлення, а також збільшена кількість обладнання.

За найближчий аналог обрано двотактний симетричний підсилювач струму [Патент України №23999 Н03К 5/22, G05B 1/00, 2006], який містить три джерела струму, шини нульового потенціалу, шини додатного та від'ємного живлення, двадцять два транзистори, вхідну та вихідну шини, причому вхідну шину з'єднано з емітерами дев'ятнадцятого та двадцятого транзисторів, бази дев'ятнадцятого та двадцятого транзисторів з'єднано з базами та колекторами першого та другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого та другого транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятнадцятого та двадцятого транзисторів з'єднані з колекторами третього і четвертого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами і колекторами дев'ятого і десятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери третього і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери четвертого і десятого транзисторів з'єднано з шиною від'ємного живлення, емітери п'ятого і шостого транзисторів об'єднано, емітери сьомого і восьмого транзисторів з'єднані з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з першим і другим виводами третього джерела струму, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами і колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери тринадцятого і п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, емітери чотирнадцятого і шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами і колекторами одинадцятого і дванадцятого транзисторів відповідно, з базами п'ятого і шостого транзисторів, а також з базами двадцять першого та двадцять другого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано між собою, колектори двадцять першого та двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять першого та двадцять другого транзисторів об'єднані між собою та з'єднані з вихідною шиною.

Недоліком аналога є неефективний спосіб завдання робочої точки, та вузька смуга пропускання, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними покращується спосіб завдання робочої точки, та розширюється смуга пропускання, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у двотактний симетричний підсилювач струму, який містить три джерела струму, шину нульового потенціалу, шини додатного та від'ємного живлення, двадцять два транзистори, вхідну та вихідну шини, причому вхідну шину з'єднано з емітерами дев'ятнадцятого та двадцятого транзисторів, бази дев'ятнадцятого та двадцятого транзисторів з'єднано з першими выводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятнадцятого та двадцятого транзисторів з'єднані з колекторами третього і четвертого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з колекторами дев'ятого і десятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітер дев'ятого транзистора з'єднано з шиною додатного живлення, емітер десятого транзистора з'єднано з шиною від'ємного живлення, емітери п'ятого і шостого транзисторів об'єднано, емітери сьомого і восьмого транзисторів з'єднані з базами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери тринадцятого і п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, емітери чотирнадцятого і шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами п'ятого і шостого транзисторів, введено два транзистори та чотири джерела струму, причому бази дев'ятнадцятого та двадцятого транзисторів з'єднані з емітерами першого та другого транзисторів відповідно, бази першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднані з шинами від'ємного та додатного живлення відповідно, емітери третього та четвертого транзисторів з'єднано з базами та колекторами п'ятнадцятого та шістнадцятого транзисторів та з базами дев'ятого та десятого транзисторів відповідно, бази третього та четвертого транзисторів з'єднано з колекторами п'ятого та шостого транзисторів відповідно, колектори сьомого та восьмого транзисторів з'єднано з шиною нульового потенціалу, емітери сьомого та восьмого транзисторів з'єднано з першими выводами четвертого та п'ятого джерел струму, другі виводи четвертого та п'ятого джерел струму з'єднані з шинами додатного та від'ємного живлення відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з емітерами одинадцятого та дванадцятого транзисторів відповідно, а також з базами п'ятого та шостого транзисторів відповідно, емітери сімнадцятого та вісімнадцятого транзисторів з'єднано з шинами додатного та від'

від'ємного живлення відповідно, бази одинадцятого та дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори одинадцятого та дванадцятого транзисторів з'єднано з емітерами двадцять першого та двадцять другого транзисторів, а також з першими выводами шостого та сьомого джерел струму, другі виводи шостого та сьомого джерел струму з'єднано з шинами додатного та від'ємного живлення відповідно, бази двадцять першого та двадцять другого транзисторів з'єднано з базами та колекторами двадцять третього та двадцять четвертого транзисторів, а також з першим та другим выводом третього джерела струму відповідно, колектори двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з вихідною, емітери двадцять третього та двадцять четвертого транзисторів з'єднані з базами та колекторами тринадцятого та чотирнадцятого транзисторів.

На кресленні представлено принципову схему підсилювача постійного струму.

Пристрій містить вхідну шину 6 яку з'єднано з емітерами дев'ятнадцятого 9 та двадцятого 10 транзисторів, бази дев'ятнадцятого 9 та двадцятого 10 транзисторів з'єднано з першими выводами першого 1 і другого 5 джерел струму, другі виводи першого 1 і другого 5 джерел струму з'єднано з шинами додатного 34 і від'ємного 36 живлення відповідно, колектори дев'ятнадцятого 9 та двадцятого 10 транзисторів з'єднані з колекторами третього 8 і четвертого 11 транзисторів відповідно, а також з базами сьомого 18 і восьмого 19 транзисторів відповідно, бази третього 8 і четвертого 11 транзисторів з'єднано з колекторами дев'ятого 13 і десятого 16 транзисторів відповідно, а також з колекторами п'ятого 14 і шостого 15 транзисторів відповідно, емітер дев'ятого 13 транзистора з'єднано з шиною додатного живлення 34, емітер десятого 16 транзистора з'єднано з шиною від'ємного живлення 36, емітери п'ятого 14 і шостого 15 транзисторів об'єднано, емітери сьомого 18 і восьмого 19 транзисторів з'єднані з базами сімнадцятого 21 і вісімнадцятого 24 транзисторів відповідно, емітери тринадцятого 25 і п'ятнадцятого 7 транзисторів з'єднано з шиною додатного живлення 34, емітери чотирнадцятого 29 і шістнадцятого 12 транзисторів з'єднано з шиною від'ємного живлення 36, колектори сімнадцятого 21 і вісімнадцятого 24 транзисторів з'єднано з базами п'ятого 14 і шостого 15 транзисторів, бази дев'ятнадцятого 9 та двадцятого 10 транзисторів з'єднані з емітерами першого 2 та другого 4 транзисторів відповідно, бази першого 2 та другого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, колектори першого 2 та другого 4 транзисторів з'єднані з шинами від'ємного 36 та додатного 34 живлення відповідно, емітери третього 8 та четвертого 11 транзисторів з'єднано з базами та колекторами п'ятнадцятого 7 та шістнадцятого 12 транзисторів та з базами дев'ятого 13 та десятого 16 транзисторів відповідно, бази третього 8 та четвертого 11 транзисторів з'єднано з колекторами п'ятого 14 та шостого 15 транзисторів відповідно, колектори сьомого 18 та восьмого 19 транзисторів з'єднано з шиною нульового потенціалу 3, емітери сьомого 18 та восьмого

19 транзисторів з'єднано з першими виводами четвертого 17 та п'ятого 20 джерел струму, другі виводи четвертого 17 та п'ятого 20 джерел струму з'єднано з шинами додатного 34 та від'ємного 36 живлення відповідно, колектори сімнадцятого 21 та вісімнадцятого 24 транзисторів з'єднано з емітерами одинадцятого 22 та дванадцятого 23 транзисторів відповідно, а також з базами п'ятого 14 та шостого 15 транзисторів відповідно, емітери сімнадцятого 21 та вісімнадцятого 24 транзисторів з'єднано з шинами додатного 34 та від'ємного 36 живлення відповідно, бази одинадцятого 22 та дванадцятого 23 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, колектори одинадцятого 22 та дванадцятого 23 транзисторів з'єднано з емітерами двадцять першого 31 та двадцять другого 32 транзисторів, а також з першими виводами шостого 30 та сьомого 33 джерел струму, другі виводи шостого 30 та сьомого 33 джерел струму з'єднано з шинами додатного 34 та від'ємного 36 живлення відповідно, бази двадцять першого 31 та двадцять другого 32 транзисторів з'єднано з базами та колекторами двадцять третього 26 та двадцять четвертого 38 транзисторів, а також з першим та другим виводом третього 27 джерела струму відповідно, колектори двадцять першого 31 та двадцять другого 32 транзисторів об'єднані та з'єднані з вихідною шиною 35, емітери двадцять третього 26 та двадцять четвертого 28 транзисторів з'єднані з базами та колекторами тринадцятого 25 та чотирнадцятого 29 транзисторів.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 6. Якщо вхідний струм втікає у схему, то двадцятий 10 транзистор привідкривається, а дев'ятнадцятий 9 транзистор призакривається, відповідно восьмий 19 транзистор привідкривається, а сьомий 18 транзистор призакривається, відповідно вісімнадцятий 24 транзистор привідкривається, а сімнадцятий 21 транзистор призакривається, відповідно дванадцятий 23 транзистор привідкривається, а одинадцятий 22 транзистор призакривається, відповідно двадцять другий 32 транзистор призакривається, а двадцять перший 31 транзистор привідкривається. Різниця струмів на колекторах двадцять першого 31 та двадцять другого 32 транзисторів дає вихід схеми.

Якщо вхідний струм витікає зі схеми, то двадцятий 10 транзистор призакривається, а дев'ятнадцятий 9 транзистор привідкривається, відповідно восьмий 19 транзистор призакривається, а сьомий 18 транзистор привідкривається, відповідно вісімнадцятий 24 транзистор призакривається, а сімнадцятий 21 транзистор привідкривається, відповідно дванадцятий 23 транзистор призакривається, а одинадцятий 22 транзистор привідкривається, відповідно двадцять другий 32 транзистор привідкривається, а двадцять перший 31 транзистор призакривається. Різниця струмів на колекторах двадцять першого 31 та двадцять другого 32 транзисторів дає вихід схеми.

Перше 1 і друге 5 джерела струму та перший 2, другий 4, дев'ятнадцятий 9, двадцятий 10 транзистори утворюють схему завдання напруги зміщення на вхідному каскаді.

Восьмий 19 і вісімнадцятий 24 а також сьомий 18 і сімнадцятий 21 транзистори утворюють проміжний складений підсилювальний каскад. Четверте 17 та п'яте 20 джерела струму завдають емітерний струм для сьомого 18 та восьмого 19 транзисторів відповідно.

П'ятий 14, шостий 15, одинадцятий 22 і дванадцятий 23 транзистори утворюють двотактний відбивач струму, який разом з відбивачами струму Уілсона, побудованими на п'ятнадцятому 7, третьому 8 і дев'ятому 13, а також на шістнадцятому 12, четвертому 11 і десятому 16 транзисторах, утворюють двоконтурний вибіркоковий зворотній зв'язок.

Двадцять перший 31 та двадцять другий 32 транзистори утворюють двотактний різницевий відбивач струму, який служить для розширення смуги пропускання схеми. Третє 27, шосте 30 і сьоме 33 джерела струму задають робочий струм для двадцять першого 31 та двадцять другого 32 транзисторів. Чотирнадцятий 29 і двадцять четвертий 28, а також тринадцятий 25 і двадцять третій 26 транзистори у діодному вмиканні завдають напругу зміщення для двадцять першого 31 та двадцять другого 32 транзисторів.

Шини додатного 34 і від'ємного 36 живлення, а також шина нульового потенціалу 3 забезпечують потрібний рівень напруги для живлення схеми.

Вихідна шина 35 підключається до точки об'єднання колекторів двадцять першого 31 та двадцять другого 32 транзисторів.

