



УКРАЇНА

(19) UA (11) 59352 (13) U
(51) МПК
H03K 5/22 (2006.01)

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) БУФЕРНИЙ КАСКАД

1

2

(21) u201013024

(22) 02.11.2010

(24) 10.05.2011

(46) 10.05.2011, Бюл.№ 9, 2011 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, РОСОЩУК
АНАСТАСІЯ ВОЛОДИМИРІВНА, БОГОМОЛОВ
СЕРГІЙ ВІТАЛІЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ

(57) Буферний каскад, який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами першого і другого транзисторів, а також з базами дев'ятого і десятого транзисторів, бази першого і другого транзисторів з'єднано з базами та колекторами четвертого і п'ятого транзисторів відповідно, а також з базами сьомого і дванадцятого транзисторів відповідно, емітери першого і другого транзисторів з'єднано з емітерами третього, четвертого та шостого, п'ятого транзисторів відповідно, а також з базами тринадцятого і вісімнадцятого транзисторів відповідно, бази третього і шостого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами сьомого і дванадцятого транзисторів відповідно, колектор третього і тринадцятого транзисторів, а також другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шостого і вісімнадцятого транзисторів, а також другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери сьомого і дванадцятого транзисторів з'єднано з базами та колекторами восьмого і одинадцятого транзисторів відповідно, а також з базами чотирнадцятого і сімнадцятого транзисторів відповідно, емітери

восьмого і одинадцятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, емітери тринадцятого і вісімнадцятого транзисторів з'єднано з колекторами чотирнадцятого і сімнадцятого транзисторів відповідно, емітери чотирнадцятого і сімнадцятого транзисторів з'єднано з емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, який **відрізняється** тим, що у нього введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий транзистори, причому емітери дев'ятнадцятого, двадцять першого, двадцять п'ятого та колектори двадцятого, двадцять четвертого, двадцять восьмого з'єднано з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого, дев'ятнадцятого і вісімнадцятого, двадцятого транзисторів об'єднано та з'єднано з базами двадцять п'ятого і двадцять восьмого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять другого і двадцять третього транзисторів відповідно, емітери двадцять другого і двадцять третього транзисторів об'єднано, бази двадцять другого і двадцять третього транзисторів з'єднано з базами та колекторами двадцять шостого і двадцять сьомого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять восьмого транзисторів відповідно, колектори дев'ятого і десятого транзисторів об'єднано та з'єднано з колекторами двадцять шостого і двадцять сьомого транзисторів відповідно, а також з вихідною шиною.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий буферний пристрій (Д.п. № 15896 Н03К5/22, G05В1/00, 2006), який містить вісім транзисторів, два джерела струму, шини додатного та

від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, колектори яких з'єднано з колекторами шостого та третього транзисторів відповідно, та емітерами сьомого та другого транзисторів відповідно, база та колектор першого транзистора об'єднані і приєднані до шини додат-

(19) UA (11) 59352 (13) U

ного живлення через перше джерело струму, а також до бази другого транзистора, база сьомого транзистора з'єднана з шиною від'ємного живлення через друге джерело струму, колектори другого та сьомого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, відрізняється тим, що у нього введено дев'ятий, десятий, одинадцятий, дванадцятий транзистори, причому база кожного з них з'єднана з його колектором, емітер восьмого транзистора з'єднано з базою сьомого транзистора та першим виводом джерела струму, емітери дев'ятого та десятого транзисторів з'єднано з емітерами четвертого та п'ятого транзисторів відповідно, бази та колектори дев'ятого та десятого транзисторів з'єднано з базами третього та шостого транзисторів відповідно, а також базу та колектор дев'ятого транзистора з'єднано з емітером першого транзистора, базу та колектор десятого транзистора з'єднано з базою та колектором восьмого транзистора, емітери третього та шостого транзисторів з'єднано з емітерами одинадцятого та дванадцятого транзисторів відповідно, бази і колектори одинадцятого та дванадцятого транзисторів з'єднано з вихідною шиною.

Основним недоліком аналогу є низька точність роботи схеми, яка обумовлена великим рівнем вхідного струму зміщення, а також велика споживана потужність, що споживається від джерел напруги живлення.

За прототип обрано буферний пристрій (Патент України № 22794, H03F3/26, 2007р.), який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами першого і другого транзисторів, а також з базами дев'ятого і десятого транзисторів, бази першого і другого транзисторів з'єднано з базами та колекторами четвертого і п'ятого транзисторів відповідно, а також з базами сьомого і дванадцятого транзисторів відповідно, емітери першого і другого транзисторів з'єднано з емітерами третього і четвертого та шостого і п'ятого транзисторів відповідно, а також з базами тринадцятого і вісімнадцятого транзисторів відповідно, бази третього і шостого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами сьомого і дванадцятого транзисторів відповідно, колектор третього і чотирнадцятого транзисторів, а також другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шостого і вісімнадцятого транзисторів, а також другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери сьомого і дванадцятого транзисторів з'єднано з базами та колекторами восьмого і одинадцятого транзисторів відповідно, а також з базами чотирнадцятого і сімнадцятого транзисторів відповідно, емітери восьмого і одинадцятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, емітери тринадцятого і вісімнадцятого транзисторів з'єднано з колекторами чотирнадцятого і сімнадцятого транзисторів відповідно, емітери чотирнадцятого і сімнадцятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, емітери тринадцятого і вісімнадцятого транзисторів з'єднано з колекторами чотирнадцятого і сімнадцятого транзисторів відповідно, емітери чотирнадцятого і сімнадцятого транзисторів з'єднано з емітерами

п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори дев'ятого і десятого транзисторів об'єднано та з'єднано з базами та колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з вихідною шиною.

Недоліком прототипу є низька точність роботи схеми, яка обумовлена низькою навантажувальною здатністю схеми.

В основу корисної моделі поставлено задачу створення буферного каскаду, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність, це розширює галузь використання корисної моделі у різноманітних цифрових вимірювальних пристроях та аналогово-цифрових перетворювачах.

Поставлена задача досягається тим, що в буферний каскад, який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами першого і другого транзисторів, а також з базами дев'ятого і десятого транзисторів, бази першого і другого транзисторів з'єднано з базами та колекторами четвертого і п'ятого транзисторів відповідно, а також з базами сьомого і дванадцятого транзисторів відповідно, емітери першого і другого транзисторів з'єднано з емітерами третього, четвертого та шостого, п'ятого транзисторів відповідно, а також з базами тринадцятого і вісімнадцятого транзисторів відповідно, бази третього і шостого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами сьомого і дванадцятого транзисторів відповідно, колектор третього і тринадцятого транзисторів, а також другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шостого і вісімнадцятого транзисторів, а також другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери сьомого і дванадцятого транзисторів з'єднано з базами та колекторами восьмого і одинадцятого транзисторів відповідно, а також з базами чотирнадцятого і сімнадцятого транзисторів відповідно, емітери восьмого і одинадцятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, емітери тринадцятого і вісімнадцятого транзисторів з'єднано з колекторами чотирнадцятого і сімнадцятого транзисторів відповідно, емітери чотирнадцятого і сімнадцятого транзисторів з'єднано з емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий транзистори, причому емітери дев'ятнадцятого, двадцять першого, двадцять п'ятого та колектори двадцятого, двадцять четвертого, двадцять восьмого з'єднано з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого, дев'ятнадцятого і вісімнадцятого, двадцятого транзисторів об'єднано та з'єднано з базами двадцять п'ятого і двадцять восьмого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять четвертого

го транзисторів відповідно, а також з колекторами двадцять другого і двадцять третього транзисторів відповідно, емітери двадцять другого і двадцять третього транзисторів об'єднано, бази двадцять другого і двадцять третього транзисторів з'єднано з базами та колекторами двадцять шостого і двадцять сьомого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять восьмого транзисторів відповідно, колектори дев'ятого і десятого транзисторів об'єднано та з'єднано з колекторами двадцять шостого і двадцять сьомого транзисторів відповідно, а також з вихідною шиною.

На кресленні представлено принципову схему буферного каскаду.

Пристрій містить вхідну шину 34, яку з'єднано з колекторами першого 1 і другого 2 транзисторів, а також з базами дев'ятого 10 і десятого 11 транзисторів, бази першого 1 і другого 2 транзисторів з'єднано з базами та колекторами четвертого 4 і п'ятого 5 транзисторів відповідно, а також з базами сьомого 8 і дванадцятого 13 транзисторів відповідно, емітери першого 1 і другого 2 транзисторів з'єднано з емітерами третього 3, четвертого 4 та шостого 6, п'ятого 5 транзисторів відповідно, а також з базами тринадцятого 16 і вісімнадцятого 21 транзисторів відповідно, бази третього 3 і шостого 6 транзисторів з'єднано з першими виводами першого 7 і другого 14 джерел струму відповідно, а також з колекторами сьомого 8 і дванадцятого 13 транзисторів відповідно, колектор третього 3 та емітери дев'ятнадцятого 15, двадцять першого 23, двадцять п'ятого 27 транзисторів, а також другий вивід першого 7 джерела струму з'єднано з шиною додатного живлення 31, колектор шостого 6 та емітери двадцять другого 22, двадцять четвертого 26, двадцять восьмого 30 транзисторів, а також другий вивід другого 14 джерела струму з'єднано з шиною від'ємного живлення 33, емітери сьомого 8 і дванадцятого 13 транзисторів з'єднано з базами та колекторами восьмого 9 і одинадцятого 12 транзисторів відповідно, а також з базами чотирнадцятого 17 і сімнадцятого 19 транзисторів відповідно, емітери восьмого 9 і одинадцятого 12 транзисторів з'єднано з емітерами дев'ятого 10 і десятого 11 транзисторів відповідно, емітери тринадцятого 16 і вісімнадцятого 21 транзисторів з'єднано з колекторами чотирнадцятого 17 і сімнадцятого 20 транзисторів відповідно, емітери чотирнадцятого 17 і сімнадцятого 20 транзисторів з'єднано з емітерами п'ятнадцятого 18 і шістнадцятого 19 транзисторів відповідно, колектори тринадцятого 16, дев'ятнадцятого 15 та вісімнадцятого 21, двадцятого 22 транзисторів об'єднано та з'єднано з базами двадцять п'ятого 27 і двадцять восьмого 30 транзисторів відповідно, бази дев'ятнадцятого 15 і двадцятого 22 транзисторів з'єднано з базами та колекторами двадцять першого 23 і двадцять четвертого 26 транзисторів відповідно, а також з колекторами двадцять другого 24 і двадцять третього 25 транзисторів відповідно, емітери двадцять другого 24 і двадцять третього 25 транзисторів об'єднано, бази двадцять другого 24 і двадцять третього 25 транзисторів з'єднано з базами та колекторами двадцять шостого 28 і двадцять сьомого 29 транзисторів відпо-

відно, а також з колекторами двадцять п'ятого 27 і двадцять восьмого 30 транзисторів відповідно, колектори дев'ятого 10 і десятого 11 транзисторів об'єднано та з'єднано з колекторами двадцять шостого 28 і двадцять сьомого 29 транзисторів відповідно, а також з вихідною шиною 32.

Буферний каскад працює таким чином: якщо струм втікає на вхідну шину 34, то десятий 11 транзистор привідкривається, а дев'ятий 10 призакривається, при цьому емітерний струм десятого 11 транзистора збільшується, а дев'ятого 10 зменшується. Це у свою чергу призводить до збільшення емітерного струму вісімнадцятого 21 транзистора та його привідкривання і зменшення емітерного струму тринадцятого 16 транзистора та його призакривання. При цьому базовий струм двадцять восьмого 30 транзистора збільшується і він привідкривається, а двадцять п'ятого 27 зменшується і він призакривається. Це у свою чергу призводить до того, що потенціал точки об'єднання емітерів двадцять шостого 28 і двадцять сьомого 29 та дев'ятого 10 і десятого 11 транзисторів відповідно із вихідною шиною 32 зменшується та прямує до - Уж.

Буферний каскад працює таким чином: якщо струм витікає із вхідної шини 34, то десятий 11 транзистор призакривається, а дев'ятий 10 привідкривається, при цьому емітерний струм десятого 11 транзистора зменшується, а дев'ятого 10 збільшується. Це у свою чергу призводить до зменшення емітерного струму вісімнадцятого 21 транзистора та його призакривання і збільшення емітерного струму тринадцятого 16 транзистора та його привідкривання. При цьому базовий струм двадцять восьмого 30 транзистора зменшується і він призакривається, а двадцять п'ятого 27 збільшується і він привідкривається. Це у свою чергу призводить до того, що потенціал точки об'єднання емітерів двадцять шостого 28 і двадцять сьомого 29 та дев'ятого 10 і десятого 11 транзисторів відповідно із вихідною шиною 32 збільшується та прямує до + Уж.

Перше 7 та друге 14 джерела струму та третій 3 і шостий 6, восьмий 9 і одинадцятий 12, тринадцятий 16, чотирнадцятий 17, п'ятнадцятий 18, шістнадцятий 19, сімнадцятий 20, вісімнадцятий 21 транзистори задають режим по постійному струму каскадів схеми.

Перший 1, четвертий 4, другий 2, п'ятий 5, сьомий 8, дванадцятий 13 транзистори утворюють схему компенсації струму зміщення 0 на вході схеми.

Підвищення точності роботи схеми досягається за рахунок введення двонаправленого відбивача струму, який побудовано на двадцять другому 24, двадцять третьому 25, двадцять шостому 28, двадцять сьомому 29 транзисторах..

Двонаправлений відбивач струму разом із компенсаторами струму, які побудовані на дев'ятнадцятому 15, двадцять першому 23 і двадцятьому 22, двадцять четвертому 26 транзисторах відповідно, задають режим по постійному струму для проміжних підсилювальних каскадів, які побудовані на двадцять п'ятому 27 і двадцять восьмому 30 транзисторах відповідно.

Шини додатного 31 і від'ємного 33 живлення задають відповідний рівень напруг для живлення схеми.

