

УДК 621.375.024

Азаров О. Д., д.т.н.,
 Гарнага В. А., к.т.н.,
 Богомолов С. В., к.т.н.,
 Кадук О. В., к.т.н.

ВХІДНІ КАСКАДИ ДВОТАКТНИХ ВИСОКОЛІНІЙНИХ ШВИДКОДІЮЧИХ ПІДСИЛЮВАЧІВ ПОСТІЙНОГО СТРУМУ

Вінницький національний технічний університет

garnaga.v@gmail.com

Розглянуто шляхи побудови та вимоги щодо вхідних каскадів широкосмугових швидкодіючих двотактних підсилювачів постійного струму.

Ключові слова: підсилювачі постійного струму, вхідний опір, зміщення нуля

Вступ

Вибір схеми вхідного каскаду є важливою задачею під час проектування високолінійних швидкодіючих двотактних підсилювачів постійного струму (ДППС). Від того яких характеристик набуває вхідний каскад такої схеми, в значній мірі залежать і характеристики всієї підсилювальної схеми, зокрема, вхідний опір, зсув нуля, коефіцієнт нелінійних спотворень та інші. Водночас, для різних застосувань потрібні різні характеристики вхідних каскадів, зокрема, їх вхідний опір та коефіцієнт передачі. При цьому, неможливо створити універсальний вхідний каскад, який би можна було використовувати для схем різноманітного призначення.

Актуальність

Саме тому перед розробниками підсилювачів стоїть комплекс вимог до забезпечення статичних і динамічних характеристик, зокрема, вхідних опорів, залежно від призначення самих двотактних підсилювачів постійного струму. Галузі їх застосування можуть бути різноманітними: перетворювач «струм–струм» та «струм–напруга» для ЦАП; операційні підсилювачі «напруга–напруга» – масштабатор-інвертор; підсилювач струму для високочутливих компараторів АЦП, ППС для пристроїв «вибірki–зберігання» аналогових сигналів.

Вимоги щодо рівня вхідних опорів ДППС можна умовно класифікувати:

- низький вхідний опір на рівні

$$r_{вх} \approx r_e = \frac{\varphi_T}{I_e} \text{ – } (10^0\text{-}10^2 \text{ Ом}) \text{ – для перетворювачів «струм–напруга», в яких наявна на виході генератора сигналу певна ємність (перетворювач код-струм);}$$

- середнім вхідним опором на рівні

$$r_{вх} \approx r_{вх3E} \approx r_e \beta \text{ (} 10^3\text{-}10^4 \text{ Ом)} \text{ – для перетворювачів «напруга–напруга», інверторів-масштабаторів та аналогових схем загального призначення;}$$

- високий вхідний опір $r_{вх} \approx r_e \beta^2$ – для пристроїв вибірки зберігання аналогових сигналів інтеграторного типу;

- надвисокий $10^9 \leq r_{вх} \leq 10^{14}$ для пристроїв із виходом по напрузі, наприклад, конденсаторних ЦАП.

Перспективним є застосування вказаних вхідних каскадів у двотактних підсилювачах постійного струму із розділеними однотоктними та інтегрованими двотактними каналами проміжного підсилення.

Слід відзначити, що у цій галузі є окремі наукові публікації, проте немає системних праць та рекомендацій щодо побудови вхідних каскадів ДППС, тому тема статті є актуальною.

Постановка задач

1. Розглянути варіанти схемної організації вхідних каскадів із низьким, середнім, високим та надвисоким рівнями вхідних опорів залежно від функціонального призначення запропонованих ДППС.

2. Проаналізувати статичні і динамічні характеристики запропонованих схем вхідних каскадів ДППС, зокрема, похибки зсуву нуля, а також оцінити відповідність цих характеристик згаданих типах $r'_{вх}$.

3. Порівняти статичні і динамічні характеристики запропонованих ДППС різноманітного призначення, а також навести рекомендації щодо їх схемної реалізації.

Розв'язання задач

Двотактні підсилювачі постійного струму ДППС характеризуються високою швидкодією, зокрема, широкою смугою пропускання, істотною швидкістю наростання вихідного сигналу, а також високою лінійністю передатної характеристики [1]. Водночас, їх не можна рекомендувати для універсального застосування, як традиційні операційні підсилювачі, внаслідок певної специфічності їх параметрів і можливостей.

При цьому слід вказати деякі напрямки їх доцільного застосування, такі як побудова перетворювачів струм-напруга та напруга-напруга, інших операційних пристроїв, зокрема, суматорів аналогових величин, інтеграторів та пристроїв вибірки-зберігання інтеграторного типу [2]. Залежно від варіантів функціонального призначення істотно відрізняються вимоги щодо вхідного опору ДППС. Так у випадку застосування підсилювача в перетворювачах струм-напруга в комплексі із швидкодіючим перетворювачем код-струм вхідний опір повинен бути мінімальним, щоб мінімізувати вплив ємностей розрядних генераторів струму. Якщо ж давачі сигналів є джерелами струму, то вхідний каскад ДППС може мати як низький опір, так і середній. Для випадку схем із перерозподілом заряду [3] цей опір повинен бути максимально великим. Залежно від розглянутих вимог конфігурації саме вхідні каскади ДППС повинні забезпечити потрібний вхідний опір. Специфічним призначенням вхідного каскаду є розщеплення вхідного струму на проти-фазні складові, які далі поступають на каскади проміжного підсилення.

Розглянемо вхідні каскади з низьким вхідним опором, варіанти побудови яких наведено на рис. 1. Слід зауважити, що основною функцією таких каскадів є розщеплення вхідного струму $I_{вх}$ на проти-фазні складові $I'_{вх}$ та $I''_{вх}$. Найпоширенішою є схема, наведена на рис. 1, а. Вона містить транзистори Т1 та Т2 у діодному вмиканні, що формують напруги зміщення нуля $U'_{бе}$ та $U''_{бе}$ і задають робочі точки для транзисторів Т3 і Т4, включених за самодоповняльною схемою із загальною базою. Вхідний опір каскаду для номінальних струмів визначається у вигляді

$$r_{вх} \approx r'_e \parallel r''_e \approx r_e / 2,$$

де $r_e = \frac{\varphi_T}{I_e}$, φ_T – термопотенціал, I_e – емігнерний струм.

Слід зазначити, що при $I_e = 1 \text{ мА}$, значення $r_{вх} = 13 \text{ Ом}$, є достатньо низьким для випадку, коли давач вхідного сигналу є генератором струму. Водночас, недоліком схеми є відхилення у більший бік значень парафазних струмів $I'_{вх} \approx I''_{вх} > I''_p$, внаслідок відносно невисоких опорів колекторних переходів $r_{к n-p-n}^*$ та $r_{к p-n-p}^*$ транзисторів Т3 та Т4. Крім того слід зазначити різний вплив напруг на переходах колектор-емітер цих транзисторів на рівень напруг на переходах база-емітер. Це призведе до того, що U_0 відрізняється від нуля, а це відповідно є методичною адитивною похибкою. Таким чином наскрізні струми $I_{нск}$ колекторних переходів Т3 і Т4 формується із збалансованих струмів $I'_{вх}$ та $I''_{вх}$, причому саме цей баланс автоматично призведе до появи похибки U_0 , значення якої до того ж змінюється при зміні напруг колекторних переходів. Неважко показати, що значення U_0 задовольняє виразу

$$U_0 = \varphi_T \ln \left(1 + \frac{I_{нск} - I_p}{I_p} \right) \approx \\ \approx \varphi_T \ln \left(\frac{U_{ке3} + U_{ке4}}{I_p (r'_{вух} + r''_{вух})} + 1 \right),$$

де $r'_{вих}$ та $r''_{вих}$ – еквівалентні вихідні опори на колекторах транзисторів Т3 і Т4, відповідно [4]. Причому

$$r'_{вих} = \frac{\Delta U_{\delta}}{i_{\kappa}} = r_{\kappa}^* (1 + \gamma_{\delta} \cdot \beta),$$

Де γ_{δ} – коефіцієнт передачі ΔU_{δ} із кола бази в коло емітера, який визначається таким чином

$$\gamma_{\delta} = \frac{R_e + r_{ee}}{R_2 + r_{\delta} + \beta \cdot r_e + R_e + r_{ee}},$$

де R_e – навантаження в колі емітера транзистора Т3, R_r – опір генератора сигналу (у цьому випадку – це опір транзистора Т1 у діодному вмиканні), r_{δ} – опір бази

транзистора Т3, r_{ee} – об'ємний опір колектора, β коефіцієнт підсилення по струму транзистора Т3.

У випадку використання інтегральних транзисторів фірми Intersil [7] при $I_p = 1$ мА (транзистори Т1 та Т2), $r'_{вих} = 125$ кОм та $r''_{вих} = 61$ кОм, $U_{ке3} = U_{ке4} = 10$ В, маємо $U_0 = -2,65$ мВ.

Для реального випадку це значення може бути більшим внаслідок технологічних розкидів вольт-амперних характеристик $n-p-n$ та $p-n-p$ транзисторів і складатиме додатково ще ~ 1 мВ.

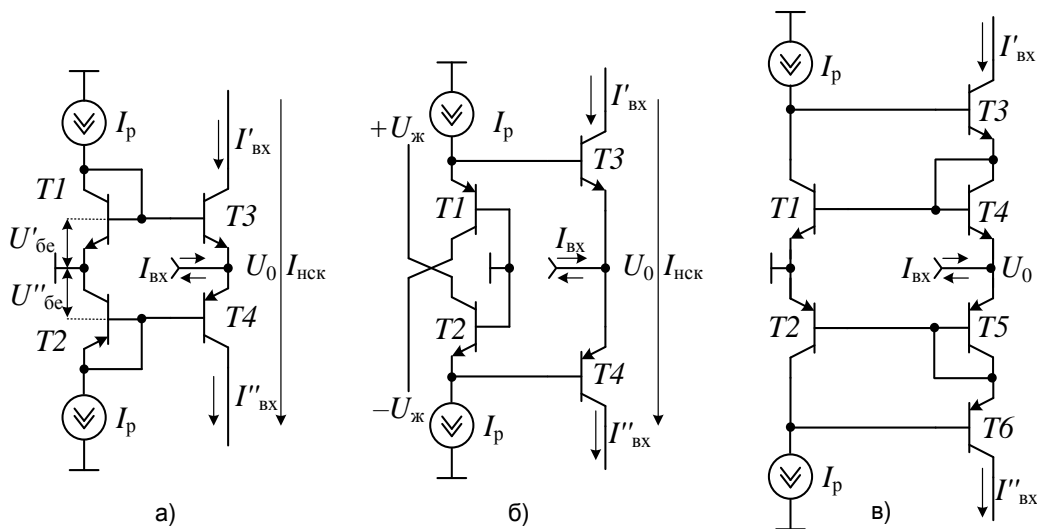


Рис. 1. Схеми двотактних вхідних каскадів із низьким вхідним опором:

- а) найпростіший на базі відбивачів струму $I_{вх}$;
- б) із формуванням напруг зміщення на базі схем із загальною базою; в) на базі схем Уїлсона

Істотно зменшити вплив змінення напруг колектор-емітер $U_{ке3}$ та $U_{ке4}$ на методичну складову U_0 можна використовуючи схему, наведену на рис. 1, б. Тут живлення транзисторів Т1, Т4, а також Т2, Т3 здійснюється від загальних джерел напруг і змінення рівня цих напруг однаково впливає на вказані групи транзисторів. Тому вихідні колекторні опори Т3 і Т4 збільшуються до рівня схем із загальною базою, а методична складова ΔU_0 зменшується до рівня

$$\tilde{U}_0 = \varphi_T \ln \left(\frac{U_{ке3} + U_{ке4}}{I_p (r'_{к3} + r''_{к4})} + 1 \right).$$

За тих самих параметрів робочої точки для тих самих транзисторів $\tilde{U}_0 = -158$ мкВ.

Зменшити технологічну складову U_0 можна із уведенням до схеми компенсуючих $p-n$ переходів, на базі транзисторів Т1 і Т4. При цьому методична складова \tilde{U}_0 сягає рівня одиниць мілівольт. Слід зазначити, що у цій схемі пари транзисторів Т1, Т5, Т2 і Т6, Т3 і Т7, Т4 і Т8 працюють у рівних умовах за постійним струмом. Це призводить до неповної компенсації неідентичності напруг база-емітер і як наслідок – незначному зменшенню U_0 .

Кращий результат дає застосування компенсаційних внутрішніх зворотних

зв'язків по струму, що реалізуються у відбивачах Уілсона, на яких побудовано вхідний двотактний каскад, схему якого наведено на рис. 1, в. При цьому $\tilde{U}_0 = 176 \text{ мкВ}$ – мінімальне значення.

Результати комп'ютерного моделювання впливу напруги живлення на напругу зміщення нуля у вхідних каскадах зведено в табл. 1. Графічну інтерпретацію наведено на рис. 2.

Таблиця 1. Вплив напруги живлення на напругу зміщення нуля у вхідних каскадах

№ сх	Напруга живлення								
	±2 В	±3 В	±4 В	±5 В	±6 В	±7 В	±8 В	±9 В	±10 В
а	-0,517 мВ	-0,798 мВ	-1,06 мВ	-1,3 мВ	-1,55 мВ	-1,78 мВ	-2 мВ	2,21 мВ	2,41 мВ
б	14,24 мВ	13,7 мВ	13,18 мВ	12,68 мВ	12,21 мВ	11,76 мВ	11,33 мВ	10,93 мВ	10,5 мВ
в	240 мкВ	229 мкВ	219 мкВ	211 мкВ	203 мкВ	195 мкВ	188 мкВ	182 мкВ	176 мкВ

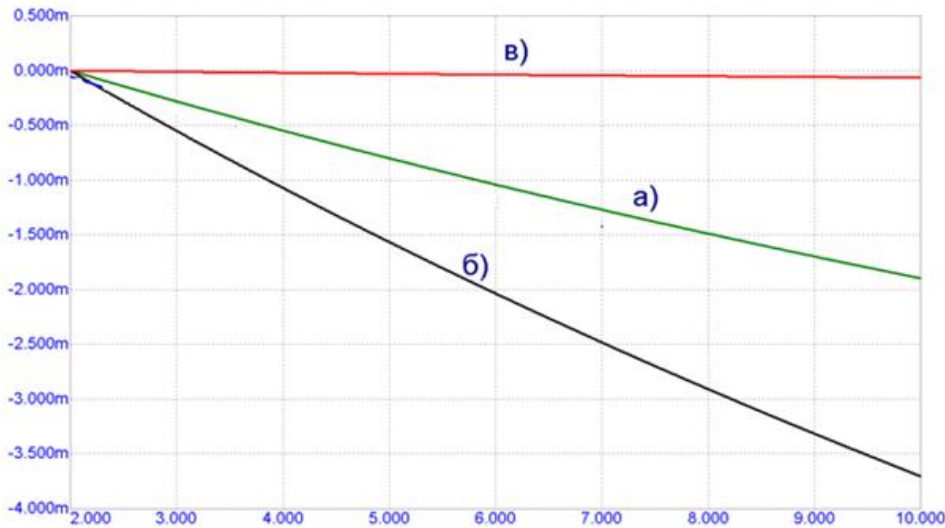


Рис. 2. Прирости зміщення нуля, що залежать від напруги живлення

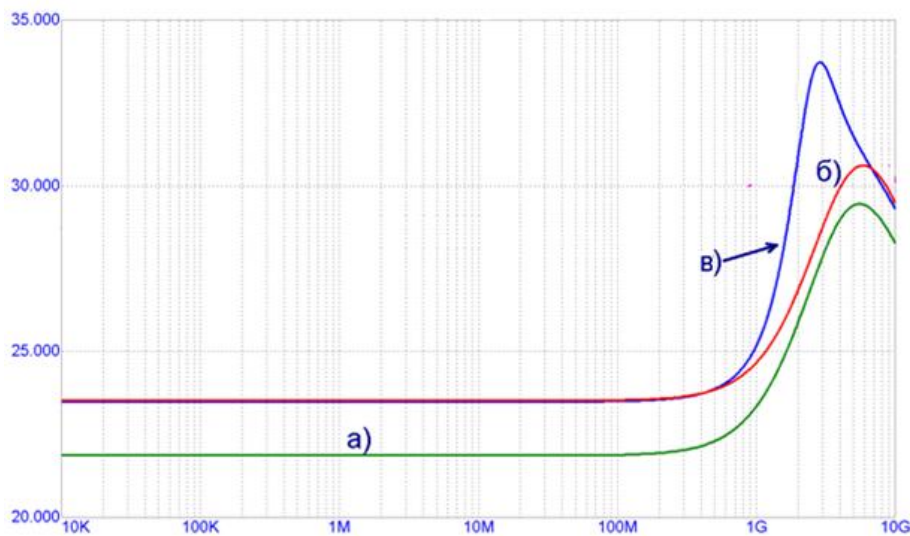


Рис. 3. Графіки $r_{\text{вх}}(f)$ двотактних вхідних каскадів із низьким вхідним опором у діапазоні частот вхідного сигналу

Аналіз цих залежностей показує, що лінійність ДППС у значній мірі залежить

Слід зазначити, що вхідний малосигнальний опір для схеми на рис. 1, а, б, в дорівнює $r_{\text{вх}} \approx r_e / 2$. Залежність вхідних опорів розглянутих схем у діапазоні частот f вхідного сигналу $I_{\text{вх}}$ можна дослідити на основі співвідношення

$$r_{\text{вх}}(f) = \frac{\Delta U_0(f)}{\Delta I_{\text{вх}}(f)}$$

Ці залежності наведено на рис. 3.

від лінійності статичних передатних характеристик вхідних каскадів

$I'_{ex} = f(I_{ex})$ та $I''_{ex} = f(I_{ex})$. У роботі [5] показано, що

$$\begin{cases} I'_{ex} = -\frac{1}{2}I_{ex} + \sqrt{\frac{I_{ex}^2}{2} + I_p^2} \\ I''_{ex} = \frac{1}{2}I_{ex} + \sqrt{\frac{I_{ex}^2}{2} + I_p^2} \end{cases},$$

При цьому варто розглянути природи цих складових у формі

$$\Delta I'_{ex} = f(I'_{ex} - I_p) \text{ та } \Delta I''_{ex} = f(I''_{ex} - I_p)$$

за допомогою комп'ютерного моделювання, наприклад, за допомогою пакету схемо-технічного аналізу MicroCAP 10 [6, 7]. Графіки залежностей $\Delta I'_{ex}$ та $\Delta I''_{ex}$ показано на рис. 4. Як видно з рисунку, при значному збільшенні вхідного струму у вхідному каскаді починає з'являтися значна нелінійність передатної характеристики.

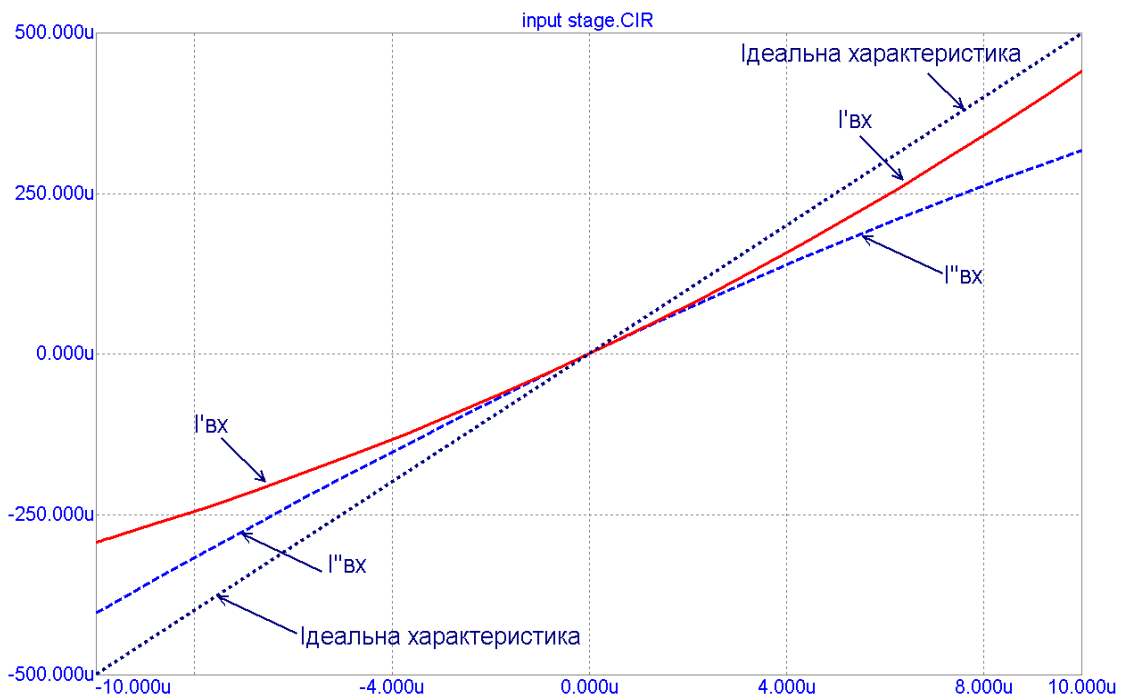


Рис. 4. Графічна інтерпретація функціональних залежностей $\Delta I'_{ex}$ та $\Delta I''_{ex}$

Динамічні характеристики вхідних каскадів можна оцінити через їх АЧХ і ФЧХ, які наведено на рис. 5. Тут слід відзначити, що найширшу смугу має схема вхідного каскаду на базі схем Уілсона (на рис. 5 показано цифрою 3). Схеми 1 та 2 мають практично однакові динамічні характеристики.

Розглянуті схеми із низьким r_{ex} доцільно використовувати, якщо вихід генератора вхідного сигналу характеризується наявністю паразитної ємності (десятки пікофарад), наприклад, у випадку перетворювача код-струм або використання підсилювача для ліній зв'язку (кабельні лінії). Якщо ж паразитні ємності мають малі значення (частки та одиниці пФ), то вхідні каскади доцільно будувати на базі

схем, що мають підсилення по струму істотно більше одиниці і, відповідно, дещо більший рівень r_{ex} .

Розглянемо варіанти побудови цих каскадів, схеми яких наведено на рис. 6. Найпростіший устрій має каскад, схему якого показано на рис. 6, а.

Для балансування рівнів вихідних струмів $\Delta I'_{ex} = \Delta I''_{ex}$ потрібно застосовувати додатковий генератор струму зсуву нуля I_0 . У режимі балансу малосигнальні коефіцієнти передачі струмів є приблизно однаковими і дорівнюють

$$K'_i = K''_i = \frac{I'_{вих}}{I_{ex}} = \frac{I''_{вих}}{I_{ex}} \approx \frac{\beta' \beta''}{2\beta' \beta''},$$

де β' – малосигнальний коефіцієнт передачі струму р-п-р транзистора, β'' – мало-

сигнальний коефіцієнт передачі струму n-p-n транзистора.
АЧХ

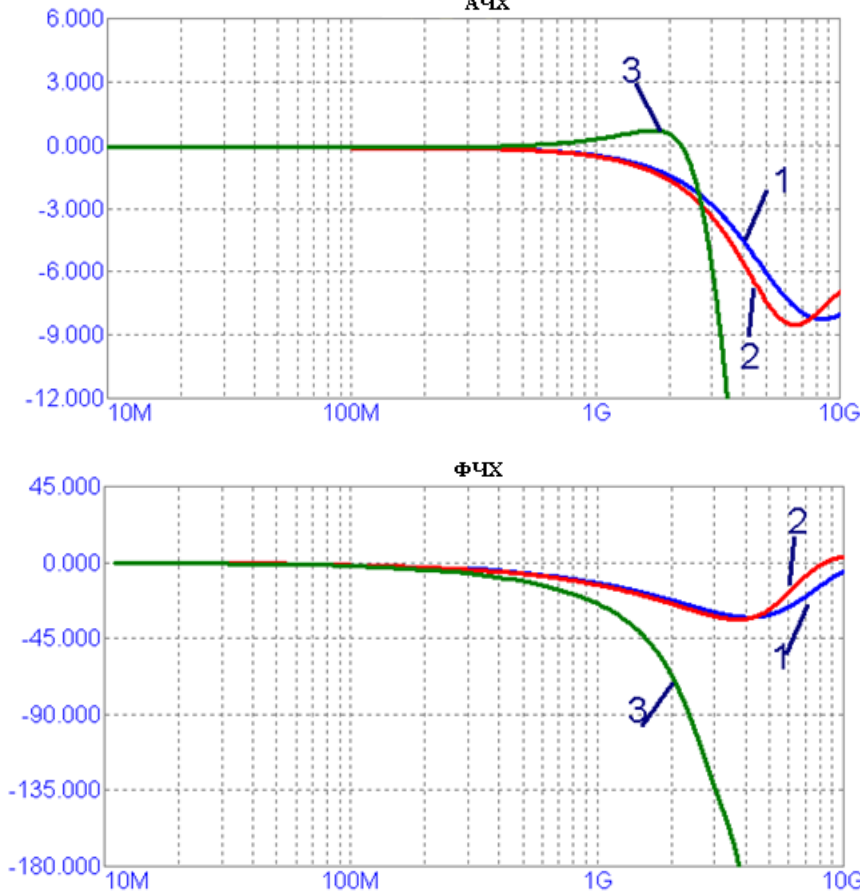


Рис. 5. АЧХ і ФЧХ вхідних двотактних каскадів

Значення вхідних струмів двотактних вхідних каскадів визначаються за виразами [2, 8]

$$\begin{cases} I'_{вих} = \left[\frac{1}{2} I_{вх} + \sqrt{\frac{I_p^2}{4} + \frac{I_p^2}{(1+B')(1+B'')}} \right] \cdot (1+B')\alpha''; \\ I''_{вих} = \left[\frac{1}{2} I_{вх} - \sqrt{\frac{I_p^2}{4} + \frac{I_p^2}{(1+B')(1+B'')}} \right] \cdot (1+B'')\alpha', \end{cases}$$

де B' і B'' – статичні коефіцієнти передачі струмів відповідно для $p-n-p$ і $n-p-n$ транзисторів, включених за схемою «загальний емітер», а α' та α'' – коефіцієнти передачі струмів транзисторів, включених за схемою «загальна база».

Графіки залежностей $I'_{вих}$ та $I''_{вих}$ від $I_{вх}$ для приростів $\Delta I'_{вих} = I'_{вих} - I_p$ та $\Delta I''_{вих} = I''_{вих} - I_p$ наведено на рис. 4.

Менше значення цієї похибки має схема на рис. 6, б. Її побудовано із додатковим застосуванням складених транзисторів Дарлінгтона. Для функціонування

цих відбивачів треба забезпечити наявність двох джерел напруг зміщення $\pm U_{зм}$.

Слід відзначити, що в режимі балансу внаслідок неідентичності коефіцієнтів B' і B'' з'являється струм зсуву нуля I_0 . Для його компенсації треба додатково вводити до вхідного каскаду генератор компенсаційного струму \tilde{I}_0 , функціональну схему якого показано на рис. 6, в. Тут BC' та BC'' – відбивачі базових струмів. При цьому потенціал на вході каскаду в режимі балансу відривняється від нуля і для вибраних типів транзисторів та заданих

робочих точок з'являється методична похибка \tilde{U}_0 .

На рис. 6, г показано схему вхідного підсилювального каскаду в надвисоким вхідним опором. За рахунок використання польових транзисторів вдається досягти значень до

10^{10} Ом. Водночас, недоліком таких схем є деяке зміщення нуля.

На рис. 7 показано схему двотактного підсилювача постійного струму. Ця схема має мінімальний струм зміщення нуля та широку смугу пропускання. Динамічні характеристики вказаного підсилювача показано на рис. 8.

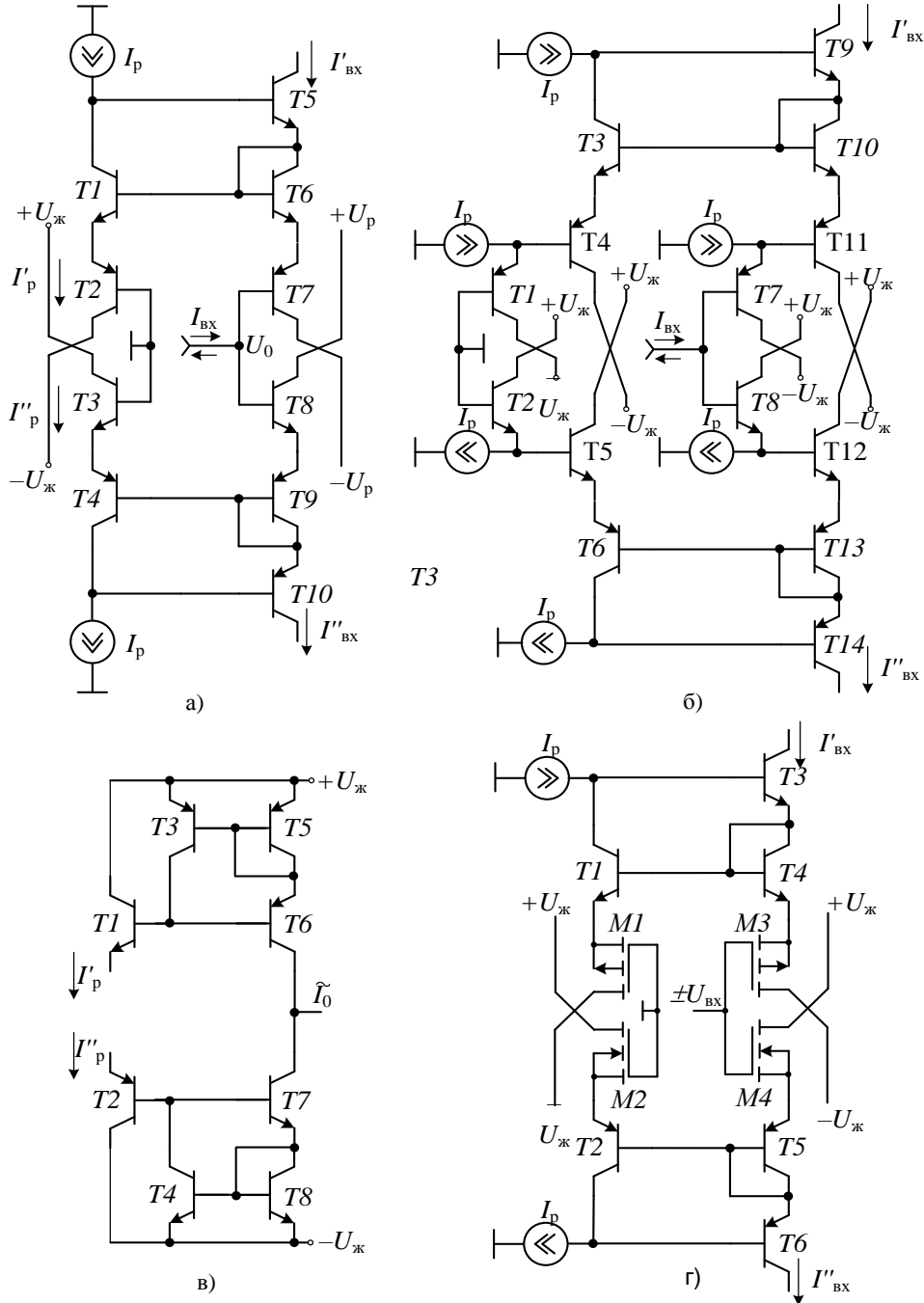


Рис. 6. Двотактні вхідні каскади з підсиленням струму: а) в середнім r_{ex} , б) в високим r_{ex} , в) генератор компенсаційного струму \tilde{I}_0 , г) в надвисоким r_{ex}

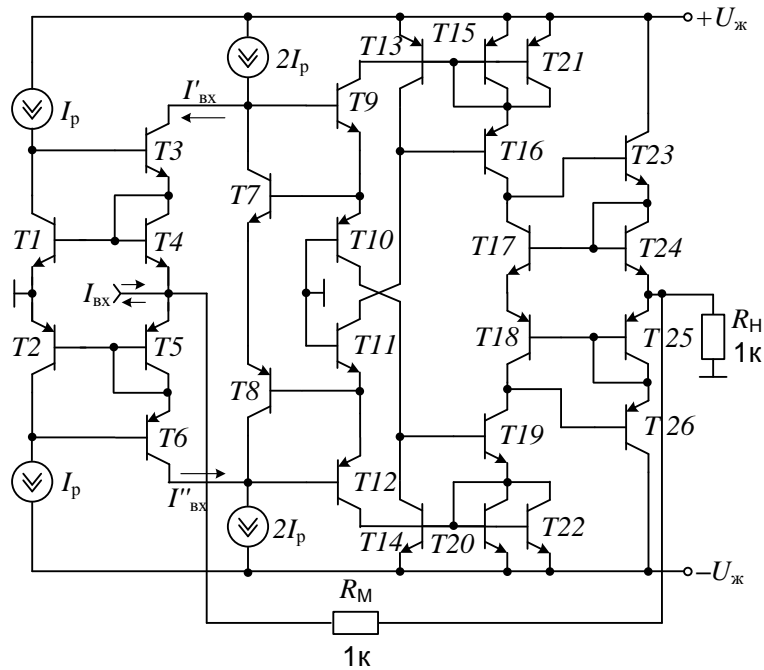


Рис. 7. Швидкодіючий високолінійний двотактний підсилювач постійного струму в низьким r_{ex}

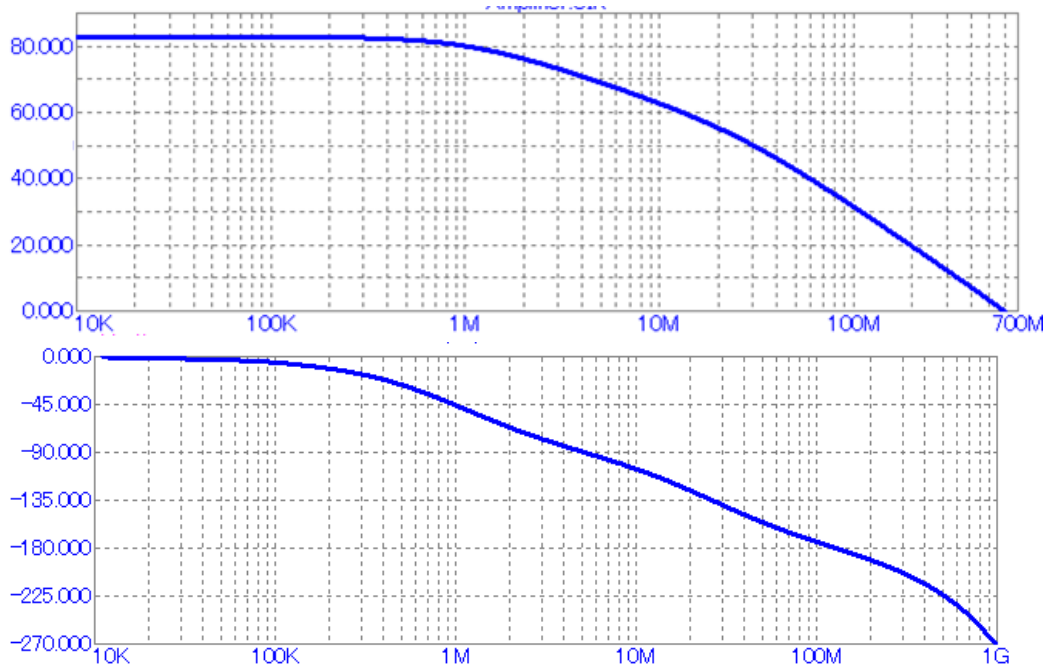


Рис. 8. АЧХ і ФЧХ високолінійного двотактного підсилювача постійного струму

На рис. 9 показано графік залежності похибки лінійності статичної передатної характеристики ДСПІС, отриманої в зоні вихідного сигналу, при використанні 100% зворотного зв'язку за схемою перетворювач струм-напруга. Відносна похибка лінійності визначається:

$$\delta = \frac{\Delta_{i_{\text{ВІХ}}}}{\Delta} \cdot 100\%,$$

$\Delta_{i_{\text{ВІХ}}}$ – абсолютна похибка лінійності, $\Delta_{i_{\text{ВІХ}}}$ – діапазон вхідного струму.

При вхідному струмі $\pm 1 \text{ мА}$,

$$\delta = \frac{10 \text{ нА}}{1 \text{ мА}} \cdot 100\% = 0,001\%.$$

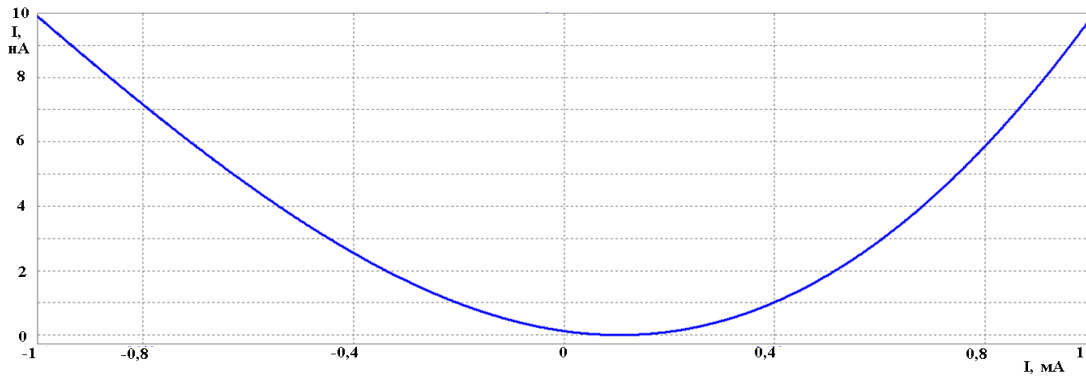


Рис. 9. Графік залежності лінійності передатної характеристики ДСППС із зворотним зв'язком

Висновки

1. Проаналізовано вимоги щодо статичних і динамічних характеристик вхідних каскадів запропонованих двотактних підсилювачів постійного струму. Визначено галузі застосування запропонованих двотактних підсилювачів постійного струму залежно від типів їх вхідних каскадів, відповідно, з низьким, середнім, високим та надвисоким вхідним опором.

2. Досліджено статичні і динамічні характеристики вхідних каскадів ДСППС, показано, що запропоновані схемні рішення мають низькі похибки зміщення нуля, широкую смугу пропускання та високу лінійність статичної передатної характеристики.

3. Здійснено порівняльний аналіз запропонованих рішень вхідних каскадів, визначено найбільш оптимальний тип вхідного каскаду, який було використано при розробці двотактного підсилювача постійного струму. Показано, шляхом комп'ютерного моделювання, що запропонований двотактний підсилювач постійного струму має високі статичні і динамічні характеристики.

Список літератури

1. Азаров О. Д. Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів : монографія / О. Д. Азаров, Л. В. Крупельницький. – УНІВЕРСУМ-Вінниця, 2005. – 167 с.

2. Азаров О. Д. Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем : монографія / О. Д. Азаров, С. В. Богомолів. – УНІВЕРСУМ-Вінниця, 2013. – 142 с.

3. Азаров О. Д. Самокалібровані АЦП із накопиченням заряду на основі надлишкових позиційних систем числення / О. Д. Азаров, С. М. Захарченко, О. М. Харьков О. М. – УНІВЕРСУМ-Вінниця, 2005.- 235 с.

4. Аналіз статичних характеристик біполярних транзисторів в використанні керування і функціональних генераторів струму/ Азаров О. Д., Гарнага В. А., Яцик В. Є. // Проблеми інформатизації та управління – К. НАУ, 2012 – №1(37). С. 5 – 12.

5. Динамічні характеристики вхідного комплементарного каскаду двотактного підсилювача постійного струму / Азаров О. Д., Гарнага В. А., Богомолів С. В. // Проблеми інформатизації та управління. – Київ, 2010. – №3(31) – С. 5-13.

6. Амелина М. А. Программа схемотехнического моделирования Micro-Cap 8 / М. А. Амелина, С. А. Амелин. – М.: Горячая-линия-Телеком, 2007. – 464 с. ил. ISBN 978-5-93517-339-5.

7. Datasheet FN3076.14 Ultra High Frequency Transistor Arrays HFA3046, HFA3096, HFA3127, HFA3128 / Intersil // 6 August 2013.

8. Богомолів С. В. Схемна організація вхідного комплементарного каскаду двотактного симетричного підсилювача постійного струму / Азаров О. Д., Богомолів С. В. // Проблеми інформатизації та управління. Національний авіаційний університет. – 2009. – №3(27). – С. 6-13. – ISSN 2073-4751.

Статтю подано до редакції 14.05.2015