

УДК 681.3:621.375

О.Д. АЗАРОВ, О.О. РЕШЕТНИК, В.А. ГАРНАГА, В.В. РАТНЮК

МОДЕЛІ ФОРСУЮЧИХ СИГНАЛІВ ДЛЯ ПРИСКОРЕНОГО ПОРОЗРЯДНОГО АНАЛОГО-ЦИФРОВОГО ПЕРЕТВОРЕННЯ З ВАГОВОЮ НАДЛИШКОВІСТЮ

Вінницький національний технічний університет
95, Хмельницьке шосе, м.Вінниця, 21021, Україна

Анотація. Статтю присвячено аналізу моделей форсуючих сигналів для прискореного порозрядного аналого-цифрового перетворення з ваговою надлишковістю. Використання таких сигналів дозволяє значно прискорити процес врівноваження за рахунок компенсації динамічних похибок. Розглянуто моделі форсуючих сигналів для надлишкових позиційних систем числення типу (1,0) та (1,-1). Отримані аналітичні вирази є узагальненими й є справедливим як для звичайних НПСЧ, так і у випадку застосування вагової надлишковості на базі двійкових рядів.

Аннотация. Статья посвящена анализу моделей форсирующих сигналов для ускоренного поразрядного аналого-цифрового преобразования с весовой избыточностью. Использование таких сигналов позволяет значительно ускорить процесс уравнивания за счет компенсации динамических погрешностей. Рассмотрены модели форсирующих сигналов для избыточных позиционных систем исчисления типа (0,1) и (1,-1). Полученные аналитические выражения есть обобщенными и справедливыми как для обычных ИПСИ, так и в случае использования весовой избыточности на базе двоичных рядов.

Abstract. The article is dedicated to models of forcing signals for fast bitwise analog AD conversion with weight superfluity. Using of the signals allows accelerating considerably balancing process due to compensation of dynamic errors. The models of forcing signals for surplus positional notation of (0, 1) and (1,-1) types are examined. The equations that were obtained are common as for common surplus positional notation and for weight superfluity based on binary sets.

Ключові слова: вагова надлишковість, НПСЧ, форсуючі сигнали, аналого-цифрове перетворення.

ВСТУП

Використання надлишкових позиційних систем числення (НПСЧ) дозволяє досягти значного підвищення швидкодії порозрядного аналого-цифрового перетворення за рахунок істотного зниження тривалості такту врівноваження. Такі швидкісні АЦП можна використовувати в оптоелектронних пристроях. Відмітною особливістю НПСЧ є наявність вагової надлишковості, яка проявляється в тому, що сума ваг молодших розрядів більша за вагу наступного старшого розряду. Існує два підходи щодо підвищення швидкодії АЦП порозрядного врівноваження, а саме: в системі НПСЧ (1,-1) та НПСЧ (0,1) [1, 2].

Застосування вагової надлишковості на базі НПСЧ (1,-1) дозволяє здійснювати так зване прискорене самокомпенсоване і форсоване [1, 2] аналого-цифрове перетворення. У першому випадку відбувається автоматична компенсація динамічних похибок першого роду за рахунок наявної вагової надлишковості, а також властивості симетричності, що притаманна знакорозрядним системам числення із розрядними коефіцієнтами $a_j \in \{1, -1\}$. При форсованому врівноваженні використовуються додаткові допоміжні аналогові сигнали, що збільшують (форсують) швидкість змінення основного компенсуючого аналогового сигналу $A_k(t)$. Водночас слід зауважити, що у випадку застосування НПСЧ (0,1) прискорене врівноваження можливе тільки у форсованому режимі. Розроблено два способи прискореного форсованого врівноваження на основі НПСЧ (0,1): простий і адаптований [3-4].

АКТУАЛЬНІСТЬ

Уведення вагової надлишковості в АЦП порозрядного врівноваження дозволяє формувати нерозривну передатну характеристику за умови наявності не тільки статичних похибок, а і значних

динамічних похибок, що виникають під час перетворення. Такий підхід дає можливість скоротити не тільки вплив статичних похибок за рахунок використання процедури самокалібрування [5-6], а також надає можливість істотного (на порядок і більше) підвищення швидкості процесу аналого-цифрового перетворення. Водночас, використання форсуючих сигналів ("доважків") у звичайних НПСЧ досліджено недостатньо, особливо під час виникнення динамічних похибок як першого так і другого роду [7]. Моделі форсуючих сигналів розроблено лише для обмеженого класу НПСЧ, зокрема, із природнім розташуванням ваг розрядів, типу «золотих» Р і S-пропорцій.

Для двійкової системи числення використання доважків, а відповідно і підвищення швидкодії АЦП не є можливим, оскільки, їх наявність призведе до розривів передатної характеристики. Вагова надлишковість системи числення виявляється в можливості компенсації штучного зростання ваги і-го розряду (за рахунок додаткового сигналу) сумою ваг молодших розрядів під час врівноваження вхідного сигналу компенсуючим аналоговим сигналом. Для АЦП із ваговою надлишковістю використання додаткового допоміжного сигналу призводить до короточасної (на час такту) зміни ваг розрядів на кожному такті врівноваження. Дана обставина може за певних умов викликати появу розривів у характеристиці вхід-вихід АЦП [2].

Водночас моделі форсуючих сигналів потребують подальших досліджень, особливо у випадку застосування систем числення з ваговою надлишковістю на основі двійкових рядів [5]. Тому тема статті є актуальною.

МЕТА

Метою статті є розгляд моделей форсуючих аналогових сигналів для прискореного аналого-цифрового перетворення, як на базі відомих НПСЧ (1,-1) і НПСЧ (0,1), так і на базі систем із ваговою надлишковістю на основі двійкових рядів, за умови, що перехідні процеси в аналогових вузлах відповідають схемній функції першого порядку.

ПОСТАНОВКА ЗАДАЧ

Згідно із зазначеною метою формуються такі задачі:

1. аналіз процедури побудови моделей форсуючих сигналів для НПСЧ (1,-1) та (0,1);
2. побудова узагальнених моделей форсуючих сигналів для систем числення з ваговою надлишковістю як на основі відомих НПСЧ, так і на основі двійкових рядів.

РОЗВ'ЯЗАННЯ ЗАДАЧ

Застосування форсуючих сигналів у процесі прискореного "самокомпенсованого" аналого-цифрового перетворення дозволяє певною мірою використати властивості НПСЧ (1,-1) для компенсації динамічних похибок першого та другого роду і підвищення швидкодії, але вагова надлишковість при цьому не використана повністю. Тому, розглянемо, побудову моделі форсованих сигналів для випадку використання вагової надлишковості у НПСЧ (1,-1) для узагальненого випадку.

Структурну схему АЦП на основі НПСЧ (0,1), що реалізує форсований алгоритм врівноваження, наведено на рис. 1 а). Тут: СП - схема порівняння, БК - блок керування, що забезпечує функціонування пристрою, РПН – реєстр послідовного наближення, Рг-> - реєстр зсуву, АБО – блок порозрядного або. Структурну схему АЦП на основі НПСЧ (1,-1), що реалізує прискорений форсований алгоритм врівноваження ("скорочений" і "подовжений"), наведено на рис. 1 б). Тут: " Σ " - суматор аналогових сигналів, ЛБ- логічний блок для формування вихідного коду $N_{вих}$. В схемі використовується два РПН, код з яких надходить на два α -ЦАП через блоки логічного або. До цих блоків під'єднано два реєстра зсуву. Інформація з ЦАП надходить на схему порівняння через суматор аналогових сигналів. Результат порівняння надходить в РПН через блок керування. В окремому випадку генератор форсуючих сигналів може бути спеціальним блоком [2]. Його роль можуть виконувати цифроаналогові перетворювачі α -ЦАП "+" і α -ЦАП "-". Ця обставина обумовлена властивістю алгоритму порозрядного врівноваження, що використовується. Вона полягає в тому, що процес перетворення, за умови застосування алгоритму порозрядного врівноваження, здійснюється послідовно від старших розрядів до молодших. При цьому, поки йде формування коду результату $N_{вих}$ у старших розрядах, молодші "незайняті" розряди можуть використовуватися для генерування ΔA_{0i} .

Суть прискореного форсованого врівноваження в АЦП із ваговою надлишковістю полягає в тім,

що на кожному такті під час вмикання чергового i -го розряду, починаючи зі старшого $(n-1)$ -го, додатково на час тривалості такту $t_r = t_a$ включається додатковий аналоговий сигнал ΔQ_{θ_i} , що підсумовується по модулю з основним. Для НПСЧ (1,1) використовується алгоритм "тільки вмикання", а знак додаткового аналогового сигналу визначається знаком i -го розряду коду. В результаті цього протягом i -го такту компенсуючий сигнал A_k формується як сума сигналів $Q_i + \Delta Q_{\theta_i}$. На наступному такті разом з $(i-1)$ -м розрядом включається новий додатковий форсуючий сигнал $\Delta Q_{\theta_{i-1}}$, а попередній ΔQ_{θ_i} виключається. Відповідно, у формуванні A_k на $(i-1)$ -му такті також бере участь сума $Q_{i-1} + \Delta Q_{\theta_{i-1}}$. На $(i-2)$ -му такті використовується новий додатковий форсуючий сигнал $\Delta Q_{\theta_{i-2}}$, а попередній - виключається. Аналогічна процедура повторюється до кінця врівноваження. Застосування додаткового сигналу ΔQ_{θ_i} під час тривалості такту дозволяє збільшити швидкість зростання компенсуючого сигналу.

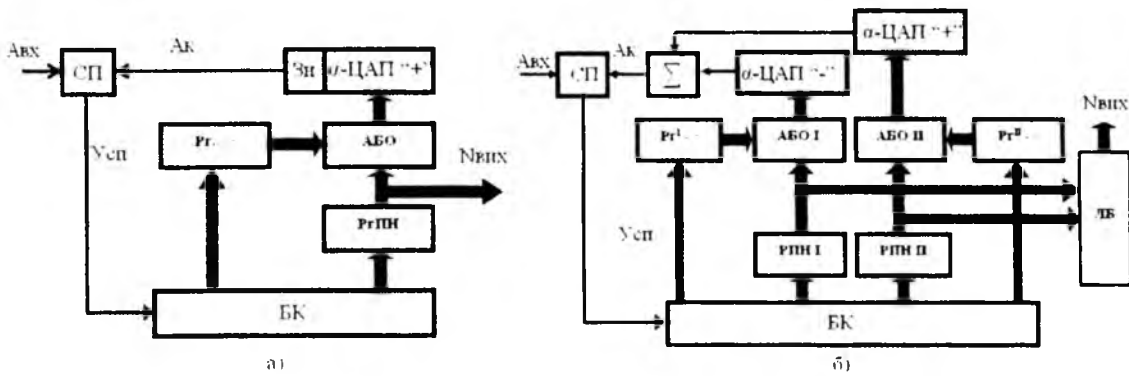


Рис. 1. Структурні схеми АЦП, що реалізують форсований алгоритми врівноваження з використанням основних ЦАП для: а) НПСЧ (0,1), б) НПСЧ (1,-1)

Основним чинником, що визначає максимальне значення ΔQ_{θ_i} , є рівень надлишковості системи числення. У цьому зв'язку доцільно оцінити максимально припустимі значення $\delta Q_{\theta_{\max}}$ за умови нерозривності характеристики вхід-вихід. Причому це слід виконати в першу чергу для випадку врівноваження в уповільненому режимі, тобто коли практично відсутні динамічні похибки першого роду. Доцільно також відзначити, що при цьому немає необхідності задавати великі тривалості тактів або значення $\tau=0$. Досить при використанні запропонованої методики моделювання "особливих" точок [2] уводити такі значення тривалості такту t_r , при яких похибки встановлення δQ будуть істотно меншими за вагу молодшого розряду. Так при $t_r = 20\tau$ маємо $\delta Q = 0,2 \cdot 10^{-8}$. При цьому, якщо, наприклад, вага старшого $(n-1)$ -го розряду $Q_{n-1} = 10^5$, тоді абсолютна похибка установа $\Delta Q_{n-1} = 0,2 \cdot 10^{-3}$, що значно менше ваги молодшого розряду $Q_0=1$.

На рис. 2 наведено алгоритм функціонування АЦП на основі НПСЧ (1,-1) у форсованому прискореному режимі. Тут $\Delta A_i = A_{вх} - A_k$, [2].

На старших тактах врівноваження абсолютні значення доважків є найбільшими. Якщо форсуючі сигнали занадто великі, то рівень вагової надлишковості системи числення не може компенсувати штучне зростання ваги розряду. В системі (1,-1) розриви передатної характеристики, внаслідок завеликих доважків, виникають для критичних кодових комбінацій виду 1-111111 – за умови додатного вхідного сигналу (рис 3 а) або -11-1-1-1-1-1 – від'ємного вхідного сигналу. В НПСЧ (0,1) критична комбінація має вигляд 01111111 (рис 3 б). На рис. 3 зображено діаграми порозрядного аналого-цифрового врівноваження, отримані за допомогою комп'ютерного моделювання.

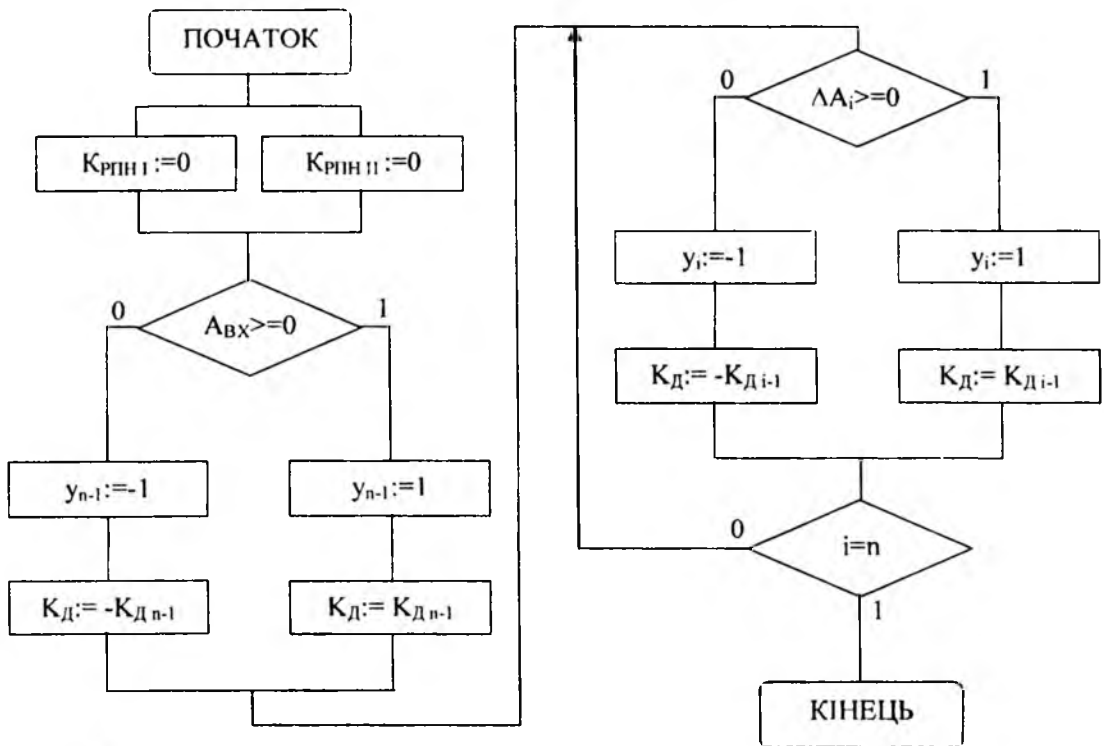


Рис. 2. Алгоритм функціонування АЦП із ваговою надлишковістю у знакорозрядній системі (1, -1)

Використовуючи вказані діаграми, побудуємо математичну модель форсуючих сигналів. Для НПСЧ (1,-1) запишемо рівняння балансу у вигляді:

$$Q_{n-1} + \Delta Q_{\partial n-1} = \sum_0^{n-3} Q_j - Q_{n-2} + Q_{n-1} + Q_0.$$

При цьому:

$$\Delta Q_{\partial n-1} = \sum_0^{n-3} Q_j - Q_{n-2} + Q_0.$$

Для будь-якого і-го розряду:

$$\Delta Q_{\partial i} = \sum_0^{i-2} Q_j - Q_{i-1} + Q_0.$$

Рівняння балансу для НПСЧ (0,1) має вигляд:

$$Q_{n-1} + \Delta Q_{\partial n-1} = \sum_0^{n-2} Q_j - Q_{n-1} + Q_0,$$

при цьому:

$$\Delta Q_{\partial n-1} = \sum_0^{n-2} Q_j - Q_{n-1} + Q_0.$$

А максимальний “доважок” для і-го розряду:

$$\Delta Q_{\partial i} = \sum_0^{i-1} Q_j - Q_i + Q_0.$$

Варто зазначити, що за умови виникнення динамічних похибок другого роду, значення форсуючих сигналів доцільно регулювати за допомогою масштабного коефіцієнта М:

$$\Delta \tilde{Q}_{\partial i} = \Delta Q_{\partial i} M.$$

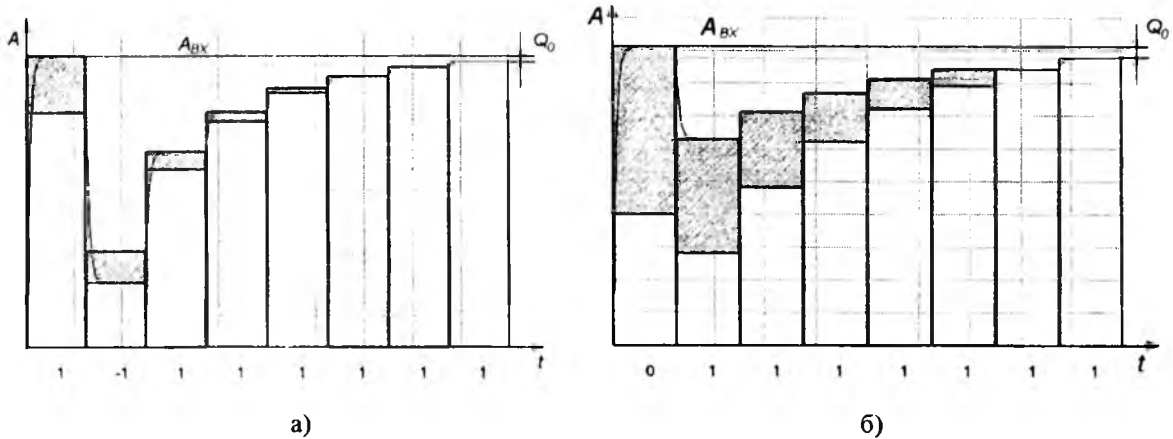


Рис. 3. Діаграма порозрядного врівноваження в критичних точках для:
а) НПСЧ (1,-1); б) на основі НПСЧ (0,1)

Таким чином математичні моделі форсуючих сигналів для прискореного порозрядного аналого-цифрового перетворення на основі НПСЧ є такими:

для НПСЧ (1, -1):

$$\left\{ \begin{array}{l} \Delta \tilde{Q}_{o0} = 0; \\ \Delta \tilde{Q}_{o1} = 0; \\ \Delta \tilde{Q}_{o2} = 0; \\ \Delta \tilde{Q}_{o3} = M(2Q_0 + Q_1 - Q_2); \\ \dots \\ \Delta \tilde{Q}_{oi} = M(\sum_0^{i-2} Q_j - Q_{i-1} + Q_0); \\ \dots \\ \Delta \tilde{Q}_{on-1} = M(\sum_0^{n-3} Q_j - Q_{n-2} + Q_0), \end{array} \right.$$

для НПСЧ (0,1):

$$\left\{ \begin{array}{l} \Delta \tilde{Q}_{o0} = 0; \\ \Delta \tilde{Q}_{o1} = 0; \\ \Delta \tilde{Q}_{o2} = M(2Q_0 + Q_1 - Q_2); \\ \dots \\ \Delta \tilde{Q}_{oi} = M(\sum_0^{i-1} Q_j - Q_i + Q_0); \\ \dots \\ \Delta \tilde{Q}_{on-1} = M(\sum_0^{n-2} Q_j - Q_{n-1} + Q_0). \end{array} \right.$$

На рис. 4 зображено діаграму прискореного аналого-цифрового перетворення на основі НПСЧ (0, 1) із застосуванням форсованого алгоритму для $\alpha = 1.618$; $n=8$; $t/\tau=2$; $M=0.9$; $T_{вр} = 16\tau$. Тут форсуючі сигнали (доважки) заштриховано. Порівняно із двійковою системою числення у розглянутому випадку час перетворення зменшується приблизно в три рази $T_{вр(2)} = 44\tau$.

Варто зазначити, що на молодших тактах вмикання форсуючих сигналів є недоцільним, оскільки вони не компенсуються ваговою надлишковістю. Тому доважок відсутній на двох молодших тактах.

Системи числення з ваговою надлишковістю на основі двійкових рядів особливі тим, що в них відношення ваг розрядів не є постійним [5]. Прикладом можуть бути такі ряди: $1; 1; 2; 2; 4; 4; \dots$ та $1; \sqrt{2}; 2; 2\sqrt{2}; 4; 4\sqrt{2}; \dots$

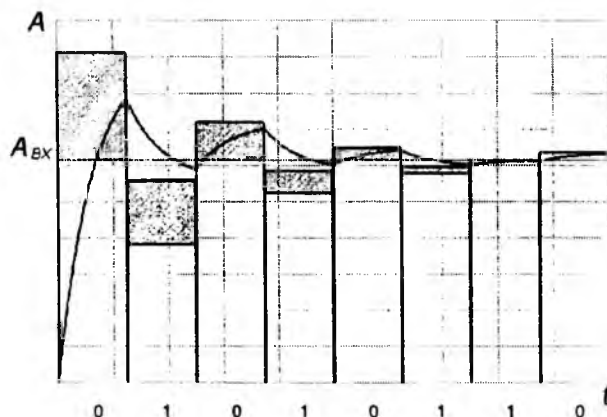


Рис. 4. Діаграма прискореного порозрядного врівноваження в АЦП на основі НПСЧ (0,1)

Формування форсуючих сигналів у “теоретичному” АЦП виконує окремий блок формування форсуючих сигналів [2]. На практиці доцільно використовувати для цієї мети наявний ЦАП. Код “доважка” зручно розрахувати за допомогою алгоритму порозрядного врівноваження.

Варто зазначити, що в ряді випадків форсуючий сигнал можна набирати розрядами основного ЦАП перетворювача. Коди для форсуючих сигналів в НПСЧ (0, 1) $\alpha = 1.618$ наведено в табл. 1, а коди для НПСЧ (1, -1) $\alpha = 1.618$ - в табл. 2. У цьому випадку отримано такий код для форсуючого сигналу на першому такті врівноваження: 000101010101. Доважки відрізняються один від одного приблизно на основу НПСЧ α . Код форсуючого сигналу на наступному такті врівноваження можна отримати зсувом вліво на один розряд поточного коду.

Таблиця 1.

i	ΔQ_i	Код	Цифровий еквівалент
1	122,37	001010101011	122,97
2	75,4	000101010101	75,38
3	46,36	000010101010	45,97
4	28,42	000001010101	28,41
5	17,33	000000101010	16,94
6	10,47	000000010101	10,47
7	6,24	000000001010	5,85
8	3,62	000000000101	3,61
9	2	000000000010	1,618
10	1	000000000001	1
11	0	000000000000	0
12	0	000000000000	0

Таблиця 2.

i	ΔQ_i	Код	Цифровий еквівалент
1	75,4	000101010101	75,38
2	46,36	000010101010	45,97
3	28,42	000001010101	28,41
4	17,33	000000101010	16,94
5	10,47	000000010101	10,47
6	6,24	000000001010	5,85
7	3,62	000000000101	3,61
8	2	000000000010	1,618
9	1	000000000001	1
10	0	000000000000	0
11	0	000000000000	0
12	0	000000000000	0

ВИСНОВКИ

1. Запропоновано процедуру побудови математичних моделей форсуючих сигналів для швидкісного аналого-цифрового перетворення із ваговою надлишковістю, з використанням комп'ютерного моделювання. Це дозволяє задавати такі рівні “доважків”, що забезпечують як прискорений режим врівноваження, так і нерозривність передатної характеристики в “уповільненому” режимі.
2. Отримано узагальнені математичні моделі форсуючих сигналів у вигляді аналітичних виразів як на використання НПСЧ (1, -1) і НПСЧ (0,1) із природним розташуванням ваг розрядів, так і зі штучним розташуванням, зокрема, на основі двійкових рядів.

СПИСОК ЛІТЕРАТУРИ

1. Азаров О. Д. Прискорене аналого-цифрове перетворення на основі надлишкових позиційних систем числення // Вісник ВПІ.– 1993.– №1.– С. 22-27.
2. Азаров О.Д. Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення. Монографія. – Вінниця: УНІВЕРСУМ-Вінниця, 2004. – 260 с.
3. А. с. 1304172 СССР, Н 03 М 1/26. Способ аналого-цифрового преобразования /А. П. Стахов, А. Д. Азаров, В. Я. Стейскал и др. (СССР).
4. А. с. 1388985 СССР, Н 03 М 1/26. Способ аналого-цифрового преобразования / В. Я. Стейскал (СССР).– 7с
5. Азаров О. Д., Решетнік О.О., Захарченко С.М., Лукашук О.О., Харьков О.М. Формування нерозривних передатних характеристик ЦАП і АЦП на основі вагової надлишковості // Інформаційні технології та комп'ютерна інженерія.– 2006.– №3(7).– С. 7-15с.
6. Bouacigiller Z., Sokolov S. Increase analog-system accuracy with 14-bit monolithic. ADC// EDN, August 18, 1982.
7. Островерхов В. В. Динамические погрешности аналого-цифровых преобразователей. – Л.: Энергия, 1975. – 176 с.

Надійшла до редакції 21.11.2006 р.

АЗАРОВ О.Д. – д.т.н. професор, завідувач кафедри «Обчислювальної техніки», Вінницький національний технічний університет, Вінниця, Україна.

РЕШЕТНИК О.О. – магістрант спеціальності «Комп'ютерні системи та мережі», Вінницький національний технічний університет, Вінниця, Україна.

ГАРНАГА В.А. – магістрант спеціальності «Комп'ютерні системи та мережі», Вінницький національний технічний університет, Вінниця, Україна.

РАТНЮК В.В. – магістр спеціальності «Комп'ютерні системи та мережі», Вінницький національний технічний університет, Вінниця, Україна.