



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **105179** (13) **U**
(51) МПК (2016.01)
G06F 7/00

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

<p>(21) Номер заявки: u 2015 07906</p> <p>(22) Дата подання заявки: 10.08.2015</p> <p>(24) Дата, з якої є чинними права на корисну модель: 10.03.2016</p> <p>(46) Публікація відомостей про видачу патенту: 10.03.2016, Бюл.№ 5</p>	<p>(72) Винахідник(и): Мартинюк Тетяна Борисівна (UA), Кожем'яко Андрій Вікторович (UA), Перебейніс Олександр Миколайович (UA), Ворожбит Валерія Віталіївна (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
---	--

(54) КОМІРКА ОДНОРІДНОЇ СТРУКТУРИ

(57) Реферат:

Комірка однорідної структури містить лічильник, перший і другий мультиплексори, елементи НІ та І, а також блок налаштування, що містить елемент І, елемент РІВНОЗНАЧНОСТІ, елементи НІ та АБО, крім того, комірка має вхід тактових імпульсів і вхід скидання, інформаційні входи першої, другої і третьої груп, перший, другий і третій входи налаштування, керуючий вхід, вихід ознаки транспозиції, інформаційні виходи групи і вихід ознаки нуля комірки.

UA 105179 U

Корисна модель належить до області обчислювальної техніки і призначена для паралельної обробки двовимірних масивів даних у пристроях розпізнавання.

Відома комірka однорідної структури [а.с. СРСР № 1363180, м. кл. G 06 F 7/00, 1987 р., бюл. № 48], що містить мультиплексор, перший, другий і третій демультимплексори, арифметично-логічний елемент і блок налаштування, що містить лічильник, D-тригер, RS-тригер, елемент I, два елементи HI і чотири елементи I-HI, причому інформаційні входи першої групи комірki з'єднані з інформаційними входами першого мультиплексора, вихід якого з'єднаний з першим входом арифметично-логічного блока, перший вихід якого з'єднаний з інформаційним входом першого демультимплексора, керуючі входи якого з'єднані з однойменними входами першого мультиплексора, першим і другим виходами лічильника, виходи якого є першим і другим виходами блока налаштування, третій вихід якого з'єднаний з виходом D-тригера, виходи першого демультимплексора з'єднані з інформаційними виходами першої групи комірki, перший вхід блока налаштування з'єднаний з першими входами елемента I, першого елемента I-HI і виходом першого елемента HI, вихід якого з'єднаний з інформаційним входом D-тригера, інверсний вихід якого з'єднаний з другим входом елемента I, вихід якого з'єднаний з входом лічби лічильника, вхід скидання якого з'єднаний з однойменними входами D-тригера і RS-тригера і входом початкової установки блока налаштування, другий вхід якого з'єднаний з входом другого елемента HI і другим входом першого елемента I-HI, вихід якого з'єднаний з одиничним входом RS-тригера, прямий вихід якого з'єднаний з першими входами другого, третього і четвертого елементів I-HI, другі входи яких з'єднані відповідно з першим і другим виходами лічильника і прямим виходом D-тригера, установні входи яких з'єднані відповідно з виходами другого, третього і четвертого елементів I-HI, перший і другий виходи блока налаштування з'єднані з керуючими входами другого і третього демультимплексорів, входи синхронізації яких з'єднані з однойменними входами першого мультиплексора і першого демультимплексора і з третім виходом блока налаштування, перший і другий входи якого з'єднані з входами налаштування першої і другої груп комірki та інформаційними входами другого і третього демультимплексорів, виходи яких з'єднані з входами налаштування першої і другої груп комірki, інформаційні входи другої групи якої з'єднані з другим входом арифметично-логічного елемента, другий вихід якого з'єднаний з інформаційними виходами другої групи комірki.

Недоліком пристрою є обмежені функціональні можливості використання однорідної структури для розпізнавання образів.

Найбільш близькою за технічною суттю є комірka однорідної структури [патент України 71946, м. кл. G06F 7/00, 2012 р., бюл. № 14], що містить перший і другий мультиплексори, лічильник, елемент HI і блок налаштування, що містить елементи I та HI, елемент АБО і елемент РІВНОЗНАЧНОСТІ, причому інформаційні входи першої групи комірki з'єднані з першими інформаційними входами першого мультиплексора, перший вхід блока налаштування з'єднаний з першим входом елемента I, причому інверсний вихід ознаки нуля лічильника є виходом ознаки нуля комірki і з'єднаний з входом елемента HI комірki, вихід якого з'єднаний з другим входом елемента I, вихід якого з'єднаний з першим входом елемента АБО та входом елемента HI блока налаштування і є виходом ознаки транспозиції комірki, вихід елемента АБО з'єднаний з входом дозволу другого мультиплексора, з входом вибору першого мультиплексора і з першим входом елемента РІВНОЗНАЧНОСТІ, вихід якого з'єднаний з входом дозволу першого мультиплексора, вихід елемента HI блока налаштування з'єднаний з входом вибору другого мультиплексора, другий вхід елемента РІВНОЗНАЧНОСТІ з'єднаний з другим входом налаштування комірki, а другий вхід елемента АБО з'єднаний з третім входом налаштування комірki, інформаційні входи другої групи комірki з'єднані з першими інформаційними входами другого мультиплексора, другі інформаційні входи якого з'єднані з інформаційними входами третьої групи комірki, другі інформаційні входи першого мультиплексора з'єднані з інформаційними виходами другого мультиплексора, а інформаційні виходи першого мультиплексора з'єднані з інформаційними входами лічильника, інформаційні виходи якого з'єднані з інформаційними виходами групи комірki, вхід скидання і вхід лічби лічильника з'єднані відповідно з входом скидання і входом тактових імпульсів пристрою, блок налаштування першої комірki кожного рядка однорідної структури містить додатковий елемент I, причому у першій і останній комірках кожного рядка однорідної структури вихід елемента I з'єднаний з входом вибору першого мультиплексора і з першим входом елемента РІВНОЗНАЧНОСТІ, в першій комірці кожного рядка однорідної структури вихід елемента HI комірki з'єднаний з першим входом додаткового елемента I блока налаштування, другий вхід якого з'єднаний з виходом елемента РІВНОЗНАЧНОСТІ, а його вихід з'єднаний з входом дозволу першого мультиплексора, інформаційні входи другої групи комірki з'єднані з другими інформаційними входами першого мультиплексора, в останній комірці кожного рядка однорідної

структури перший вхід елемента I з'єднаний з інверсним виходом ознаки нуля лічильника, а його другий вхід з'єднаний з третім входом налаштування комірки, вихід елемента РІВНОЗНАЧНОСТІ з'єднаний з входом дозволу першого мультиплексора, другі інформаційні входи якого з'єднані з інформаційними входами третьої групи комірки.

5 Недоліком прототипу є обмежені функціональні можливості використання однорідної структури для розпізнавання образів.

В основу корисної моделі поставлено задачу створення комірки однорідної структури, в якій за рахунок введення нових елементів та зв'язків між ними розширюються функціональні можливості однорідної структури, наприклад для розпізнаванні сигналів у класифікаторі через
10 можливість паралельного запису даних у комірки, обміну даними між сусідніми комірками у рядках однорідної структури за певних умов, а також одночасного вилучення мінімального елемента у стовпцях однорідної структури.

Поставлена задача вирішується тим, що в комірку однорідної структури, що містить перший і другий мультиплексори, лічильник, елемент HI і блок налаштування, що містить елементи I та HI, елемент АБО і елемент РІВНОЗНАЧНОСТІ, причому інформаційні входи першої групи
15 комірки з'єднані з першими інформаційними входами першого мультиплексора, перший вхід блока налаштування з'єднаний з першим входом елемента I, причому інверсний вихід ознаки нуля лічильника є виходом ознаки нуля комірки і з'єднаний з входом елемента HI комірки, вихід якого з'єднаний з другим входом елемента I, вихід якого з'єднаний з першим входом елемента АБО та входом елемента HI блока налаштування і є виходом ознаки транспозиції комірки, вихід елемента АБО з'єднаний з входом дозволу другого мультиплексора, з входом вибору першого мультиплексора і з першим входом елемента РІВНОЗНАЧНОСТІ, вихід якого з'єднаний з
20 входом дозволу першого мультиплексора, вихід елемента HI блока налаштування з'єднаний з входом вибору другого мультиплексора, другий вхід елемента РІВНОЗНАЧНОСТІ з'єднаний з другим входом налаштування комірки, а другий вхід елемента АБО з'єднаний з третім входом налаштування комірки, інформаційні входи другої групи комірки з'єднані з першими інформаційними входами другого мультиплексора, другі інформаційні входи якого з'єднані з інформаційними входами третьої групи комірки, другі інформаційні входи першого мультиплексора з'єднані з інформаційними виходами другого мультиплексора, а інформаційні
30 виходи першого мультиплексора з'єднані з інформаційними входами лічильника, інформаційні виходи якого з'єднані з інформаційними виходами групи комірки, вхід скидання лічильника з'єднаний з входом скидання пристрою, блок налаштування першої комірки кожного рядка однорідної структури містить додатковий елемент I, причому у першій і останній комірках кожного рядка однорідної структури вихід елемента I з'єднаний з входом вибору першого мультиплексора і з першим входом елемента РІВНОЗНАЧНОСТІ, в першій комірці кожного
35 рядка однорідної структури вихід елемента HI комірки з'єднаний з першим входом додаткового елемента I блока налаштування, другий вхід якого з'єднаний з виходом елемента РІВНОЗНАЧНОСТІ, а його вихід з'єднаний з входом дозволу першого мультиплексора, інформаційні входи другої групи комірки з'єднані з другими інформаційними входами першого мультиплексора, в останній комірці кожного рядка однорідної структури перший вхід елемента I з'єднаний з інверсним виходом ознаки нуля лічильника, а його другий вхід з'єднаний з третім входом налаштування комірки, вихід елемента РІВНОЗНАЧНОСТІ з'єднаний з входом дозволу першого мультиплексора, другі інформаційні входи якого з'єднані з інформаційними входами третьої групи комірки, введено елемент I, перший вхід якого підключений до входу синхронізації, другий вхід з'єднаний з керуючим входом комірки, а його вихід підключений до
45 входу лічби лічильника.

На фіг. 1 наведено структурну схему однорідної структури, на фіг. 2 наведено функціональну схему трьох комірок (першої, другої та n-ї) i-го рядка однорідної структури.

Однорідна структура (фіг. 1) містить $m \times n$ комірок $1_{11}, \dots, 1_{mn}$, блок 2 формування ознак, вхід 3 тактових імпульсів, вхід 4 скидання пристрою, інформаційні входи $5_{11}, \dots, 5_{mn}$ першої групи комірок $1_{11}, \dots, 1_{mn}$. Блок 2 формування ознак містить групу елементів АБО-HI $6_1, \dots, 6_m$ де m - кількість рядків однорідної структури, елемент I- HI 7 і елемент HI 8, виходи $9_1, \dots, 9_m$ ознак пристрою.

Крім того, кожна з комірок $1_{11}, \dots, 1_{mn}$ однорідної структури має інформаційні виходи 10 групи, інформаційні входи 11, 12 другої та третьої груп відповідно, вихід 13 ознаки транспозиції, вхід 14 налаштування, вихід 15 ознаки нуля комірки 1_{ij} , відповідні входи 16, 17 налаштування. Однорідна структура має вихід 18 ознаки нуля пристрою і n блоків $19_1, \dots, 19_n$ керування, де n - кількість стовпців однорідної структури, кожний з яких містить елементи I 20 та I-HI 21. Крім того, кожна з комірок $1_{11}, \dots, 1_{mn}$ однорідної структури має керуючий вхід 22, а блоки $19_1, \dots, 19_n$

керування мають відповідно виходи $23_1, \dots, 23_n$ ознак пристрою, а також структура містить елементи I-НІ 24 та I 25.

До відповідних входів кожної комірки $1_{11}, \dots, 1_{mn}$ підключений вхід 26 синхронізації і вхід 4 скидання пристрою. Інформаційні входи $5_{11}, \dots, 5_{mn}$ першої групи комірок $1_{11}, \dots, 1_{mn}$ з'єднані з відповідними інформаційними входами групи пристрою. У блоці 2 формування ознак виходи елементів АБО-НІ $6_1, \dots, 6_m$ з'єднані з відповідними входами елемента I-НІ 7, вихід якого з'єднаний з входом елемента НІ 8 блока 2 формування ознак і з входом 17 налаштування кожної комірки $1_{11}, \dots, 1_{mn}$ однорідної структури. Інформаційні виходи 10 групи комірки 1_{ij} у кожному i -му рядку однорідної структури з'єднані з інформаційними входами 11 другої групи попередньої комірки $1_{i(i-1)}$ та з інформаційними входами 12 третьої групи наступної комірки $1_{i(i+1)}$ однорідної структури. У кожній комірці 1_{ij} i -го рядка однорідної структури вихід 13 ознаки транспозиції з'єднаний з входом 14 налаштування наступної комірки $1_{i(i+1)}$, вихід 15 ознаки нуля з'єднаний з входом 16 налаштування попередньої комірки $1_{i(i-1)}$ і з відповідним входом елемента бі блока 2 формування ознак.

Крім того, виходи 15 ознак нуля комірок $1_{1j}, \dots, 1_{mj}$, де $j=1, \dots, n$, кожного j -го стовпця однорідної структури з'єднані з входами елементів I 20 та I-НІ 21 відповідного блока 19 керування. У блоці 19 керування вихід елемента I 20 з'єднаний з керуючим входом 22 комірок $1_{1j}, \dots, 1_{mj}$ кожного j -го стовпця однорідної структури, а вихід елемента I-НІ 21 з'єднаний з виходом 23; ознаки пристрою. У блоці 2 формування ознак вихід елемента НІ 8 є виходом 18 ознаки нуля пристрою, а вихід елемента 6_i є відповідним виходом 9_i ознаки пристрою. Входи елемента I-НІ 24 з'єднані з виходами $23_1, \dots, 23_n$ ознак пристрою, а його вихід з'єднаний з другим входом елемента I 25, перший вхід якого з'єднаний з входом 3 тактових імпульсів пристрою, а вихід з'єднаний з входом 26 синхронізації.

Кожна комірка $1_{1i}, \dots, 1_{mi}$ i -го рядка однорідної структури (фіг. 2) містить лічильник 27, мультиплексори 28 і 29, елемент НІ 30, блок 31 налаштування, елемент I 32. Блок 31 налаштування кожної комірки 1_{ij} , крім першої і останньої, складається з елемента I 33, елемента РІВНОЗНАЧНОСТІ 34, елементів НІ 35, АБО 36. Перша комірка 1_ц у кожному i -му рядку однорідної структури містить лічильник 27, мультиплексор 28, елементи НІ 30, I 32, а блок 31 налаштування містить елемент I 33, елемент РІВНОЗНАЧНОСТІ 34 та елемент I 37. Крім того, остання комірка 1_{in} у кожному i -му рядку однорідної структури містить лічильник 27, мультиплексор 28, елемент I 32, а блок 31 налаштування містить елемент I 33 і елемент РІВНОЗНАЧНОСТІ 34.

Вхід 26 синхронізації у кожній комірці $1_{11}, \dots, 1_{in}$ i -го рядка однорідної структури з'єднаний з першим входом елемента I 32, другий вхід якого з'єднаний з керуючим входом 22 цієї комірки, вхід віднімання лічильника 27 з'єднаний з виходом елемента I 32 у кожній комірці $1_{11}, \dots, 1_{in}$, а його вхід скидання підключений до входу 4 скидання пристрою.

Другий вхід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування кожної комірки $1_{11}, \dots, 1_{in}$ з'єднаний з входом 17 налаштування цієї комірки, а інверсний вихід 38 ознаки нуля лічильника 27 кожної комірки $1_{11}, \dots, 1_{in}$ з'єднаний з виходом 15 ознаки нуля цієї комірки. Інформаційні входи $5_{11}, \dots, 5_{in}$ першої групи комірок $1_{11}, \dots, 1_{in}$ з'єднані з першими інформаційними входами мультиплексора 28, інформаційні виходи якого з'єднані з інформаційними входами лічильника 27 кожної комірки $1_{11}, \dots, 1_{in}$, інформаційні виходи якого є інформаційними входами 10 групи кожної з комірок $1_{11}, \dots, 1_{in}$ i -го рядка однорідної структури.

Інверсний вихід 38 ознаки нуля лічильника 27 кожної комірки 1_{ij} i -го рядка однорідної структури, крім першої комірки 1_{1i} , з'єднаний з входом 16 налаштування, а отже, з першим входом елемента I 33 блока 31 налаштування кожної попередньої комірки $1_{i(i-1)}$ і з входом елемента НІ 30 комірки 1_{ij} . Вихід елемента НІ 30 комірки 1_у з'єднаний з другим входом елемента I 33 блока 31 налаштування цієї комірки, вихід якого з'єднаний з першим входом елемента АБО 36 і з входом елемента НІ 35 блока 31 налаштування цієї комірки, а також є виходом 13 ознаки транспозиції цієї комірки, який з'єднаний з входом 14 налаштування, а отже, з другим входом елемента АБО 36 блока 31 налаштування наступної комірки $1_{i(i+1)}$.

Вихід елемента АБО 36 блока 31 налаштування комірки 1_у з'єднаний з входом дозволу Е мультиплексора 29 і з входом вибору S мультиплексора 28, а також з першим входом елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цієї комірки, вихід якого з'єднаний з входом дозволу Е мультиплексора 28 цієї комірки.

Вихід елемента НІ 35 блока 31 налаштування комірки 1_{ij} з'єднаний з входом вибору S мультиплексора 29 цієї комірки. Другі інформаційні входи мультиплексора 28 кожної комірки 1_{ij} , крім першої 1_{1i} і останньої 1_{in} комірок i -го рядка однорідної структури, з'єднані з інформаційними виходами мультиплексора 29 цієї комірки, а інформаційні виходи 10 групи комірки 1_{ij} з'єднані з інформаційними входами 11 другої групи попередньої комірки $1_{i(i-1)}$ і з інформаційними входами

12 третьої групи наступної комірки $1_{i(i+1)}$ i -го рядка однорідної структури. Інформаційні входи 11 другої групи комірки 1_{ij} з'єднані з першими інформаційними входами мультиплексора 29, другі інформаційні входи якого з'єднані з інформаційними входами 12 третьої групи цієї комірки.

У першій комірці 1_{i1} i -го рядка однорідної структури вихід елемента НІ 30 з'єднаний з першим входом елемента І 37 і з другим входом елемента І 33 блока 31 налаштування цієї комірки, вихід якого є виходом 13 ознаки транспозиції цієї комірки і з'єднаний з входом 14 налаштування, а отже, з другим входом елемента АБО 36 блока 31 налаштування наступної комірки 1_{i2} . Крім того, вихід елемента І 33 блока 31 налаштування першої комірки 1_{i1} з'єднаний з входом вибору S мультиплексора 28 і з першим входом елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цієї комірки, вихід якого з'єднаний з другим входом елемента І 37 блока 31 налаштування цієї комірки. Вихід елемента І 37 блока 31 налаштування першої комірки 1_{i1} з'єднаний з входом дозволу Е мультиплексора 28 цієї комірки, а інформаційні входи 11 другої групи першої комірки 1_{i1} з'єднані з другими інформаційними входами мультиплексора 28 цієї комірки.

В останній комірці 1_{in} i -го рядка однорідної структури інверсний вихід 38 ознаки нуля лічильника 27 з'єднаний з входом 16 налаштування, а отже, з першим входом елемента І 33 блока 31 налаштування попередньої комірки $1_{i(i-1)}$ і з першим входом елемента І 33 блока 31 налаштування комірки 1_{in} , другий вхід якого з'єднаний з входом 14 налаштування цієї комірки, а вихід якого з'єднаний з першим входом елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування і з входом вибору S мультиплексора 28 цієї комірки.

Вихід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування останньої комірки 1_{in} з'єднаний з входом дозволу Е мультиплексора 28 цієї комірки. Інформаційні виходи лічильника 27 є інформаційними виходами 10 групи комірки 1_{in} і з'єднані з інформаційними входами 11 другої групи попередньої комірки $1_{i(i-1)}$, а другі інформаційні входи мультиплексора 28 з'єднані з інформаційними входами 12 третьої групи цієї комірки.

Однорідна структура (фіг. 1) працює в таких режимах.

1. Обнулення. Одиничний сигнал на вході 4 скидання пристрою встановлює в початкове (нульове) положення всі комірки $1_{11}, \dots, 1_{mn}$ однорідної структури, оскільки він підключений до входу скидання кожної комірки 1_{ij} , де $i=1, \dots, m, j=1, \dots, n$. В результаті на виході 15 ознаки нуля комірок l_{i1}, \dots, l_{in} i -го рядка присутні нульові сигнали, які надходять на відповідні входи елемента АБО-НІ 6, блока 2 формування ознак, на виході якого, а отже, на відповідному виході 9_{*i*} ознаки блока 2 формування ознак формується одиничний сигнал як ознака обнулення комірок $1_{i1}, \dots, 1_{in}$ в i -му рядку однорідної структури, де $i=1, \dots, m$. На вхід елемента І-НІ 7 блока 2 формування ознак надходять одиничні сигнали з виходів елементів АБО-НІ $6_1, \dots, 6_m$, які формують на його виході нульовий сигнал і відповідно одиничний сигнал на виході елемента НІ 8, а отже, на виході 18 ознаки нуля блока 2 формування ознак присутній одиничний сигнал як ознака обнулення всіх комірок $1_{11}, \dots, 1_{mn}$ однорідної структури.

Одночасно на відповідні входи блока 19_{*j*} керування у j -му стовпці однорідної структури надходять нульові сигнали з виходів 15 ознаки нуля комірок $1_{1j}, \dots, 1_{mj}$, які сформують одиничний сигнал на виході елемента І-НІ 21 блока 19_{*j*} керування, а отже, на виході 23_{*j*} ознаки пристрою. Одночасно наявність нульового сигналу на виходах 15 ознаки комірок $1_{1j}, \dots, 1_{mj}$ призведе до появи нульового сигналу на виході елемента І 20 блока 19_{*j*} керування, а отже, на керуючому вході 22 комірок $1_{1j}, \dots, 1_{mj}$ j -го стовпця однорідної структури. З надходженням на входи елемента І-НІ 24 одиничних сигналів з виходів 23_{*1*}, ..., 23_{*n*} на його виході формується нульовий сигнал, який надійде на вхід елемента І 25, що призведе до припинення подання тактових імпульсів з входу 3 пристрою на вхід 26 синхронізації.

2. Паралельний запис даних. Оскільки перед виконанням цієї операції комірки $1_{11}, \dots, 1_{mn}$ однорідної структури знаходяться в нульовому стані, то на виході 15 ознаки нуля всіх комірок $1_{11}, \dots, 1_{mn}$ присутні нульові сигнали, які надходять з комірок $1_{i1}, \dots, 1_{in}$ відповідного i -го рядка, де $i=1, \dots, m$, однорідної структури на відповідні входи елементів АБО-НІ $6_i, \dots, 6_m$ блока 2 формування ознак.

В результаті на виході елементів АБО-НІ $6_1, \dots, 6_m$ формуються одиничні сигнали, які надходять на виходи 9_{*1*}, ..., 9_{*m*} блока 2 формування ознак, а також на відповідні входи елемента І-НІ 7 блока 2 формування ознак, на виході якого формується нульовий сигнал. Цей сигнал з відповідного виходу блока 2 формування ознак надходить на вхід 17 налаштування всіх комірок $1_{11}, \dots, 1_{mn}$ однорідної структури і дозволяє запис в усі комірки $1_{11}, \dots, 1_{mn}$ даних, що подаються на інформаційні входи $5_{11}, \dots, 5_{mn}$, першої групи відповідних комірок $1_{11}, \dots, 1_{mn}$.

3. Одночасне вилучення мінімального елемента у стовпцях однорідної структури. В даному режимі внаслідок ненульового вмісту комірок $1_{1j}, \dots, 1_{mj}$ з виходу 15 ознаки нуля кожної з них надходять одиничні сигнали на відповідні входи елемента І 20 блока 19_{*j*} керування кожного j -го

стовпця однорідної структури, де $j=1, \dots, n$, і спричиняють появу одиничного сигналу на керуючому вході 22 кожної комірки $1_{1j}, \dots, 1_{mj}$. Одночасно на виході елемента I-НІ 21 блоків 19_i керування формуються нульові сигнали, які подаються на вхід елемента I-НІ 24 і формують на його виході одиничний сигнал. В результаті надходження кожного з тактових імпульсів з входу 3 тактових імпульсів пристрою вони проходять через відкритий елемент I 25 на вхід 26 синхронізації, що призведе до одночасного зменшення вмісту комірок $1_{1j}, \dots, 1_{mj}$ на одиницю. Цей процес продовжується до тих пір, поки одна з комірок $1_{1j}, \dots, 1_{mj}$ не набуде нульового вмісту.

Коли будь-яка з комірок $1_{1j}, \dots, 1_{mj}$ у j -му стовпці однорідної структури, де $j=1, \dots, n$, набуде нульового вмісту, з її виходу 15 ознаки нуля надійде нульовий сигнал на відповідний вхід блока 19_i керування і сформує одиничний сигнал на виході елемента I-НІ 21 блока 19, керування, а саме, на виході 23_i ознаки пристрою, що свідчить про закінчення обробки у j -му стовпці однорідної структури. Цей нульовий сигнал, будучи поданий на відповідний вхід елемента I-НІ 24, не призведе до зміни одиничного сигналу на його виході, а отже, не припинить процес обробки в інших стовпцях матриці крім, j -го. Одночасно наявність нульового сигналу на виході 15 ознаки будь-якої комірки $1_{1j}, \dots, 1_{mj}$ призведе до появи нульового сигналу на виході елемента I 20 блока 19_i керування, а отже, на керуючому вході 22 комірок $1_{1j}, \dots, 1_{mj}$, що не дозволить продовжувати процес обробки в цих комірках j -го стовпця однорідної структури.

У випадку, коли з усіх виходів 23_{1, \dots, 23_n} блоків 19_{1, \dots, 19_n} керування одиничні сигнали надходять на елемент I-НІ 24, він формує нульовий сигнал і передає його на вхід елемента I 25, що призведе до зупинки обробки через припинення надходження тактових імпульсів зі входу 3 пристрою.

4. Транспозиція у рядках однорідної структури. В даному режимі внаслідок ненульового вмісту деяких комірок $1_{11}, \dots, 1_{mn}$ з їх виходів 15 ознаки нуля будуть надходити одиничні сигнали на входи відповідних елементів АБО-НІ 6_{1, \dots, 6_m} блока 2 формування ознак. В результаті на виході відповідних елементів АБО-НІ 6_{1, \dots, 6_m} формуються нульові сигнали, які фіксуються на виходах 9_{1, \dots, 9_m} ознак, а також надходять на відповідні входи елемента I-НІ 7 блока 2 формування ознак.

Наявність навіть одного нульового сигналу на вході елемента I-НІ 7 призводить до появи одиничного сигналу на відповідному виході блока 2 формування ознак, який з'єднаний з виходом елемента I-НІ 7, а отже, на входи 17 налаштування всіх комірок $1_{11}, \dots, 1_{mn}$ надходить одиничний сигнал, що дозволить перезапис (транспозицію) за певних умов даних двох сусідніх комірок 1_{ij} і $1_{i(i+1)}$ у всіх m рядках однорідної структури. При цьому задіяно виходи 15 ознаки нуля сусідніх комірок 1_{ij} і $1_{i(i+1)}$, їхні входи 14, 16, 17 налаштування і вихід 13 ознаки транспозиції, а також інформаційні входи 11, 12 другої та третьої груп відповідно та інформаційні входи 10 групи комірок $1_{i1}, \dots, 1_{in}$ i -го рядка однорідної структури, де $i=1, \dots, m$.

Комірка 1_{ij} однорідної структури, де $i=1, \dots, m$, $j=1, \dots, n$, (фіг. 2) працює в таких режимах.

1. Обнулення. В режимі обнулення на вхід 4 скидання пристрою подається одиничний сигнал, який призводить до встановлення в нульовий стан лічильника 27 кожної комірки 1_{ij} , будучи поданий на його вхід скидання.

2. Паралельний запис даних у комірку 1_{ij} . В цьому режимі на вхід 17 налаштування кожної комірки 1_{ij} однорідної структури надходить нульовий сигнал. Внаслідок попереднього обнулення лічильника 27 всіх комірок $1_{i1}, \dots, 1_{in}$ i -го рядка однорідної структури на його інверсному виході 38 ознаки нуля формується нульовий сигнал, який надходить на вихід 15 ознаки нуля всіх комірок $1_{i1}, \dots, 1_{in}$, а також на вхід 16 налаштування, а отже, на перший вхід елемента I 33 блока 31 налаштування попередньої комірки $1_{i(i-1)}$, крім останньої комірки 1_{in} . На другий вхід елемента I 33 блока 31 налаштування попередньої комірки $1_{i(i-1)}$ крім останньої комірки 1_{in} , з виходу елемента НІ 30 цієї комірки надходить одиничний сигнал, таким чином на виході елемента I 33 блока 31 налаштування, а отже, на виході 13 ознаки транспозиції комірок $1_{i1}, \dots, 1_{i(n-1)}$, формується нульовий сигнал.

У першій комірці 1_{i1} i -го рядка однорідної структури з виходу елемента I 33 нульовий сигнал надходить на перший вхід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування, на другий вхід якого з входу 17 налаштування цієї комірки надходить нульовий сигнал у режимі паралельного запису. На виході елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування першої комірки 1_{i1} формується одиничний сигнал, який надходить на другий вхід елемента I 37 блока 31 налаштування цієї комірки, на перший вхід якого з виходу елемента НІ 30 цієї комірки надходить одиничний сигнал. В результаті на виході елемента I 37 блока 31 налаштування першої комірки 1_{i1} формується одиничний сигнал, який надходить на вхід дозволу Е мультиплектора 28 цієї комірки, який переходить у робочий режим. На вхід вибору S мультиплектора 28 з виходу елемента I 33 блока 31 налаштування комірки 1_{i1} надходить нульовий сигнал, в результаті спрацьовують перші інформаційні входи D_1 мультиплектора 28

цієї комірки, які з'єднані з інформаційними входами 5_{i1} першої групи цієї комірки. Це дозволяє запис в комірку 1_{i1} даних, що подаються на її інформаційні входи 5_{i1} першої групи, оскільки дані з інформаційних виходів мультиплектора 28 будуть записані у лічильник 27 цієї комірки.

5 Одночасно у комірках $1_{i2}, \dots, 1_{i(n-1)}$ на другий вхід елемента АБО 36 блока 31 налаштування або на вхід 14 налаштування цих комірок з виходу 13 ознаки транспозиції попередніх комірок $1_{i1}, \dots, 1_{i(n-2)}$ надходить нульовий сигнал. У блоці 31 налаштування на перший вхід елемента АБО 36 комірок $1_{i2}, \dots, 1_{i(n-1)}$ з виходу елемента І 33 цих комірок надходить нульовий сигнал, що призводить до появи нульового сигналу на виході цього елемента АБО 36, який надходить на перший вхід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цих комірок. На другий

10 вхід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування з виходу 17 налаштування комірок $1_{i2}, \dots, 1_{i(n-1)}$ надходить нульовий сигнал у режимі паралельного запису, в результаті на виході цього елемента формується одиничний сигнал.

В результаті у комірках $1_{i2}, \dots, 1_{i(n-1)}$ на вхід дозволу Е мультиплектора 28 надходить одиничний сигнал з виходу елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цих комірок і мультиплексор 28 переходить у робочий режим. На вхід дозволу Е мультиплектора 29 і вхід вибору S мультиплектора 28 комірок $1_{i2}, \dots, 1_{i(n-1)}$, надходить нульовий сигнал з виходу елемента АБО 36 блока 31 налаштування цих комірок.

20 Таким чином, мультиплексор 29 комірок $1_{i2}, \dots, 1_{i(n-1)}$ переходить у неробочий режим. У мультиплектора 28 спрацьовують перші інформаційні входи D_1 , які з'єднані з інформаційними входами 5_{ij} першої групи кожної комірки 1_{ij} , що дозволяє запис в комірки $1_{i2}, \dots, 1_{i(n-1)}$ даних, які подаються на інформаційні входи $5_{i2}, \dots, 5_{i(n-1)}$ першої групи цих комірок, оскільки дані з інформаційних виходів мультиплектора 28 будуть записані у лічильник 27 цих комірок.

25 В останній комірці 1_{in} на другий вхід елемента І 33 блока 31 налаштування або на вхід 14 налаштування цієї комірки з виходу 13 ознаки транспозиції попередньої комірки $1_{i(n-1)}$ надходить нульовий сигнал, на перший вхід цього елемента з інверсного виходу 38 ознаки нуля лічильника 27 цієї комірки також надходить нульовий сигнал. В результаті на виході елемента І 33 блока 31 налаштування комірки 1_{in} формується нульовий сигнал, який надходить на перший вхід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цієї комірки, на другий вхід якого з виходу 17 налаштування цієї комірки надходить нульовий сигнал у режимі паралельного запису.

30 На виході елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування комірки 1_{in} формується одиничний сигнал, який надходить на вхід дозволу Е мультиплектора 28 цієї комірки, який в результаті переходить у робочий режим.

На вхід вибору S мультиплектора 28 комірки 1_{in} надходить нульовий сигнал з виходу елемента І 33 блока 31 налаштування цієї комірки, таким чином спрацьовують перші інформаційні входи D_1 мультиплектора 28, що дозволяє запис у комірку 1_{in} даних, що подаються на інформаційні входи 5_{in} першої групи цієї комірки, оскільки дані з інформаційних виходів мультиплектора 28 будуть записані у лічильник 27 цієї комірки. Таким чином відбувається запис в усі комірки $1_{i1}, \dots, 1_{in}$ даних, що подаються на їх інформаційні входи $5_{i1}, \dots, 5_{in}$ першої групи відповідно в усіх i-х рядках однорідної структури, де $i=1, \dots, m$.

40 3. Одночасне вилучення мінімального елемента у стовпцях однорідної структури. В даному режимі на керуючому вході 22 кожної комірки $1_{1j}, \dots, 1_{mj}$ j-го стовпця однорідної структури, де $j=1, \dots, n$, присутній одиничний сигнал, який надходить на другий вхід елемента І 32. На вхід 26 синхронізації надходять тактові імпульси, які, будучи подані на перший вхід елемента І 32, з його виходу надходять на вхід лічби лічильника 27 кожної комірки 1_u , що призводить до зменшення на одиницю його вмісту з надходженням кожного тактового імпульсу. Цей процес продовжується до обнулення лічильника 27 хоча б в одній комірці $1_{1j}, \dots, 1_{mj}$ j-го стовпця однорідної структури.

4. Транспозиція у рядках однорідної структури.

50 У таблиці 1 показано всі можливі випадки транспозиції (переміщення) вмісту у парах сусідніх комірок $1_{ij}, 1_{i(i+1)}$. Наведено дві сусідні пари, які складають перша 1_{i1} і друга 1_{i2} комірки (перша пара комірок) та друга 1_{i2} і третя 1_{i3} комірки (друга пара комірок) в i-му рядку однорідної структури для випадку, коли $n=3$.

З аналізу даних таблиці видно, що у чотирьох випадках з восьми можлива транспозиція у парах комірок, причому тільки в одній парі з двох.

55 Далі розглядається один з випадків транспозиції даних, тобто переміщення праворуч нульового вмісту попередньої комірки і ліворуч ненульового вмісту наступної комірки у парі сусідніх комірок.

Випадки транспозиції вмісту у парах сусідніх комірок

Вміст комірок 1_{ij} (вихід 38 лічильника 27)			Перша пара комірок		Друга пара комірок	
1_{i1}	1_{i2}	1_{i3}	1_{i1}	1_{i2}	1_{i2}	1_{i3}
			Вихід 13 ознаки транспозиції комірки 1_{i1}		Вихід 13 ознаки транспозиції комірки 1_{i2}	
0	0	0	0		0	
0	0	1	0		1	
0	1	0	1		0	
0	1	1	1		0	
1	0	0	0		0	
1	0	1	0		1	
1	1	0	0		0	
1	1	1	0		0	

На вході 17 налаштування всіх комірок 1_{ij} однорідної структури у режимі транспозиції присутній одиничний сигнал.

5 Розглянемо принцип роботи комірки 1_{ij} однорідної структури у випадку (другий рядок у таблиці 1), коли попередні комірки 1_{i1} і 1_{i2} мають нульовий вміст, а наступна комірка 1_{i3} ($n=3$) має ненульовий вміст, а отже, на виході 15 ознаки нуля комірок 1_{i1} і 1_{i2} присутні нульові сигнали, а на виході 15 ознаки нуля комірки 1_{i3} присутній одиничний сигнал, що надходять на входи 16 налаштування попередніх комірок 1_{i1} і 1_{i2} відповідно.

10 У першій комірці 1_{i1} у даному випадку з виходу елемента НІ 30 на другий вхід елемента І 33 блока 31 налаштування цієї комірки надходить одиничний сигнал, на перший вхід якого з інверсного виходу 38 ознаки нуля лічильника 27 наступної комірки 1_{i2} надходить нульовий сигнал. На виході елемента І 33 блока 31 налаштування комірки 1_{i1} , а отже, на виході 13 ознаки транспозиції цієї комірки формується нульовий сигнал, який надходить на перший вхід елемента РІВНОЗНАЧНОСТІ 34 цієї комірки, на другий вхід якого з входу 17 налаштування надходить одиничний сигнал у режимі транспозиції.

15 Це призводить до появи нульового сигналу на виході елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цієї комірки. В результаті на другий вхід елемента І 37 блока 31 налаштування цієї комірки надходить нульовий сигнал, а на його перший вхід з виходу елемента НІ 30 цієї комірки надходить одиничний сигнал, що призводить до появи нульового сигналу на виході елемента І 37 блока 31 налаштування комірки 1_{i1} , який надходить на вхід дозволу Е мультиплексора 28 комірки 1_{i1} і його відключає. В результаті транспозиції вмісту комірки 1_{i1} не відбувається, що підтверджує нульовий сигнал на виході 13 ознаки транспозиції цієї комірки.

20 Водночас у комірці 1_{i2} на перший вхід елемента І 33 блока 31 налаштування надходить одиничний сигнал з інверсного виходу 38 ознаки нуля лічильника 27 наступної комірки 1_{i3} , на його другий вхід надходить з виходу елемента НІ 30 цієї комірки одиничний сигнал. На виході елемента І 33 блока 31 налаштування комірки 1_{i2} , а отже, на виході 13 ознаки транспозиції цієї комірки формується одиничний сигнал, який надходить на перший вхід елемента АБО 36 блока 31 налаштування цієї комірки, на другий вхід якого з входу 14 налаштування цієї комірки, який з'єднаний з виходом 13 ознаки транспозиції попередньої комірки 1_{i1} надходить нульовий сигнал. В результаті на виході елемента АБО 36 блока 31 налаштування комірки 1_{i2} формується одиничний сигнал, який надходить на вхід дозволу Е мультиплексора 29 цієї комірки і переводить його в робочий режим, а також на перший вхід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цієї комірки, на другий вхід якого з входу 17 налаштування цієї комірки надходить одиничний сигнал у режимі транспозиції.

30 На виході елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування комірки 1_{i2} формується одиничний сигнал, який подається на вхід дозволу Е мультиплексора 28 цієї комірки і переводить його в робочий режим, а на вхід вибору S мультиплексора 29 цієї комірки з виходу елемента НІ 35 блока 31 налаштування цієї комірки надходить нульовий сигнал, тому спрацьовують перші інформаційні входи D_1 мультиплексора 29, які з'єднані з інформаційними входами 11 другої групи цієї комірки. Оскільки на вхід вибору S мультиплексора 28 комірки 1_{i2} з виходу елемента АБО 36 блока 31 налаштування цієї комірки надходить одиничний сигнал, тому спрацьовують

другі інформаційні входи D_2 мультиплектора 28, які з'єднані з інформаційними виходами мультиплектора 29 цієї комірки.

Це призведе до того, що нульовий вміст комірки 1_{i2} буде поданий з інформаційних виходів 10 групи цієї комірки на інформаційні входи 12 третьої групи наступної комірки 1_{i3} , одночасно ненульовий вміст наступної комірки 1_{i3} буде записаний у комірку 1_{i2} , будучи поданий з інформаційних виходів 10 групи комірки 1_{i3} на інформаційні входи 11 другої групи комірки 1_{i2} , оскільки дані з інформаційних виходів мультиплектора 29 через мультиплексор 28 будуть записані у лічильник 27 цієї комірки.

Таким чином не відбувається транспозиція даних у рядках однорідної структури між сусідніми комірками 1_{i1} і 1_{i2} і формуються умови для транспозиції між сусідніми комірками 1_{i2} і 1_{i3} , де $i=1, \dots, m$, що підтверджує одиничний сигнал на виході 13 ознаки транспозиції комірки 1_{i2} .

Одночасно у комірці 1_{i3} (при $n=3$) на перший вхід елемента I 33 блока 31 налаштування з інверсного виходу 38 ознаки нуля лічильника 27 надходить одиничний сигнал, а на його другий вхід з входу 14 налаштування цієї комірки, який з'єднаний з виходом 13 ознаки транспозиції попередньої комірки 1_{i2} надходить одиничний сигнал.

На виході елемента I 33 блока 31 налаштування комірки 1_{i3} формується одиничний сигнал, який надходить на перший вхід елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування цієї комірки, на другий вхід якого з входу 17 налаштування цієї комірки надходить одиничний сигнал у режимі транспозиції. В результаті на виході елемента РІВНОЗНАЧНОСТІ 34 блока 31 налаштування комірки 1_{i3} формується одиничний сигнал, який надходить на вхід дозволу E мультиплектора 28 цієї комірки і переводить його в робочий режим.

На вхід вибору S мультиплектора 28 з виходу елемента 133 блока 31 налаштування комірки 1_{i3} надходить одиничний сигнал, тому спрацьовують другі інформаційні входи D_2 мультиплектора 28, які з'єднані з інформаційними входами 12 третьої групи цієї комірки.

Це призведе до того, що ненульовий вміст комірки 1_{i3} буде записаний у попередню комірку 1_{i2} , будучи поданий з інформаційних виходів 10 групи комірки 1_{i3} на інформаційні входи 11 другої групи комірки 1_{i2} , одночасно нульовий вміст комірки 1_{i2} буде записаний у наступну комірку 1_{i3} , будучи поданий з інформаційних виходів 10 групи комірки 1_{i2} на інформаційні входи 12 третьої групи комірки 1_{i3} , оскільки дані з інформаційних виходів мультиплектора 28 будуть записані у лічильник 27 цієї комірки. Таким чином відбувається транспозиція даних у рядках однорідної структури між сусідніми комірками 1_{i2} і 1_{i3} , де $i=1, \dots, m$.

Отже, транспозиція між двома сусідніми комірками 1_{ij} і $1_{i(i+1)}$ відбувається за наявності одиничного сигналу на виході 13 ознаки транспозиції комірки Ц і лише в одній з двох пар комірок $1_{i(i-1)}$ і 1_{ij} , 1_{ij} і $1_{i(i+1)}$.

Запропонована комірка однорідної структури має розширені функціональні можливості для розпізнавання сигналів у класифікаторі через можливість паралельного запису даних у комірки, керування одночасним вилученням мінімального елемента у стовпцях однорідної структури, а також обміну даними між сусідніми комірками у рядках однорідної структури за певних умов.

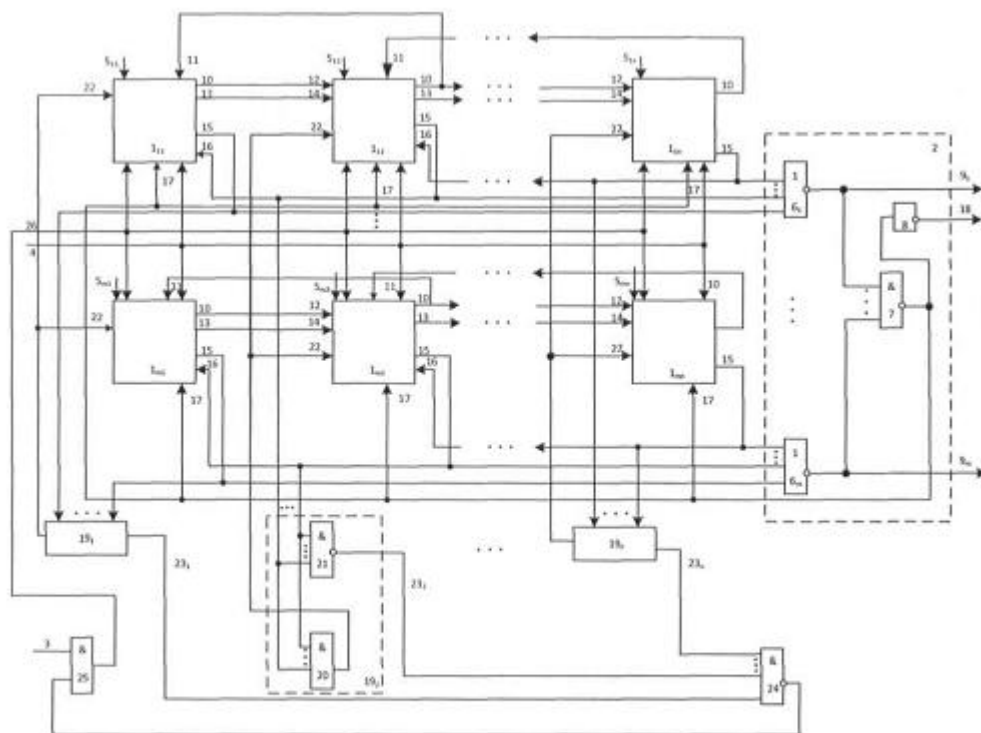
40 ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Комірка однорідної структури, що містить перший і другий мультиплектори, лічильник, елемент НІ і блок налаштування, що містить елементи I та НІ, елемент АБО і елемент РІВНОЗНАЧНОСТІ, причому інформаційні входи першої групи комірки з'єднані з першими інформаційними входами першого мультиплектора, перший вхід блока налаштування з'єднаний з першим входом елемента I, причому інверсний вихід ознаки нуля лічильника є виходом ознаки нуля комірки і з'єднаний з входом елемента НІ комірки, вихід якого з'єднаний з другим входом елемента I, вихід якого з'єднаний з першим входом елемента АБО та входом елемента НІ блока налаштування і є виходом ознаки транспозиції комірки, вихід елемента АБО з'єднаний з входом дозволу другого мультиплектора, з входом вибору першого мультиплектора і з першим входом елемента РІВНОЗНАЧНОСТІ, вихід якого з'єднаний з входом дозволу першого мультиплектора, вихід елемента НІ блока налаштування з'єднаний з входом вибору другого мультиплектора, другий вхід елемента РІВНОЗНАЧНОСТІ з'єднаний з другим входом налаштування комірки, а другий вхід елемента АБО з'єднаний з третім входом налаштування комірки, інформаційні входи другої групи комірки з'єднані з першими інформаційними входами другого мультиплектора, другі інформаційні входи якого з'єднані з інформаційними входами третьої групи комірки, другі інформаційні входи першого мультиплектора з'єднані з інформаційними виходами другого мультиплектора, а інформаційні виходи першого мультиплектора з'єднані з інформаційними входами лічильника, інформаційні виходи якого з'єднані з інформаційними виходами групи комірки, вхід скидання лічильника з'єднаний з входом скидання пристрою, блок

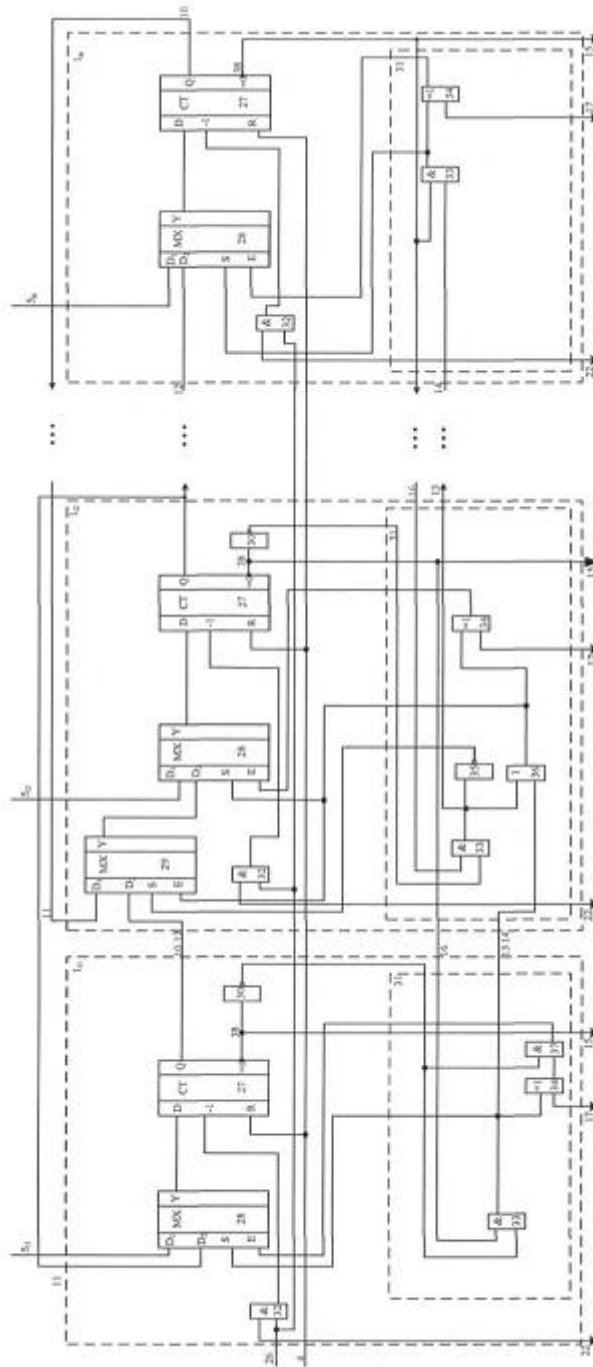
налаштування першої комірці кожного рядка однорідної структури містить додатковий елемент I, причому у першій і останній комірках кожного рядка однорідної структури вихід елемента I з'єднаний з входом вибору першого мультиплексора і з першим входом елемента РІВНОЗНАЧНОСТІ, в першій комірці кожного рядка однорідної структури вихід елемента NI

5 комірці з'єднаний з першим входом додаткового елемента I блока налаштування, другий вхід якого з'єднаний з виходом елемента РІВНОЗНАЧНОСТІ, а його вихід з'єднаний з входом дозволу першого мультиплексора, інформаційні входи другої групи комірці з'єднані з другими інформаційними входами першого мультиплексора, в останній комірці кожного рядка однорідної

10 структури перший вхід елемента I з'єднаний з інверсним виходом ознаки нуля лічильника, а його другий вхід з'єднаний з третім входом налаштування комірці, вихід елемента РІВНОЗНАЧНОСТІ з'єднаний з входом дозволу першого мультиплексора, другі інформаційні входи якого з'єднані з інформаційними входами третьої групи комірці, яка **відрізняється** тим, що в неї введено елемент I, перший вхід якого підключений до входу синхронізації, другий вхід з'єднаний з керуючим входом комірці, а його вихід підключений до входу лічби лічильника.



Фіг. 1



Фиг. 2

Комп'ютерна верстка Г. Паяльніков

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601