

ОСОБЛИВОСТІ ФУНКЦІОНАЛЬНОГО ОПЕРАЦІЙНОГО БАЗИСУ ТИПУ «ЗАТРИМКА» ДЛЯ ЛОГІКО-ЧАСОВИХ СЕРЕДОВИЩ

Цирульник С.М., Кожем'яко В.П., Колесницький О.К., Василецький С.А.

Вступ

Для того, щоб нова технологія реалізації апаратної частини обчислювача максимально ефективно використовувала свої можливості, необхідно використовувати технологію обробки інформації з таким логічним базисом, який був би найбільш адекватним сильним сторонам нової технології апаратної частини, та ігнорував би її слабкі сторони. Булевий базис не адекватний оптичній елементній базі. В логіко-часових середовищах, використання яких у оптичних обчислювачах є оптимальним, базисними є такі операції: зсув, порівняння, паралельна затримка.

Найбільш перспективним методом формування паралельної затримки є застосування затримок на волоконно-оптичних лініях зв'язку (ВОЛЗ), що дозволяє домогтися максимально високої швидкодії, а нестабільності напівпровідникових приладів замінити точністю підгонки лінійних розмірів ВОЛЗ. При такому методі формування затримки часова інформація дорівнюється з часом проходження фронту оптичного сигналу через ВОЛЗ. У якості кванта часу використовується час проходження фронтом оптичного сигналу дискрету ВОЛЗ, обумовленого лінійними розмірами, а самий квант часу може змінюватися в залежності від ступеня впливу зовнішніх впливів на ВОЛЗ.

Методи формування часової затримки

Послідовне коло інверторів може бути використано для часової затримки імпульсів. Внаслідок інерційних процесів в мікросхемі (рис1.) імпульс, який проходить скрізь коло логічних елементів, затримується відносно імпульсу, який проходить через провідник, на час $t_{\text{зат}} = nt_{\text{зд.р.ср}}$, де n - кількість елементів в колі, $t_{\text{зд.р.ср}}$ - середній час затримки поширення для елементів тої чи іншої серії.

Оскільки час затримки в сучасних мікросхемах дуже малий, то такі формувачі придатні для отримання коротких затримок – десятки раз, рідше - сотні наносекунд.

Доцільно нагадати, що час затримки розповсюдження в мікросхемах структури КМДН залежить від напруги живлення, і чим менше напруга, тим більша затримка. Цими властивостями можна скористатися для збільшення затримки або зменшення кількості елементів в колі.

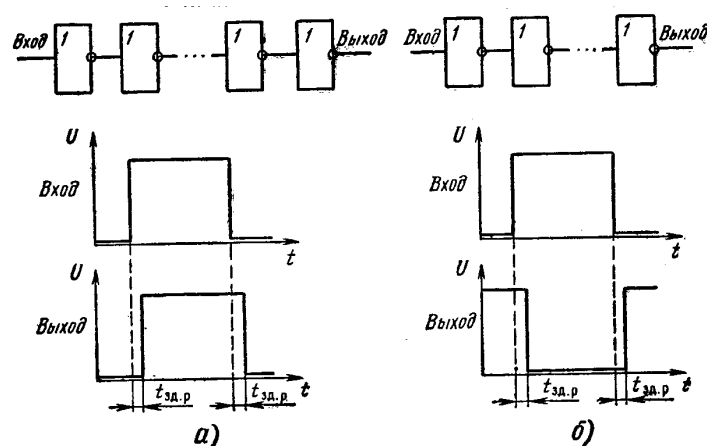


Рис. 1. Часове і фазове співвідношення в послідовному колі інверторів:

а-парне число інверторів, б-непарне.

Час затримки суттєво збільшиться, якщо між двома логічними елементами помістити інтегруючу RC – ланку (Рис. 2). Такий прийом дозволяє обме-

житись лише двома елементами і робити затримку регульованою зміною параметрів інтегруючого кола.

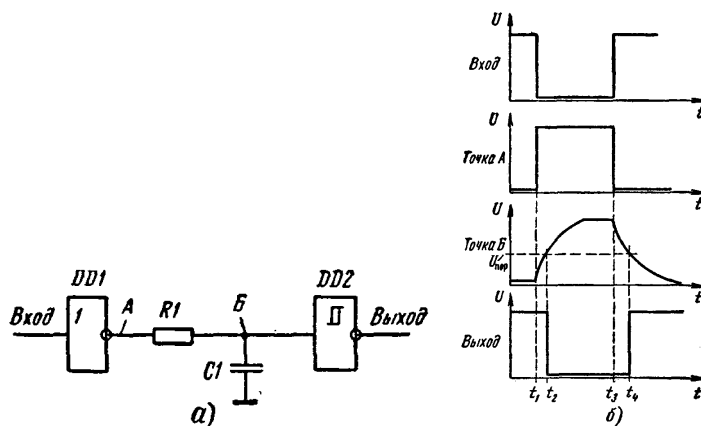


Рис. 2. Часова затримка з допомогою RC – кола між двома інверторами:

а - схема включення; б - часові діаграми.

Інтегруюче коло, включене між двома елементами структури КМДН, працює в умовах, близьких до ідеальних, завдяки великому вхідному та порівняно малому вихідному опору цих мікросхем. Перепади напруги на вході кола $U_M = U^1 - U^0 = U_{\text{п}}$, оскільки падіння напруги на відкритих виходах КМДН транзисторах менше 0,1В. Час затримки спрацьовування другого елемента (Рис.2) після перемикавання першого можна знайти за формулою:

$$T_{зд} = RC \cdot \ln \frac{U_{\text{п}}}{U_{\text{пор}}}$$

І, якщо прийняти, що $U_{\text{пор}} = U_{\text{п}} / 2$, то

$$T_{зд} \approx RC \cdot \ln 2 \approx 0.7 \cdot RC$$

Робота інтегруючого RC – кола в сполученні з мікросхемами ТТЛ набагато складніша, оскільки вхід наступного елемента знаходиться під напругою, а його опір порівняно малий і залежить від рівня діючого сигналу. Розрахункові

формули часу затримки з використанням RC-елементів досить великі, тому на практиці користуються номограмами, приведеними на рис.3

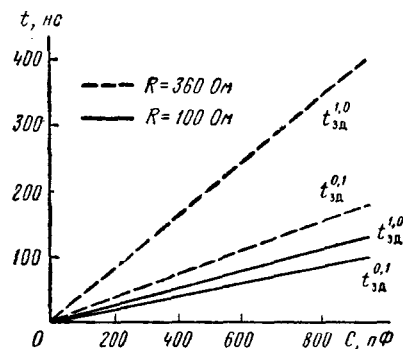


Рис. 3. Номограма для визначення часової затримки

RC елементами при застосуванні ІМС ТТЛ

При синхронізації інформаційних сигналів часто необхідно регулювати електронним шляхом час затримки синхронізуючого імпульсу, не змінюючи при цьому його тривалість. Найбільш просте рішення цієї задачі складається в однаковій затримці фронту і спаду імпульсу двома одновібраторами. В такому пристрої не важко здійснити електронну перестройку часу затримки, керування струмом заряду часозадаючого конденсатора. Проте, наявність двох розділених кіл затримки зумовлює невисоку точність повторення тривалості імпульсу, низьку температурну і часову стабільність роботи пристроїв.

В лінії затримки, описаній в [2], похибка повторення тривалості імпульсу практично усунена завдяки використанню одного одновібратора для затримки як фронту, так і спаду імпульсу. Структурна схема пристрою приведена на рис.4. Формувач Φ забезпечує запуск настроєного на час t_z одновібратора **ОВ** по фронту і спаду вхідного імпульсу. D – тригер Тг кожен раз по закінченню

імпульсу одновібратора фіксує і запам'ятовує на своєму виході логічний рівень вхідної напруги. Таким чином, на виході пристрою здійснюється затримка на

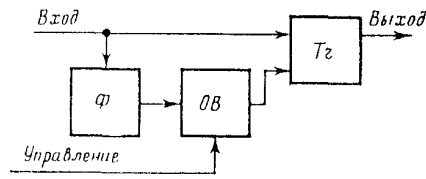


Рис. 4. Структурна схема лінії затримки

час t_3 вхідного імпульсу. Час затримки може регулюватися напругою керування, проте час затримки не повинен перевищувати тривалості імпульсу.

На рис. 5 зображена принципова схема електронної лінії затримки. Схема зібрана на мікросхемі серії К155. Тригер М2-2 й одновібратор М1-2 використані по своєму прямому призначенню, елементи М1-1 і М2-1 утворюють формувач імпульсів запуску. Роботу схеми демонструє часова діаграма (рис. 5).

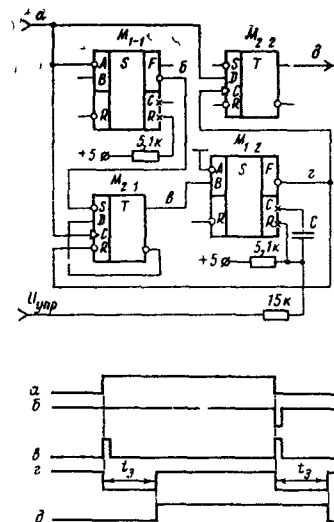


Рис. 5. Принципова схема і часові діаграми роботи TTL-лінії затримки.

$M1 - K155AF3, M2 - K155TM2.$

В початковому стані тригери та одновібратори встановленні в "0". Фронтом вхідного імпульсу (рис.5,а) встановлюється в "1" тригер М2-1 (Рис.5,в),

який запускає основний одновібратор М1-2 (Рис.5,г). При цьому по колу зворотного зв'язку тригер М2-1 скидається в початковий стан. По закінченню сигналу одновібратора, тобто через час t_3 , який визначається параметрами часозадаючої RC – ланки і керуючої напругою $U_{кер}$, тригер М2-2 починає формувати вихідний імпульс (рис. 5,д). Спад вхідного імпульсу запускає допоміжний одновібратор М1-1 (Рис.5,б), через тригер М2-1 викликає повторний запуск основного одновібратора М1-2. Через час t_3 після закінчення вхідного імпульсу тригер М2-2 скидається в основний стан, тобто закінчується формування вихідного імпульсу.

Розглянутий варіант лінії затримки доцільно використовувати в діапазоні 0,1 – 100 мкс. Пропонований варіант лінії затримки має: діапазон електронної перестройки – не менше 5:1; температурну нестабільність затримки $\sim 0,1\%/C$.

Недоліком розглянутої схеми є обмеження часу затримки тривалістю вхідного імпульсу.

Для досягнення часу затримки, який би перевищував сам імпульс, потрібно використовувати послідовне з'єднання декількох ліній затримки. Застосування оптоелектронних методів для формування програмованих ліній затримки приведені в [2]. Оптоелектронна лінія затримки (рис.6) складається з послідовного з'єднання блоків затримки $9_1 \dots 9_n$, формувача імпульсів 6, тригера 7, вихід якого являється виходом блоку затримки. Блок 9 складається з тригера 1, інвертора 16, елементів RC ланки – $3, 2, 5_1 \dots 5_m$, які дозволяють змінювати час за-

тримки блока, біспін-оптопарі 10 (рис.7). Загальний час затримки визначається за формулою :

$$T_3 = \sum_{i=1}^n T_i,$$

де T_i - час затримки одним блоком 9.

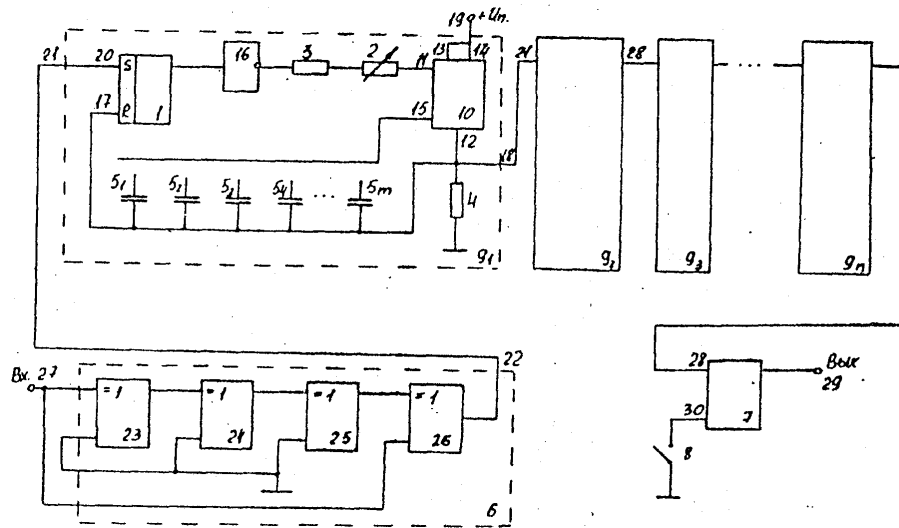


Рис. 6. Оптоелектронна лінія затримки.

В початковий момент часу на шину 19 живлення подається напруга живлення. Лічильний тригер 7, шляхом замикання перемикача 8 (подача нульового потенціалу на вхід 30 установки тригера в нульовий стан), встановлюється в нульовий стан, крім того RS – тригера 1 блоків 9 також встановлюються в нульовий стан.

При подачі імпульсу позитивної полярності на вхід 27 пристрою, за допомогою елементів 23-26 “виключне АБО”, на виході 22 формувача 6 імпульсів з’являються пікові імпульси (рис.8), відповідно, по передньому і задньому фронтам вхідного імпульсу, які поступають на вхід 21 першого одиничного блока 91 затримки.

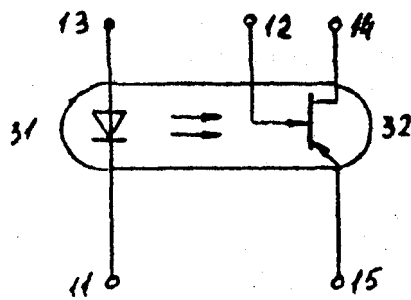


Рис. 7. Біспін-оптопара

В момент надходження першого імпульсу на S-вхід RS-тригера 1 першого блока 91, RS-тригер 1 встановлюється в стан лог."1", який інвертується інвертором 16 в нульовий потенціал від шини живлення через третій вивід 13, через світлодіод 31 (рис.7) біспін-оптопари 10 (рис.6) до першого виводу 11, через змінний резистор 2 і перший резистор 3 до виходу інвертора 16 протікає струм. Світлодіод 31 подає оптичний сигнал на фотоприймач 32, концентруючий в собі певний заряд. Коли значення заряду досягає певного порогу на його другому виводі з'являється імпульс, тривалість якого залежить від часу концентрації заряду фотоприймачем. Час концентрації заряду регулюється конденсаторами 5 і змінним резистором 2, який задає струм через світлодіод 31, а, відповідно, і рівень яскравості, від якого залежить час концентрації заряду. З виходу 18 першого блока 91 затримані імпульси на час t_1 поступають на вхід 20 другого одиничного блоку 9 затримки, яка затримує їх на час t_n і т.д. з виходу 18 останнього блоку 9 затримані імпульси на час надходять на лічильний вхід 28 лічильного тригера 7. Так як, тригер 7 знаходився в стані лог."1" (рисунок 3). З приходом другого імпульсу, тригер 7 перемикається в стан лог."0".

Другий резистор 4 необхідний для задавання робочого струму і відповідного потенціалу на виході 18 блока 9. Кожен блок 91 можна налаштувати за допомогою змінного резистора 2 і конденсаторів 5, на певний час затримки.

Перевагами запропонованого приладу являється його розширена область використання, за рахунок розширення діапазону часу затримки, відповідно тривалості вихідних імпульсів тривалості вхідних, через те, що затримку імпульсів переднього і заднього фронтів здійснюється одним і тим самим блоком, а в прототипі різними, що приводить до усунення нестабільності.

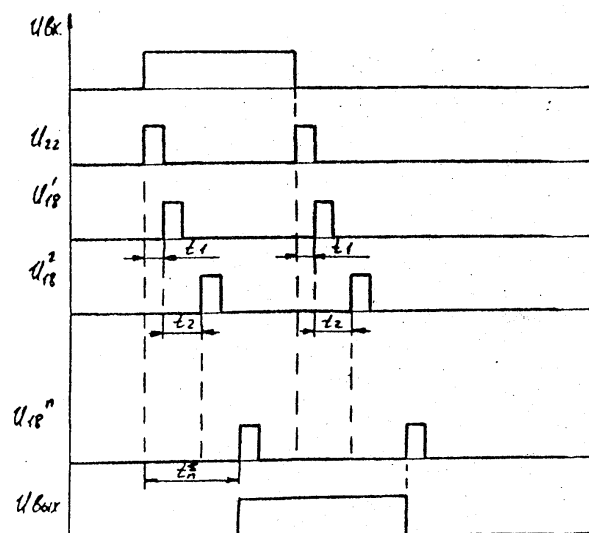


Рис 8. Часові діаграми роботи оптоелектронної лінії затримки.

Варіант універсальної керованої лінії затримки приведено на рис.9. В залежності від сигналу керування блок затримки або затримує сигнал на час t_3 ($U_{кер}=E^1$), або пропускає сигнал без затримки ($U_{кер}=E^0$). Вважається, що часом затримки елементів D1, D2 знехтуємо. В якості лінії затримки може використовуватись : коло з інверторів (повторювачів), оптоволоконні лінії затримки, ін-

тегруючі RC ланки, одновібратори. Кожен з блоків затримки може мати фіксований, чи змінний час затримки.

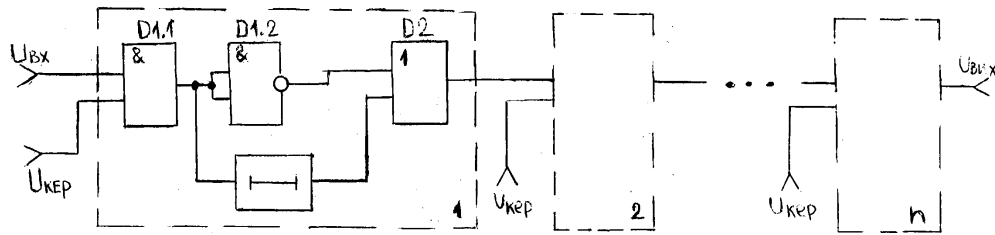


Рис 9. Універсальна керована лінія затримки.

Таким чином приведеною схемою може керувати, наприклад, мікропроцесор, програмним чином змінюючи час затримки, вибираючи задіяними окремими блоками. Елементи D1, D2, можуть бути побудовані на будь-якій елементній базі.

В якості блоку затримки можна використати пристрій для паралельного складання тривалостей групи часовоїмпульсних сигналів [4] (рис. 10).

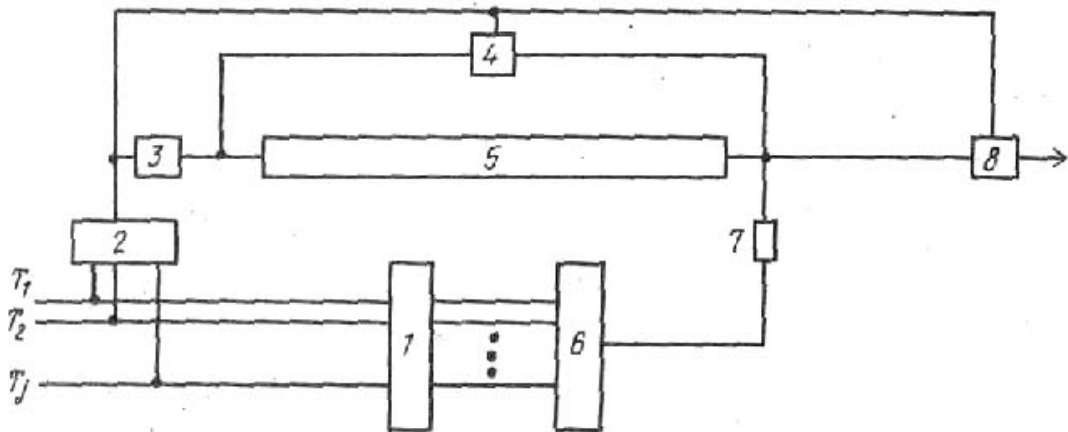


Рис. 10 Пристрій для паралельного складання тривалостей групи часовоїмпульсних сигналів

Пристрій містить блок 1 визначення поточної кількості часовоїмпульсних сигналів, елемент АБО 2, формувачі 3 і 4 короткого імпульсу, середовище

5 поширення імпульсу (волоконно-оптичний кабель), ЦАП 6, резистор 7, лічильник імпульсів 8. Код поточної кількості вхідних часоімпульсних сигналів із виходів блока 1 надходить на ЦАП 6, вихідна напруга якого створює дрейфове поле для середовища 5 поширення електромагнітного імпульсу. З виходу елемента АБО 2 опорний часоімпульсний сигнал надходить на входи дозволу лічильника імпульсів 8 і формувача імпульсів 4, а також на вхід формувача імпульсів 3, який по передньому фронту опорного часоімпульсного сигналу формує короткий імпульс, що надходить на вхід середовища 5. Імпульс поширюється по середовищу 5 зі швидкістю, прямо пропорційною напрузі, прикладеній до середовища 5 із виходу ЦАП 6. З виходу середовища 5 імпульс надходить на лічильник 8 і формувач 4, де формується наново (посилується) і надходить на вхід середовища 5. Цикл повторюється доти, поки на вході дозволу формувача 4 присутній опорний часо-імпульсний сигнал.

Таким чином, описаний пристрій може використовуватись в якості блоку затримки імпульсу, абсолютна похибка якого не перевищує одиниці молодшого розряду лічильника 8. Використання в якості середовища поширення імпульсу оптоволокна дозволяє значно підвищити стабільність блоку затримки імпульсу, а також досягти необхідної точності формування часу затримки.

Одним з варіантів формування вхідного часоімпульсного сигналу керування, який визначає час затримки, може бути використання оптоелектронного перетворювача напруги у часовий інтервал [5]. В цьому пристрої вхідна напруга керування прикладається до електрооптичного дефлектора, який від-

хляє світловий промінь на відповідні фотоприймачі, сигнали яких формують передній та задній фронти часового інтервалу.

Література

1. Зельдин Е.А. Импульсные устройства на микросхемах .М.: Радио и связь , 1991г.

2. Чулоков В.А. Федосеева Е.Б. Управляемая электронная линия задержки.- Приборы и техника эксперимента,1984,№3 с.123-125.

3. А.С. СССР №1790027, опубл. 11.10.89. Бюл.№54. Оптоэлектронная линия задержки ./ О.Д. Киаб, В.П. Кожемяко, В.Г.Красиленко, Н.Н. Михальниченко, С.Н. Белан

4. А.С. СССР №1317458, опубл. 15.06.87. Бюл. №22. Способ параллельного сложения длительностей группы времяимпульсных сигналов./ В.П. Кожемяко, В.Г. Красиленко, М.В. Кармалита.

5. А.С. СССР №1169169, опубл. 23.07.85. Бюл.№27. Преобразователь напряжения во временной интервал./ В.П. Кожемяко, В.Г. Красиленко, А.Т. Теренчук и Н.А. Шутило