

Конвеєрний аналого-цифровий перетворювач

Винахід відноситься до інформаційно-вимірювальної та обчислювальної техніки і може бути використаний для перетворення аналогових величин у цифрові.

Відомий конвеєрний АЦП, який містить блок перетворення з p каскадів врівноваження та арифметичний блок для обчислення кінцевого результату на основі цифрової інформації від блоку перетворення. Кожний каскад складається з пристрою вибірки зберігання (ПВЗ), m -розрядного АЦП, m -розрядного ЦАП, блоку підсилення різницевого сигналу. Пристрій працює таким чином: на початку перетворення вхідний аналоговий сигнал фіксується в ПВЗ і вимірюється АЦП, вихідний код якого поступає на арифметичний блок і ЦАП, а потім різниця між вхідним і компенсуючим сигналом ЦАП підсилюється і подається на вхід наступного каскаду. (Перебаскин А.В., Бахметьев А.А., Колосов С.О. Интегральные микросхемы: Микросхемы для аналого-цифрового преобразования и средств мультимедиа. Выпуск 1 – М. ДОДЭКА, 1996, 384 с. – ISBN-5-87835-008-4 – С.20).

Основними недоліками такого конвеєрного АЦП є значна похибка перетворення, яка обумовлена значними первинними похибками аналогових вузлів. Так наприклад, для p розрядного конвеєрного АЦП точність m -розрядного ЦАП в кожному каскаді повинна відповідати p розрядному, а виготовлення ПВЗ з похибкою фіксування аналогової величини не більше половини молодшого кванту для високорозрядних АЦП дуже ускладнено.

Найбільш близьким за технічною сутністю є конвеєрний АЦП, який містить блок перетворення з p каскадів врівноваження, блок джерел опорних струмів, виходи якого підключені до відповідних перших входів каскадів врівноваження, виходи яких є вихідними шинами. Для підвищення достовірності перетворення цей конвеєрний АЦП містить шифратор, регістр, перемикач, блок керування, вхід якого є шиною "Режим роботи", перший вихід підключений до керуючого входу шифратора, вихід якого є вихідною шиною "Контроль перетворення", інформаційні входи підключені до відповідних входів регістру, інформаційні входи якого

підключені до відповідних виходів блоку перетворення, вхід керування підключений до другого входу блоку керування, третій вхід якого підключений до входу керування перемикача, перший інформаційний вхід якого підключений до допоміжного виходу блоку джерел опорних струмів, другий інформаційний вхід є вхідною шиною, вихід підключений до другого входу блоку перетворення.

Конвеєрний АЦП виконаний на основі коду Фібоначчі або коду "золотої" пропорції для підвищення точності перетворювання, яка досягається за рахунок введення режиму метрологічного контролю, в якому використовуються властивості симетричного вимірювального двійкового коду під час перетворення диференційного нульового вхідного сигналу, при цьому шифратор знаходить заборонені кодові комбінації у випадку погіршення метрологічних характеристик перетворювача (Конвейерный аналого-цифровой преобразователь: А.с. 1381706 СССР Н 03 М 1/42 / А.П.Стахов, С.М.Арапов, А.Д.Азаров, В.П.Волков, Е.М.Арапова (СССР). – 16 с.: ил.).

Недоліком такого конвеєрного аналого-цифрового перетворювача є низька точність, оскільки метрологічний контроль дозволяє лише фіксувати наявність похибки, яка перевищує задані межі, а не коригувати її.

В основу винаходу поставлена задача створення високоточного конвеєрного АЦП, в якому за рахунок введення нових блоків, зв'язків між ними та окремої процедури самокалібрування статичних похибок аналогових вузлів досягається необхідний рівень статичної похибки перетворювача, що призводить до зменшення технологічних вимог до окремих блоків та вузлів пристрою.

Поставлена задача досягається тим, що конвеєрний аналого-цифровий перетворювач містить блок перетворення з n каскадів врівноваження, блок еталонних аналогових величин, виходи якого підключені до відповідних перших входів каскадів врівноваження, блок керування, перший вихід якого з'єднаний з входом керування блоку перетворення, блок пам'яті та арифметичний блок, перші входи яких є другим та третім виходами блоку керування, перша вхідна шина арифметичного блоку з'єднана з вихідною шиною блоку перетворення, друга вхідна

шина – з вихідною шиною блоку пам'яті. вихідна шина, яка є інформаційним виходом пристрою, – з вхідною шиною блоку пам'яті, а кожний каскад врівноваження містить вхідну шину, яка з'єднана з першим входом першого блоку комутації, другий, третій та четвертий входи якого з'єднано з блоком еталонних аналогових величин, п'ятий – з вихідною шиною каскаду, а вихід першого блоку комутації з'єднано зі входом першого пристрою вибірки-зберігання, вихід якого з'єднаний із першим входом компаратора аналогових величин. другий вхід якого з'єднано з нульовим виходом блоку еталонних аналогових величин. а цифровий вихід з'єднаний з арифметичним блоком та керуючим входом другого блоку комутації, перший та другий входи якого з'єднані з першим та другим виходами блоку еталонної аналогової величини, а вихід з'єднано з першим входом пристрою підсумовування аналогових величин. другий вхід якого є виходом блоку підсилення. вхід якого з'єднано з виходом першого пристрою вибірки-зберігання, а вихід блоку підсумовування аналогових величин з'єднано з входом другого пристрою вибірки-зберігання, вихід якого є аналоговим виходом поточного каскаду і відповідно аналоговим входом наступного каскаду, а блок підсилення виконаний на основі надлишкової позиційної системи числення.

Така структура дозволяє ввести додаткову операцію цифрового самокалібрування ваг розрядів АЦП, побудованого на неточних аналогових вузлах.

На кресленні зображена структурна схема конвеєрного АЦП.

Пристрій складається з блоку перетворення 1, вихід якого з'єднано цифровою шиною з арифметичним блоком 2, який в свою чергу з'єднаний з блоком пам'яті 3. Блок еталонних аналогових величин 4 та вхідна шина 5 з'єднані зі входами блоку перетворення 1. Інформаційний цифровий вихід арифметичного блоку 2 є вихідною шиною 6. Блок керування 7 з'єднано шинами з блоком перетворення 1, арифметичним блоком 2 та блоком пам'яті 3. Блок перетворення 1 складається з n (n – кількість розрядів вихідного коду від блоку перетворення) каскадів врівноваження 8. кожний з яких на вході містить перший блок комутації еталонної аналогової величини 9 (мультиплексор), входи якого входять до вхідної шини 10

каскаду врівноваження 8, а вихід блоку комутації 9 з'єднано з першим входом першого пристрою вибірки – зберігання 11 (ПВЗ). Вихід першого ПВЗ 11 є одночасно входом компаратора 12 аналогових величин та підсилювача 13 аналогових величин. Другий вхід компаратора 12 з'єднано з нульовим входом вхідної шини 10. Вихід компаратора 12 є вихідною шиною 14 каскаду врівноваження 8 і з'єднана з відповідним входом арифметичного блоку 2. Входи другого блоку комутації 15 з'єднано з вхідною шиною 10, вхід керування є виходом компаратора 12, а вихід другого блоку комутації з'єднано з другим входом суматора аналогових величин 16, перший вхід якого з'єднано з виходом блоку підсилення 13. Вихід суматора аналогових величин 16 з'єднано зі входом другого пристрою вибірки-зберігання 17, вихід якого є вихідною шиною 18 поточного i -го каскаду врівноваження 8, першим входом вхідної шини 10 наступного $i-1$ -го каскаду врівноваження 8 та останнім входом вхідної шини 10 поточного i -го каскаду врівноваження 8.

Конвеєрний АЦП повинен бути побудований на основі надлишкової позиційної системи числення (НПСЧ), в якій будь-яке дійсне число може бути зображене у вигляді:

$$N = \sum_{i=-\infty}^{+\infty} a_i \cdot Q_i,$$

де $a_i \in \{-1, 1\}$, $Q_i = \alpha^i$ – вага відповідного i -го розряду, α – основа системи числення.

Пристрій працює таким чином: В режимі самокалібрування (допоміжний режим) проводиться $n-3$ перетворювань, в результаті чого отримуються реальні значення ваг розрядів кожного каскаду:

$$Q_i = Q_{id,i} + \Delta Q_i, \quad \text{де } Q_{id,i} = \alpha^i.$$

Всі статичні похибки кожного каскаду складаються з: похибки нелінійності, зміщення нуля та похибки масштабу. Для НПСЧ з розрядним коефіцієнтом $a_i \in \{\bar{1}, 1\}$ існують такі складові статичної похибки i -го каскаду:

Δ_{i+} – похибка нелінійності, якщо розрядний коефіцієнт $a_i = 1$,

Δ_{i-} – похибка нелінійності, якщо розрядний коефіцієнт $a_i = \bar{1}$,

$\Delta_{i\alpha}$ – зміщення коефіцієнту підсилення i -го каскаду врівноваження від обраної основи системи числення α .

Процедура визначення реальних ваг розрядів є такою: виконується по три перетворення для кожного каскаду з підключенням на вході каскаду, що калібрується, блоку еталонної аналогової величини A , а потім вихід каскаду замикається на вхід, в результаті чого отримуємо циклічний перетворювач на основі одного каскаду врівноваження. Блок еталонних аналогових величин має три виходи: з нульових рівнем аналогової величини $A_{\text{он1}} = "0"$, з додатнім значенням опорної аналогової величини $A_{\text{он2}} = +A_{\text{оп}}$, з від'ємним значенням опорної аналогової величини $A_{\text{он3}} = -A_{\text{оп}}$, а межі змінення вхідної аналогової величини $A_{\text{вх}}$:

$$-A_{\text{оп}} \leq A_{\text{вх}} \leq +A_{\text{оп}}$$

Коди еталонних аналогових величин, як і опорні величини, вибираються такими:

$$K(A_{\text{он1}}) = 0, \quad K(A_{\text{он2}}) = +K(A_{\text{оп}}), \quad K(A_{\text{он3}}) = -K(A_{\text{оп}})$$

Під час проведення першого перетворення в i -му каскаді, що калібрується, на вхід подається нульовий рівень аналогової величини $A_{\text{он1}}$ з блоку еталонних аналогових величин. В результаті отримуємо рівняння балансу:

$$A_{\text{он1}} = \sum_{j=0}^{n-1} \left(\alpha_i^j \cdot a_{ij} + \left\{ \begin{array}{l} \alpha_i^j \cdot \Delta_{i+}, a_{ij} = 1 \\ \alpha_i^j \cdot \Delta_{i-}, a_{ij} = \bar{1} \end{array} \right\} \right)$$

Рівняння балансу для кодів аналогових величин:

$$0 = \sum_{i=0}^{n-1} \left(K(\alpha_i)^j \cdot a_{1,j} + \left\{ \begin{array}{l} K(\alpha_i)^j \cdot K(\Delta_{i+}), a_{1,j} = 1 \\ K(\alpha_i)^j \cdot K(\Delta_{i-}), a_{1,j} = \bar{1} \end{array} \right\} \right), \quad (1)$$

де $a_{1,j}$ – значення розрядного коефіцієнту 14 каскаду i під час першого перетворення на j -му циклі.

Під час проведення другого перетворення в i -му каскаді, що калібрується, на вхід подається $A_{\text{он2}}$ з блоку еталонних аналогових величин. В результаті отримуємо рівняння балансу:

$$A_{\text{он2}} = \sum_{j=0}^{n-1} \left(\alpha_i^j \cdot a_{2,j} + \left\{ \begin{array}{l} \alpha_i^j \cdot \Delta_{i+}, a_{2,j} = 1 \\ \alpha_i^j \cdot \Delta_{i-}, a_{2,j} = \bar{1} \end{array} \right\} \right).$$

Рівняння балансу для кодів аналогових величин:

$$K(A_{\text{он2}}) = \sum_{j=0}^{n-1} \left(K(\alpha_i)^j \cdot a_{2,j} + \left\{ \begin{array}{l} K(\alpha_i)^j \cdot K(\Delta_{i+}), a_{2,j} = 1 \\ K(\alpha_i)^j \cdot K(\Delta_{i-}), a_{2,j} = \bar{1} \end{array} \right\} \right), \quad (2)$$

де $a_{2,j}$ – значення розрядного коефіцієнту 14 каскаду i під час другого перетворення на j -му циклі.

Під час проведення другого перетворення в i -му каскаді, що калібрується, на вхід подається $A_{\text{он3}}$ з блоку еталонних аналогових величин. В результаті отримуємо рівняння балансу:

$$A_{\text{он3}} = \sum_{j=0}^{n-1} \left(\alpha_i^j \cdot a_{3,j} + \left\{ \begin{array}{l} \alpha_i^j \cdot \Delta_{i+}, a_{3,j} = 1 \\ \alpha_i^j \cdot \Delta_{i-}, a_{3,j} = \bar{1} \end{array} \right\} \right).$$

Рівняння балансу для кодів аналогових величин:

$$K(A_{\text{он3}}) = \sum_{j=0}^{n-1} \left(K(\alpha_i)^j \cdot a_{3,j} + \left\{ \begin{array}{l} K(\alpha_i)^j \cdot K(\Delta_{i+}), a_{3,j} = 1 \\ K(\alpha_i)^j \cdot K(\Delta_{i-}), a_{3,j} = \bar{1} \end{array} \right\} \right), \quad (3)$$

де $a_{3,j}$ – значення розрядного коефіцієнту 14 каскаду i під час третього перетворення на j -му циклі.

В результаті отримаємо систему з трьох рівнянь (1), (2) та (3) з трьома невідомими: $K(\Delta_{i+})$, $K(\Delta_{i-})$ та $K(\alpha_i)$, розв'язок якої можна здійснювати будь-яким відомим методом.

Отримані коди $K(\Delta_{i+})$, $K(\Delta_{i-})$ та $K(\alpha_i)$ заносяться у блок пам'яті 3 і потім використовуються у другому (основному) режимі – перетворення. Можна також звести отримані результати до реальних ваг розрядів $K_{i+} = K(Q_{i+})$ та $K_{i-} = K(Q_{i-})$.

В режимі основного перетворення в арифметичному блоці обчислюється кінцевий результат на основі отриманих в режимі самокалібрування ваг розрядів і цифрових коефіцієнтів від n каскадів. Цифровий еквівалент вхідного аналогового сигналу зображується у вигляді:

$$K(A_{\text{вх}}) = \sum_{i=0}^{n-1} \left\{ \begin{array}{l} (K(\Delta_{i+}) + 1) \cdot \prod_{j=0}^{i-1} K(\alpha_j), \quad a_i = 1 \\ -(K(\Delta_{i-}) + 1) \cdot \prod_{j=0}^{i-1} K(\alpha_j), \quad a_i = \bar{1} \end{array} \right\}$$

$$\text{або } K(A_{\text{вх}}) = \sum_{i=0}^{n-1} a_i \cdot K_i$$

де $a_i \in \{1, \bar{1}\}$, K_i – код ваги відповідного i -го каліброваного розряду.

$$K_i = K_{i+}, \text{ якщо } a_i = 1,$$

$$\text{та } K_i = K_{i-}, \text{ якщо } a_i = \bar{1}.$$

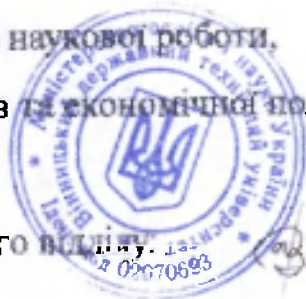
Зв'язку між вхідними та вихідними сигналами в i -му каскаді врівноваження відповідає рівняння:


$$A_{\text{вих}} = \alpha_i \cdot A_{\text{вх}} + a_i \cdot A_{\text{оп.}i}$$

За один такт роботи блоку перетворення кожний з n каскадів врівноваження виконує такі дії:

- із вхідної шини 10 через перший блок комутації 9 (мультиплексор) аналоговий сигнал фіксується в першій пристрої вибірки-зберігання 11 (ПВЗ);
- із ПВЗ 11 зафіксований сигнал подається на компаратор 12 та у блок підсилення аналогової величини 13;
- за допомогою компаратора 12 сигнал перетворюється в цифровий код, який передається в арифметичний блок 2 та на вхід керування другого блоку комутації 15;
- на виході другого блоку комутації 15 отримується аналоговий еквівалент, який віднімається від вхідного підсиленого аналогового сигналу 13, за допомогою суматора аналогових величин 16;
- отриманий сигнал фіксується у другому пристрої вибірки-зберігання 17 і на виході 18 отримується аналоговий еквівалент кінцевої підсиленої різниці, який на наступному такті перетворення є вхідним для наступного каскаду.

Перший проректор з наукової роботи,
міжнародних зв'язків та економічної політики:

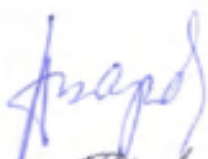



В.В. Грабко

Начальник патентного відділу:


Ж.А. Вольторніста

Автори:


О.Д. Азаров


О.В. Шапошников