



УКРАЇНА

(19) UA (11) 27786 (13) U
(51) МПК (2006)
H03F 3/26

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) БУФЕРНИЙ КАСКАД

1

2

(21) u200708351

(22) 20.07.2007

(24) 12.11.2007

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, UA, РИБАК ВОЛОДИМИР ВАСИЛЬОВИЧ, UA, РУБАН ДМИТРО ІВАНОВИЧ, UA, ЛУКАШУК ОЛЕКСАНДР ОЛЕКСАНДРОВИЧ, UA, КРУПЕЛЬНИЦЬКИЙ ЛЕОНІД ВІТАЛІЙОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, UA

(56)

(57) Буферний каскад, який містить дванадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому база першого транзистора через перше джерело струму приєднана до шини додатного живлення, база восьмого транзистора через друге джерело струму приєднана до шини від'ємного живлення, бази одинадцятого і дванадцятого транзисторів з'єднані з своїми колекторами та приєднані до вихідної шини, бази третього і шостого транзисторів з'єднані відповідно з базами дев'ятого та десятого транзисторів, який **відрізняється** тим, що у нього введено тринадцятий та чотирнадцятий транзистори, причому база кожного з них з'єднана з його колектором, а емітери тринадцятого та чотирнадцятого транзисторів з'єднані з вхідною

шиною, базу четвертого транзистора з'єднано з колектором та базою тринадцятого транзистора, а базу п'ятого транзистора з'єднано з колектором та базою чотирнадцятого, емітер четвертого транзистора з'єднано з базою першого транзистора та через перше джерело струму приєднано до шини додатного живлення, емітер п'ятого транзистора з'єднано з базою восьмого транзистора та через друге джерело живлення приєднано до шини від'ємного живлення, емітери другого та сьомого транзисторів з'єднані з базами першого та восьмого транзисторів відповідно, колектори першого та восьмого транзисторів приєднані до шини додатного та від'ємного живлення відповідно, колектори четвертого та п'ятого транзисторів з'єднані з емітерами восьмого та першого транзисторів відповідно, база другого транзистора з'єднана з емітером одинадцятого транзистора, а база сьомого транзистора з'єднана з емітером дванадцятого, колектори другого та сьомого транзисторів з'єднані з колекторами і базами третього та шостого транзисторів відповідно, а емітери третього та шостого транзисторів з'єднані між собою, колектори дев'ятого та десятого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно, а їх емітери з'єднані з вихідною шиною.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо буферний пристрій [Бахтиаров Г.Д., Малинин В.В., Школин В.П. Аналого-цифровые преобразователи/ Под ред. Г.Д.Бахтиарова. - М.: Советское радио, 1980. - 280с. ил. Рис. 6.28 на сторінці 150], який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини. Бази четвертого та п'ятого транзисторів з'єднані з вхідною шиною. Емітери четвертого та п'ятого транзисторів з'єднані з емітерами першого та восьмого транзисторів відповідно, та з базами третього та

шостого транзисторів відповідно, колектори четвертого та п'ятого транзисторів з'єднані з колекторами шостого та третього транзисторів відповідно, а також з емітерами сьомого та другого транзисторів відповідно. Бази та колектори першого та восьмого транзисторів з'єднані з базами другого та сьомого транзисторів відповідно, а також з'єднані з шинами додатного та від'ємного живлення через перше та друге джерела струму відповідно. Колектори другого та сьомого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно. Емітери третього та шостого транзисторів з'єднані з вихідною шиною.

UA (19) 27786 (13) U

Недоліками цього пристрою є низька точність, що викликано значною вихідною напругою зміщення нуля через неідентичність параметрів пар p-n-p та p-n-p транзисторів у верхньому та нижньому каналах.

За прототип обрано буферний пристрій [Деклараційний патент України на корисну модель №15896], який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, колектори яких з'єднано з колекторами шостого та третього транзисторів відповідно, та емітерами сьомого та другого транзисторів відповідно, база та колектор першого транзистора об'єднані і приєднані до шини додатного живлення через перше джерело струму, а також до бази другого транзистора, база сьомого транзистора з'єднана з шиною від'ємного живлення через друге джерело струму, колектори другого та сьомого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, також містить дев'ятий, десятий, одинадцятий, дванадцятий транзистори, причому база кожного з них з'єднана з його колектором, емітер восьмого транзистора з'єднано з точкою об'єднання бази сьомого транзистора та першого виводу другого джерела струму, емітери дев'ятого та десятого транзисторів з'єднано з емітерами четвертого та п'ятого транзисторів відповідно, бази та колектори дев'ятого та десятого транзисторів з'єднано з базами третього та шостого транзисторів відповідно, а також базу та колектор дев'ятого транзистора з'єднано з емітером першого транзистора, базу та колектор десятого транзистора з'єднано з базою та колектором восьмого транзистора, емітери третього та шостого транзисторів з'єднано з емітерами одинадцятого та дванадцятого транзисторів відповідно, бази і колектори одинадцятого та дванадцятого транзисторів з'єднані з вихідною шиною.

Недоліками прототипу є низька навантажувальна здатність, яка полягає в тому, що через високий вихідний опір схеми наявність навантаження призводить до появи різниці напруг між входом і виходом схеми.

В основу корисної моделі поставлено задачу створення буферного пристрою, в якому за рахунок введення нових елементів та зв'язків між ними зменшується різниця між напругою на вході і виході схеми за умови наявності навантаження, завдяки чому підвищується навантажувальна здатність пристрою.

Поставлена задача досягається тим, що в буферний пристрій, який містить дванадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому база першого транзистора через перше джерело струму приєднана до шини додатного живлення, база восьмого транзистора через друге джерело струму приєднана до шини від'ємного живлення, база одинадцятого і дванадцятого транзисторів з'єднані з своїми колекторами та приєднані до вихідної шини, база

третього і шостого транзисторів з'єднані відповідно з базами дев'ятого та десятого транзисторів, відрізняється тим, що у нього введено тринадцятий та чотирнадцятий транзистори, причому база кожного з них з'єднана з його колектором, а емітери тринадцятого та чотирнадцятого транзисторів з'єднано з вхідною шиною, базу четвертого транзистора з'єднано з колектором та базою тринадцятого транзистора, а базу п'ятого транзистора з'єднано з колектором та базою чотирнадцятого, емітер четвертого транзистора з'єднано з базою першого транзистора та через перше джерело струму приєднана до шини додатного живлення, емітер п'ятого транзистора з'єднано з базою восьмого транзистора та через друге джерело струму приєднана до шини від'ємного живлення, емітери другого та сьомого транзисторів з'єднано з базами першого та восьмого транзисторів відповідно, колектори першого та восьмого транзисторів приєднані до шини додатного та від'ємного живлення відповідно, колектори четвертого та п'ятого транзисторів з'єднані з емітерами восьмого та першого транзисторів відповідно, база другого транзистора з'єднана з емітером одинадцятого транзистора, а база сьомого транзистора з'єднана з емітером дванадцятого, колектори другого та сьомого транзисторів з'єднані з колекторами і базами третього та шостого транзисторів відповідно, а емітери третього та шостого транзисторів з'єднані між собою, колектори дев'ятого та десятого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно, а їх емітери з'єднані з вихідною шиною.

На кресленні представлено принципову схему буферного каскаду.

Пристрій містить вхідну шину 19, яку з'єднано з емітерами тринадцятого 1 та чотирнадцятого 2 транзисторів, колектор і базу тринадцятого 1 транзистора з'єднано з базою четвертого 4 транзистора, колектор і базу чотирнадцятого 2 транзистора з'єднані з базою п'ятого 5 транзистора, емітер четвертого 4 транзистора з'єднано з базою першого 7 транзистора та через перше 3 джерело струму приєднаний до шини 17 додатного живлення, емітер п'ятого 5 транзистора з'єднано з базою восьмого 8 транзистора та через друге 6 джерело струму приєднана до шини 18 від'ємного живлення, колектори першого 7 та восьмого 8 транзисторів приєднані до шин додатного 17 та від'ємного 18 живлення відповідно, емітери першого 7 та восьмого 8 транзисторів приєднані до колекторів п'ятого 5 та четвертого 4 транзисторів відповідно, емітер другого 9 та сьомого 12 транзисторів з'єднані з базами першого 7 та восьмого 8 транзисторів відповідно, базу одинадцятого 13 та дванадцятого 14 транзисторів з'єднано з своїми колекторами відповідно і приєднано до вихідної 20 шини, емітери одинадцятого 13 та дванадцятого 14 транзисторів з'єднані з базами другого 9 та сьомого 12 транзисторів відповідно, бази третього 10 та шостого 11 транзисторів з'єднані з своїми колекторами відповідно і з'єднані з колекторами другого 9 та сьомого 12 транзисторів та базами

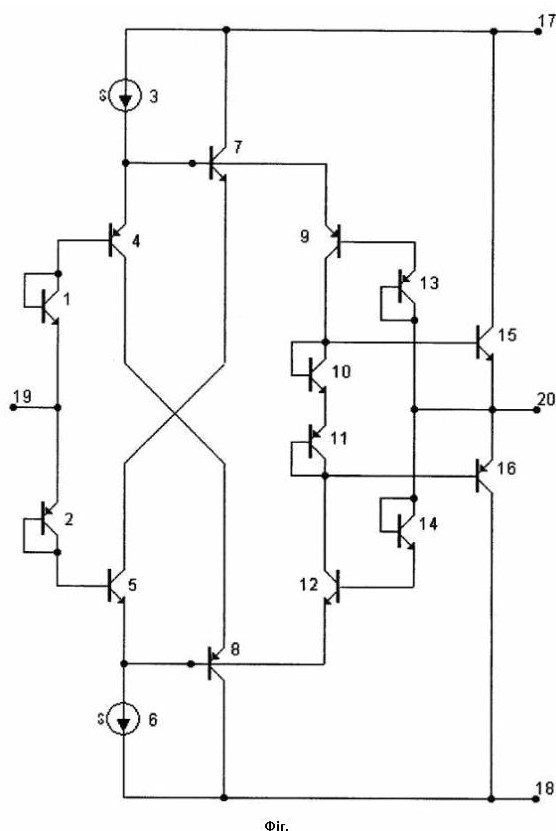
дев'ятого 15 і десятого 16 транзисторів відповідно, а емітери третього 10 та шостого 11 транзисторів з'єднані між собою, колектори дев'ятого 15 і десятого 16 транзисторів з'єднані з шинами додатного 17 та від'ємного 18 живлення відповідно, а їх емітери з'єднані з вихідною 20 шиною.

Схема працює таким чином: якщо напруга на вхідній шині 19 збільшується, то п'ятий 5 транзистор привідкривається, а четвертий 4 транзистор при закривається. Водночас другий 9 транзистор привідкривається, а сьомий 12 транзистор при закривається. При цьому колекторний струм сьомого 12 транзистора зменшується, а колекторний струм другого 9 транзистора збільшується. Потенціал точки об'єднання емітерів третього 10 та шостого 11 транзисторів у діодному вмиканні збільшується, що призводить до збільшенню потенціалу на вихідній шині 20.

Якщо напруга на вхідній шині 19 зменшується, то п'ятий 5 транзистор при закривається, а четвертий 4 транзистор привідкривається. Водночас другий 9 транзистор при закривається, а сьомий 12 транзистор привідкривається. При цьому колекторний струм сьомого 12 транзистора збільшується, а колекторний струм другого 9 транзистора зменшується. Потенціал точки об'єднання емітерів третього 10 та шостого 11 транзисторів у діодному вмиканні зменшується, що призводить до зменшення потенціалу на вихідній шині 20.

Транзистори одинадцять 13, дванадцять 14, дев'ятнадцять 1, двадцять 2 у діодному вмиканні слугують для збільшення напруг на переходах колектор-емітер транзисторів чотири 4, п'ять 5, два 9 і сім 12 і забезпечують їх функціонування у лінійному режимі.

Перший 7 і восьмий 8 транзистори являють собою каскадні схеми і забезпечують постійну напругу на переходах колектор емітер четвертого 4 і п'ятого 5 транзисторів, незалежну від змінення напруги на вході і виході схеми. Джерело струму 3 забезпечує робочу точку диференційного каскаду на четвертому 4 та другому 9 транзисторах, а джерело струму 6 забезпечує робочу точку диференційного каскаду на п'ятому 5 та сьомому 12 транзисторах. Третій 10 і шостий 11 транзистори у діодному вмиканні задають режими по постійному струму вихідного каскаду на дев'ятому 15 і десятому 16 транзисторах, які з'єднані з додатною 17 і від'ємною 18 шинами живлення відповідно.



Фіг.