



УКРАЇНА

(19) **UA** (11) **28375** (13) **U**
(51) **МПК (2006)**
H03K 5/22
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ВХІДНИЙ ПРИСТРІЙ СХЕМИ ПОРІВНЯННЯ СТРУМІВ

1

2

(21) u200707425

(22) 02.07.2007

(24) 10.12.2007

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, UA,
БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, UA,
КРУПЕЛЬНИЦЬКИЙ ЛЕОНІД ВІТАЛІЙОВИЧ, UA,
ГАРНАГА ВОЛОДИМИР АНАТОЛІЙОВИЧ, UA,
РЕШЕТНИК ОЛЕКСАНДР ОЛЕКСАНДРОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(56)

(57) Вхідний пристрій схеми порівняння струмів, який містить два вхідні транзистори, шини додатного та від'ємного живлення, шину нульового потенціалу, тридцять шість транзисторів, перший та другий вихідні транзистори, резистор зворотного зв'язку, вхідну і вихідну шини, три джерела струмів, причому виводи першого джерела струму з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з базами тринадцятого і чотирнадцятого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з емітерами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, колектори тринадцятого і чотирнадцятого транзисторів з'єднано з базами двадцять дев'ятого і тридцятого транзисторів відповідно, а також з колекторами першого і другого транзисторів відповідно, колектор третього, емітер п'ятого, емітер сімнадцятого, колектор двадцять дев'ятого, емітер сьомого транзисторів з'єднано з шиною додатного живлення, колектор четвертого, емітер шостого, емітер вісімнадцятого, колектор тридцятого, емітер восьмого транзисторів з'єднано з шиною від'ємного живлення, емітери першого і другого транзисторів об'єднано та з'єднано з шиною

нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднано з виводами другого джерела струму, а також з базами першого, тридцять третього, першого вхідного та другого, тридцять четвертого, другого вхідного транзисторів відповідно, емітери тридцять третього і тридцять четвертого транзисторів об'єднано, колектори тридцять третього і тридцять четвертого транзисторів з'єднано з базами та колекторами тридцять першого і тридцять другого транзисторів відповідно, а також з базами тридцять п'ятого і тридцять шостого транзисторів відповідно, колектори першого вхідного і другого вхідного транзисторів з'єднані з колекторами сьомого і тридцять п'ятого та восьмого і тридцять шостого транзисторів відповідно, а також з базами дев'ятого і десятого транзисторів відповідно, емітери першого вхідного і другого вхідного транзисторів об'єднано та з'єднано з емітером двадцять шостого та базою і колектором двадцять сьомого транзисторів, а також з вхідною шиною та з першим виводом резистора зворотного зв'язку, емітери тридцять першого, тридцять п'ятого і колектор дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери тридцять другого, тридцять шостого і колектор десятого транзисторів з'єднано з шиною від'ємного живлення, третє джерело струму своїми виводами з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, а також колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з базою першого вхідного і другого вхідного транзисторів, емітери одинадцятого і дванадцятого транзисторів об'єднано, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднано з базами та колекторами двадцять шостого і двадцять восьмого транзисторів

(19) **UA** (11) **28375** (13) **U**

відповідно, емітери дев'ятнадцятого, двадцять першого та колектор першого вихідного транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого та колектор другого вихідного транзистора з'єднано з шиною від'ємного живлення, емітери першого вихідного і другого вихідного транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, який **відрізняється** тим, що в нього введено тридцять сьомий і тридцять восьмий транзистори,

причому емітери тридцять сьомого і двадцять восьмого транзисторів з'єднано з базами та колекторами двадцять п'ятого і тридцять восьмого транзисторів відповідно, базу та колектор тридцять сьомого і емітер тридцять восьмого транзисторів з'єднано з колекторами двадцять третього і двадцять четвертого транзисторів відповідно, а також з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно та з базами першого вихідного і другого вихідного транзисторів відповідно.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо вхідний пристрій схеми порівняння струмів [Авторське свідоцтво №13110 Н 03 К 5/24, G 05 B 1/01, 2006р.], який містить вхідну шину яка з'єднано з емітерами першого вхідного та другого вхідного транзисторів, їх бази - з колекторами та базами першого і другого транзисторів, та з колекторами тринадцятого і чотирнадцятого транзисторів, колектори першого вхідного і другого вхідного транзисторів з'єднано з колекторами сьомого і восьмого транзисторів і базами дев'ятого і десятого транзисторів, емітери першого і другого транзисторів з'єднано з шиною нульового потенціалу, бази тринадцятого і чотирнадцятого транзисторів з'єднано з колекторами п'ятнадцятого і шістнадцятого та з першим і другим виводами другого резистора відповідно, а емітери тринадцятого і чотирнадцятого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами і колекторами п'ятого і шостого, базами сімнадцятого та вісімнадцятого, базами сьомого і восьмого транзисторів відповідно, колектори третього і четвертого, емітери п'ятого і шостого, емітери сімнадцятого та вісімнадцятого, емітери сьомого і восьмого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятого та десятого транзисторів з'єднано з шиною нульового потенціалу, а їх емітери - з колекторами дев'ятнадцятого і двадцятого та базами двадцять третього і двадцять четвертого транзисторів відповідно, тоді як бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами і колекторами двадцять першого і двадцять другого та емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та двадцять першого і двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з колекторами і базами одинадцятого і дванадцятого транзисторів,

а також з базами першого вихідного і другого вихідного транзисторів відповідно, крім того колектор двадцять третього транзистора підключений до колектора і бази двадцять п'ятого транзистора, а колектор двадцять четвертого з'єднано з емітером двадцять восьмого транзистора, емітери одинадцятого і дванадцятого транзисторів об'єднано між собою, колектори першого вихідного та другого вихідного транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, а їх емітери об'єднано між собою та з'єднано з вихідною шиною, емітер двадцять п'ятого з'єднано з базою і колектором двадцять шостого, емітер двадцять шостого з'єднано з базою і колектором двадцять сьомого, емітер двадцять сьомого з'єднано з базою і колектором двадцять восьмого, а точка об'єднання емітера двадцять шостого транзистора та бази і колектора двадцять сьомого транзистора з'єднано з вихідною шиною, вихідну шину з'єднано з вхідною шиною через перший резистор та з шиною нульового потенціалу через третій резистор.

До недоліків слід віднести виникнення значних динамічних похибок за умови збільшення рівня вхідного сигналу, що погіршує швидкодію схеми, а також обмежує динамічний діапазон вхідного сигналу.

Як найближчий аналог обрано вхідний пристрій схеми порівняння струмів [Патент України №20246 бюл. №1, 2007р.], який містить два вхідні транзистори, шини додатного та від'ємного живлення, шину нульового потенціалу, тридцять шість транзисторів, перший та другий вихідні транзистори, резистор зворотного зв'язку, вхідну і вихідну шини, три джерела струмів, причому виводи першого джерела струму з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно та базами тринадцятого і чотирнадцятого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з емітерами тринадцятого і чотирнадцятого транзисторів відповідно та з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з базами

сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, колектори тринадцятого і чотирнадцятого транзисторів з'єднано з базами двадцять дев'ятого і тридцятого транзисторів відповідно, а також з колекторами першого і другого транзисторів відповідно, колектор третього, емітер п'ятого, емітер сімнадцятого, колектор двадцять дев'ятого, емітер сьомого транзисторів з'єднано з шиною додатного живлення, колектор четвертого, емітер шостого, емітер вісімнадцятого, колектор тридцятого, емітер восьмого транзисторів з'єднано з шиною від'ємного живлення, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднано з виводами другого джерела струму, а також з базами першого, тридцять третього, першого вхідного та другого, тридцять четвертого, другого вхідного транзисторів відповідно, емітери тридцять третього і тридцять четвертого транзисторів об'єднано, колектори тридцять третього і тридцять четвертого транзисторів з'єднано з базами та колекторами тридцять першого і тридцять другого транзисторів відповідно, а також з базами тридцять п'ятого і тридцять шостого транзисторів відповідно, колектори першого вхідного і другого вхідного транзисторів з'єднані з колекторами сьомого і тридцять п'ятого та восьмого і тридцять шостого транзисторів відповідно, а також з базами дев'ятого і десятого транзисторів відповідно, емітери першого вхідного і другого вхідного транзисторів об'єднано та з'єднано з емітером двадцять шостого та базою і колектором двадцять сьомого транзисторів, а також з вхідною шиною та з першим виводом резистора зворотного зв'язку, емітери тридцять першого, тридцять п'ятого і колектор дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери тридцять другого, тридцять шостого і колектор десятого транзисторів з'єднано з шиною від'ємного живлення, третє джерело струму своїми виводами з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, а також колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, колектор двадцять третього транзистора з'єднано з базами та колекторами двадцять п'ятого і одинадцятого та з базою першого вхідного транзисторів, колектор двадцять четвертого транзистора з'єднано з емітером двадцять восьмого, а також з базою та колектором дванадцятого та з базою другого вхідного транзисторів, емітери одинадцятого і дванадцятого транзисторів об'єднано, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднано з базами та колекторами двадцять шостого і двадцять восьмого транзисторів відповідно, емітери дев'ятнадцятого, двадцять

першого та колектор першого вхідного транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого та колектор другого вхідного транзистора з'єднано з шиною від'ємного живлення, емітери першого вхідного і другого вхідного транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вхідною шиною.

Недоліком найближчого аналогу є низькі значення коефіцієнту підсилення та швидкодії при малому рівні вхідного сигналу, що погіршує швидкодію схеми, а також обмежує динамічний діапазон вхідного сигналу.

В основу корисної моделі поставлено задачу створення вхідного пристрою схеми порівняння струмів, в якому за рахунок введення нових елементів та зв'язків між ними збільшується коефіцієнт підсилення та швидкодія при малому рівні вхідного сигналу, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у вхідній пристрій схеми порівняння струмів, який містить два вхідні транзистори, шини додатного та від'ємного живлення, шину нульового потенціалу, тридцять шість транзисторів, перший та другий вхідні транзистори, резистор зворотного зв'язку, вхідну і вихідну шини, три джерела струмів, причому виводи першого джерела струму з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з базами тринадцятого і чотирнадцятого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з емітерами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, колектори тринадцятого і чотирнадцятого транзисторів з'єднано з базами двадцять дев'ятого і тридцятого транзисторів відповідно, а також з колекторами першого і другого транзисторів відповідно, колектор третього, емітер п'ятого, емітер сімнадцятого, колектор двадцять дев'ятого, емітер сьомого транзисторів з'єднано з шиною додатного живлення, колектор четвертого, емітер шостого, емітер вісімнадцятого, колектор тридцятого, емітер восьмого транзисторів з'єднано з шиною від'ємного живлення, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднано з виводами другого джерела струму, а також з базами першого, тридцять третього, першого вхідного та другого, тридцять четвертого, другого вхідного транзисторів відповідно, емітери тридцять третього і тридцять четвертого транзисторів

об'єднано, колектори тридцять третього і тридцять четвертого транзисторів з'єднано з базами та колекторами тридцять першого і тридцять другого транзисторів відповідно, а також з базами тридцять п'ятого і тридцять шостого транзисторів відповідно, колектори першого вхідного і другого вхідного транзисторів з'єднані з колекторами сьомого і тридцять п'ятого та восьмого і тридцять шостого транзисторів відповідно, а також з базами дев'ятого і десятого транзисторів відповідно, емітери першого вхідного і другого вхідного транзисторів об'єднано та з'єднано з емітером двадцять шостого та базою і колектором двадцять сьомого транзисторів, а також з вхідною шиною та з першим виводом резистора зворотного зв'язку, емітери тридцять першого, тридцять п'ятого і колектор дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери тридцять другого, тридцять шостого і колектор десятого транзисторів з'єднано з шиною від'ємного живлення, третє джерело струму своїми выводами з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, а також колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з базою першого вихідного і другого вихідного транзисторів, емітери одинадцятого і дванадцятого транзисторів об'єднано, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднано з базами та колекторами двадцять шостого і двадцять восьмого транзисторів відповідно, емітери дев'ятнадцятого, двадцять першого та колектор першого вихідного транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого та колектор другого вихідного транзистора з'єднано з шиною від'ємного живлення, емітери першого вихідного і другого вихідного транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, введено тридцять сьомий і тридцять восьмий транзистори, причому емітери тридцять сьомого і двадцять восьмого транзисторів з'єднано з базами та колекторами двадцять п'ятого і тридцять восьмого транзисторів відповідно, базу та колектор тридцять сьомого і емітер тридцять восьмого транзисторів з'єднано з колекторами двадцять третього і двадцять четвертого транзисторів відповідно, а також з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно та з базами першого вихідного і другого вихідного транзисторів відповідно.

На кресленні представлено принципову схему вхідного пристрою схеми порівняння струмів.

Пристрій містить перше джерело струму 3, яке своїми выводами з'єднано з колекторами п'ятнадцятого 2 і шістнадцятого 4 транзисторів відповідно, а також з базами тринадцятого 9 і чотирнадцятого 12 транзисторів відповідно, бази п'ятнадцятого 2 і шістнадцятого 4 транзисторів з'єднано з емітерами тринадцятого 9 і чотирнадцятого 12 транзисторів відповідно, а також з колекторами сімнадцятого 8 і вісімнадцятого 13 транзисторів відповідно, емітери п'ятнадцятого 2 і шістнадцятого 4 транзисторів з'єднано з емітерами третього 1 і четвертого 5 транзисторів відповідно, бази третього 1 і четвертого 5 транзисторів з'єднано з базами та колекторами п'ятого 6 і шостого 7 транзисторів відповідно, а також з базами сімнадцятого 8 і вісімнадцятого 13 транзисторів відповідно, а також з базами сьомого 17 і восьмого 18 транзисторів відповідно, колектори тринадцятого 9 і чотирнадцятого 12 транзисторів з'єднано з базами двадцять дев'ятого 14 і тридцятого 16 транзисторів відповідно, а також з колекторами першого 10 і другого 11 транзисторів відповідно, колектор третього 1, емітер п'ятого 6, емітер сімнадцятого 8, колектор двадцять дев'ятого 14, емітер сьомого 17 транзисторів з'єднано з шиною додатного живлення 47, колектор четвертого 5, емітер шостого 7, емітер вісімнадцятого 13, колектор тридцятого 16, емітер восьмого 18 транзисторів з'єднано з шиною від'ємного живлення 49, емітери першого 10 і другого 11 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 51, емітери двадцять дев'ятого 14 і тридцятого 16 транзисторів з'єднано з выводами другого джерела струму 15, а також з базами першого 10, тридцять третього 20, першого вхідного 24 та другого 11, тридцять четвертого 21, другого вхідного 25 транзисторів відповідно, емітери тридцять третього 20 і тридцять четвертого 21 транзисторів об'єднано, колектори тридцять третього 20 і тридцять четвертого 21 транзисторів з'єднано з базами та колекторами тридцять першого 19 і тридцять другого 22 транзисторів відповідно, а також з базами тридцять п'ятого 23 і тридцять шостого 26 транзисторів відповідно, колектори першого вхідного 24 і другого вхідного 25 транзисторів з'єднані з колекторами сьомого 17 і тридцять п'ятого 23 та восьмого 18 і тридцять шостого 26 транзисторів відповідно, а також з базами дев'ятого 27 і десятого 29 транзисторів відповідно, емітери першого вхідного 24 і другого вхідного 25 транзисторів об'єднано та з'єднано з емітером двадцять шостого 35 та базою і колектором двадцять сьомого 36 транзисторів, а також з вхідною шиною 50 та з першим виводом резистора зворотного зв'язку 32, емітери тридцять першого 19, тридцять п'ятого 23 і колектор дев'ятого 27 транзисторів з'єднано з шиною додатного живлення 47, емітери тридцять другого 22, тридцять шостого 26 і колектор десятого 29 транзисторів з'єднано з шиною від'ємного живлення 49, третє джерело струму 28 своїми выводами з'єднано з емітерами дев'ятого 27 і десятого 29 транзисторів відповідно, а також

колекторами дев'ятнадцятого 30 і двадцятого 31 транзисторів відповідно, а також з базами двадцять третього 40 і двадцять четвертого 43 транзисторів відповідно, бази дев'ятнадцятого 30 і двадцятого 31 транзисторів з'єднано з базами та колекторами двадцять першого 39 і двадцять другого 44 транзисторів відповідно, а також з емітерами двадцять третього 40 і двадцять четвертого 43 транзисторів відповідно, базу та колектор тридцять сьомого 33 і емітер тридцять восьмого 38 транзисторів з'єднано з колекторами двадцять третього 40 і двадцять четвертого 43 транзисторів відповідно, а також з базами та колекторами одинадцятого 41 і дванадцятого 42 транзисторів відповідно та з базами першого вихідного 45 і другого вихідного 46 транзисторів відповідно, емітери тридцять сьомого 33 і двадцять восьмого 37 транзисторів з'єднано з базами та колекторами двадцять п'ятого 34 і тридцять восьмого 38 транзисторів відповідно, емітери двадцять п'ятого 34 і двадцять сьомого 36 транзисторів з'єднано з базами та колекторами двадцять шостого 35 і двадцять восьмого 37 транзисторів відповідно, емітери одинадцятого 41 і дванадцятого 42 транзисторів об'єднано, емітери дев'ятнадцятого 30, двадцять першого 39 та колектор першого вихідного 45 транзисторів з'єднано з шиною додатного живлення 47, емітери двадцятого 31, двадцять другого 44 та колектор другого вихідного 46 транзистора з'єднано з шиною від'ємного живлення 49, емітери першого вихідного 45 і другого вихідного 46 транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку 32, а також з вихідною шиною 48.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 50. Якщо вхідний струм втікає у схему, то другий вхідний 25 транзистор привідкривається, а перший вхідний 24 прикривається. У цьому випадку десятий 29 транзистор прикривається, а дев'ятий 27 транзистор привідкривається, при цьому частина струму, яка поступає від третього джерела струму 28 на вхід відбивача струму, що побудований на двадцятому 31, двадцять другому 44, двадцять четвертому 43 транзисторах, збільшується, а частина струму, яка поступає від третього джерела струму 28 на вхід відбивача струму, що побудований на дев'ятнадцятому 30, двадцять першому 39, двадцять третьому 40 транзисторах, зменшується. При цьому колекторний струм двадцять третього 40 транзистора зменшується, а двадцять четвертого 43 транзистора збільшується. При цьому потенціал точки об'єднання емітерів одинадцятого 41 та дванадцятого 42 транзисторів зменшується і прямує до потенціалу від'ємної шини живлення 49. Оскільки потенціал точки об'єднання емітерів першого 45 і другого 46 вихідних транзисторів повторює потенціал точки об'єднання емітерів одинадцятого 41 та дванадцятого 42 транзисторів, то і напруга на вихідній шині 48 також прямує до потенціалу від'ємної шини живлення 49.

Якщо вхідний струм витікає зі схеми, то перший вхідний 24 транзистор привідкривається, а

другий вхідний 25 прикривається. У цьому випадку дев'ятий 27 транзистор прикривається, а десятий 29 транзистор привідкривається, при цьому частина струму, яка поступає від третього джерела струму 28 на вхід відбивача струму, що побудований на дев'ятнадцятому 30, двадцять першому 39, двадцять третьому 40 транзисторах, збільшується, а частина струму, яка поступає від третього джерела струму 28 на вхід відбивача струму, що побудований на двадцятому 31, двадцять другому 44, двадцять четвертому 43 транзисторах, зменшується. При цьому колекторний струм двадцять четвертого 43 транзистора зменшується, а двадцять третього 40 транзистора збільшується. При цьому потенціал точки об'єднання емітерів одинадцятого 41 та дванадцятого 42 транзисторів збільшується і прямує до потенціалу шини додатного живлення 47. Оскільки потенціал точки об'єднання емітерів першого 45 і другого 46 вихідних транзисторів повторює потенціал точки об'єднання емітерів одинадцятого 41 та дванадцятого 42 транзисторів, то і напруга на вихідній шині 48 також прямує до потенціалу шини додатного живлення 47.

Тридцять третій 20 і тридцять четвертий 21 транзистори забезпечують струм робочої точки вхідного каскаду схеми, що побудований на першому вхідному 24 і другому вхідному 25 транзисторах. Через колектори тридцять третього 20 і тридцять четвертого 21 транзисторів протікає наскрізний струм, що рівний колекторним струмам тринадцятого 9 і чотирнадцятого 12 транзисторів.

$$I_{k20}=I_{k9}$$

$$I_{k21}=I_{k12}$$

де I_{k9} , I_{k12} - колекторні струми транзисторів 9 та 12 відповідно, I_{k20} , I_{k21} - колекторні струми транзисторів 20 та 21 відповідно.

Колекторний струм тридцять четвертого 21 транзистора відбитий через струмове дзеркало, яке побудоване на тридцять другому 22 та тридцять шостому 26 транзисторах, компенсує колекторний струм другого вхідного 25 транзистора. Колекторний струм тридцять третього 20 транзистора відбитий через струмове дзеркало, яке побудоване на тридцять першому 19 і тридцять п'ятому 23 транзисторах, компенсує колекторний струм першого вхідного 24 транзистора. Відбивачі струму на сьомому 17 та восьмому 18 транзисторах задають базові струми дев'ятого 27 та десятого 29 транзисторів відповідно. Вказана конфігурація схем зміщення робочої точки забезпечує з одного боку завдання потрібного режиму по постійному струму дев'ятого 27 та десятого 29 транзисторів, а з іншого забезпечує передачу приростів вхідного струму $\Delta I_{вх}$ на бази дев'ятого 27 та десятого 29 транзисторів. Двадцять дев'ятий 14 та тридцятого 16 транзистори забезпечують разом з другим джерелом струму 15 зменшення вихідного опору джерел напруг зміщення побудованих на першому 10 та двадцять дев'ятому 14, а також другому 11 та тридцятому 16 транзисторах відповідно.

Якщо напруга на виході схеми зменшується і входить у від'ємну зону, то двадцять сьомий 35 і двадцять восьмий 36 транзистори у діодному

вмиканні привідкриваються, а двадцять п'ятих 33 та двадцять шостих 34 транзистори у діодному вмиканні прикриваються, при цьому струм, який подається на вхід схеми, компенсується колекторним струмом двадцять четвертого 41 транзистора.

Ланцюг транзисторів з двадцять п'ятого по двадцять восьмий 34-37 та тридцять сьомого 33 і тридцять восьмого 38 транзисторів у діодному вмиканні утворюють коло нелінійного від'ємного зворотного зв'язку, мета уведення якого - обмежити амплітуду змінення напруги на виході схеми. При цьому якщо струм що втікає у схему збільшується, то потенціал вихідної шини зменшується. Транзистори двадцять сьомий 36, двадцять восьмий 37 тридцять восьмий 38 привідкриваються, а транзистори тридцять сьомий 33, двадцять п'ятий 34, двадцять шостий 35 прикриваються. При цьому через двадцять сьомий 36, двадцять восьмий 37, тридцять восьмий 38 транзистори в коло колектора двадцять четвертого транзистора 43 втікає струм який компенсує вхідний струм схеми. По мірі збільшення вхідного струму двадцять сьомий 36 двадцять восьмий 37, тридцять восьмий 38 транзистори привідкриваються сильніше, опори переходів колектор-емітер зменшуються, а глибина зворотного зв'язку збільшується. Опір вказаного кола транзисторів починає істотно шунтувати загальний опір зворотного зв'язку, який

визначається з формули $r_{p-n} = \frac{\varphi_t}{i_e}$, де φ_t - термопотенціал, i_e - значення струму емітера, і зменшує змінення амплітуди на виході схеми.

Якщо струм, що витікає із схеми, збільшується, то потенціал вихідної шини зменшується. Транзистори двадцять сьомий 36, двадцять восьмий 37, тридцять восьмий 38 прикриваються, а транзистори тридцять сьомий 33, двадцять п'ятий 34, двадцять шостий 35 привідкриваються. При цьому через тридцять сьомий 33, двадцять п'ятий 34, двадцять шостий 35 транзистори з кола колектора двадцять третього 40 транзистора витікає струм який компенсує вхідний струм схеми. По мірі збільшення вхідного який витікає із схеми тридцять сьомий 33, двадцять п'ятий 34, двадцять шостий 35 транзистори привідкриваються сильніше, опори переходів колектор-емітер зменшуються, а глибина зворотного зв'язку знову ж таки збільшується. Опір кола тридцять сьомий 33, двадцять п'ятий 34, двадцять шостий 35 транзисторів починає істотно шунтувати загальний опір зворотного зв'язку і зменшує змінення амплітуди на виході схеми.

Завдяки введенню тридцять сьомого 33 і тридцять восьмого 38 транзисторів підвищується швидкодія та коефіцієнт підсилення. Підвищення швидкодії забезпечується шляхом зменшення часу затримки зворотного зв'язку, що визначається, як:

$$t_{3.3} = R \cdot C_{3.3}$$

де $t_{3.3}$ - часу затримки, R - опір першого кола зворотного зв'язку, $C_{3.3}$ - ємність кола нелінійного від'ємного зворотного зв'язку.

Для прототипу $C_{3.3} = C_{p-n}$ а для корисної моделі $C_{3.3} = \frac{2}{3} C_{p-n}$,

де C_{p-n} - ємність p-n переходу.

Отже при однаковому значенні R отримуємо збільшення швидкодії в 1,5 рази.

Збільшення коефіцієнту підсилення замовлене зміною опору в колі нелінійного від'ємного зворотного зв'язку.

Для прототипу $r_{(p-n)_{np}} = \frac{\varphi_T}{U_{p-n}} \cdot I_0 \cdot e^{2\varphi_T}$, для корисної

моделі $r_{(p-n)_b} = \frac{\varphi_T}{U_{p-n}} \cdot I_0 \cdot e^{3\varphi_T}$,

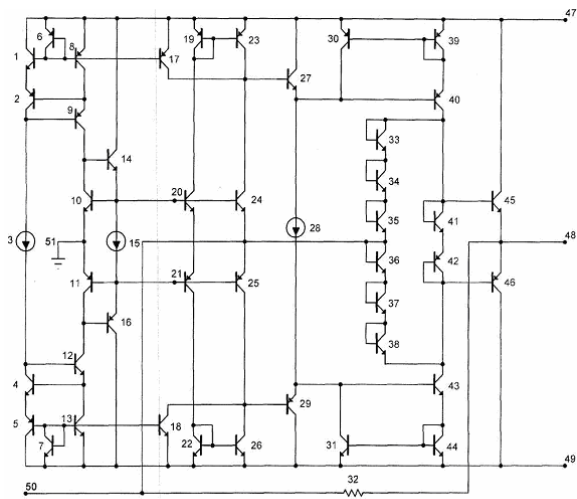
де φ_T - термопотенціал, I_0 - тепловий струм, U_{p-n} - падіння напруги на p-n переходах транзисторів, $r_{(p-n)_{np}}$, $r_{(p-n)_b}$ - опори p-n переходів в колах нелінійного від'ємного зворотного зв'язку для прототипу і корисної моделі відповідно.

Збільшення коефіцієнту підсилення буде рівне:

$$\chi_{r_{p-n}} = \frac{r_{(p-n)_b}}{r_{(p-n)_{np}}} = e^{\frac{U_{p-n}}{6\varphi_T}}$$

За допомогою двоярусних схем відбивачів струму, а саме побудованих на третьому 1, п'ятому 6, сімнадцятому 8, сьомому 17, п'ятнадцятому 2, тринадцятому 9 транзисторах, а також четвертому 5, шостому 7, вісімнадцятому 13, восьмому 18, шістнадцятому 4, чотирнадцятому 12 транзисторах, першого джерела струму 3 та першого 10 і другого 11 транзисторів забезпечується мінімізація похибки зміщення нуля по входу підсилювача та завдання режим роботи по постійному струмові каскадів схеми.

Резистор зворотного зв'язку 32 задає коефіцієнт підсилення. Шини додатного 47 і від'ємного 49 живлення, а також шина нульового потенціалу 51 забезпечують потрібний рівень напруги для живлення схеми.



Фиг.