



УКРАЇНА

(19) UA (11) 30183 (13) U  
(51) МПК (2006)  
H03F 3/26

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

### (54) БУФЕРНИЙ КАСКАД

1

2

(21) u200712818

(22) 19.11.2007

(24) 11.02.2008

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, UA, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, UA, КРУПЕЛЬНИЦЬКИЙ ЛЕОНІД ВІТАЛІЙОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, UA

(57) Буферний каскад, який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів, а також з базами четвертого і п'ятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами першого і восьмого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого, сімнадцятого та шістнадцятого, вісімнадцятого транзисторів відповідно, а також з базами другого і сьомого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами першого і восьмого транзисторів відповідно, колектор п'ятнадцятого і другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шістнадцятого і другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери першого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з базами третього і шостого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з емітерами четвертого і п'ятого транзисторів відповідно, емітери другого і сьомого транзисторів з'єднано з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, бази та колектори одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною,

який відрізняється тим, що до нього введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий транзистори, шину нульового потенціалу, резистор, причому емітери дев'ятнадцятого і двадцятого транзисторів з'єднано з колекторами четвертого і п'ятого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з емітерами другого і сьомого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого, двадцять другого, двадцять третього, двадцять четвертого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з колекторами другого і сьомого транзисторів відповідно, а також з базами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять першого, двадцять третього, двадцять сьомого, двадцять дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого, двадцять четвертого, двадцять восьмого, тридцятого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять дев'ятого та тридцятого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами тридцять першого і тридцять другого транзисторів відповідно, бази та колектори одинадцятого, дванадцятого, тридцять першого, тридцять другого транзисторів об'єднано та з'єднано з першим виводом резистора, а також з вихідною шиною, другий вивід резистора з'єднано з шиною нульового потенціалу.

(19) UA (11) 30183 (13) U

Корисна модель відноситься до вимірювальної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо буферний пристрій [Д.п. №15896 Н03К 5/22, G05В 1/00, 2006], який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, колектори яких з'єднано з колекторами шостого та третього транзисторів відповідно, та емітерами сьомого та другого транзисторів відповідно, база та колектор першого транзистора об'єднані і приєднані до шини додатного живлення через перше джерело струму, а також до бази другого транзистора, база сьомого транзистора з'єднана з шиною від'ємного живлення через друге джерело струму, колектори другого та сьомого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, відрізняється тим, що у нього введено дев'ятий, десятий, одинадцятий, дванадцятий транзистори, причому база кожного з них з'єднана з його колектором, емітер восьмого транзистора з'єднано з базою сьомого транзистора та першим виводом другого джерела струму, емітери дев'ятого та десятого транзисторів з'єднано з емітерами четвертого та п'ятого транзисторів відповідно, бази та колектори дев'ятого та десятого транзисторів з'єднано з базами третього та шостого транзисторів відповідно, а також базу та колектор дев'ятого транзистора з'єднано з емітером першого транзистора, базу та колектор десятого транзистора з'єднано з базою та колектором восьмого транзистора, емітери третього та шостого транзисторів з'єднано з емітерами одинадцятого та дванадцятого транзисторів відповідно, бази і колектори одинадцятого та дванадцятого транзисторів з'єднано з вихідною шиною.

Основним недоліком цього пристрою є низька точність, яка обумовлена великим рівнем вхідного струму зміщення, а також велика споживана потужність, що споживається від джерел напруги живлення.

За прототип обрано буферний каскад [Патент України №22794 бюл. №5, 2007р.], який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів, а також з базами четвертого і п'ятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами першого і восьмого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого, шістнадцятого, сімнадцятого, вісімнадцятого транзисторів відповідно, а також з базами другого і сьомого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами першого і восьмого транзисторів відповідно, коле-

ктор п'ятнадцятого і другого транзисторів, а також другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шістнадцятого і сьомого транзисторів, а також другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери першого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з базами третього і шостого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з емітерами четвертого і п'ятого транзисторів відповідно, емітери другого і сьомого транзисторів з'єднано з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів, а також з вихідною шиною.

Недоліками прототипу є низька точність роботи схеми, яка обумовлена великим рівнем вхідного струму зміщення, а також низька навантажувальна здатність.

В основу корисної моделі поставлено задачу створення буферного каскаду, в якому за рахунок введення нових елементів та зв'язків між ними зменшується вхідний струм зміщення, завдяки чому підвищується точність роботи, а також збільшується навантажувальна здатність.

Поставлена задача досягається тим, що в буферний каскад, який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів, а також з базами четвертого і п'ятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами першого і восьмого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого, сімнадцятого та шістнадцятого, вісімнадцятого транзисторів відповідно, а також з базами другого і сьомого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами першого і восьмого транзисторів відповідно, колектор п'ятнадцятого і другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шістнадцятого і другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери першого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з базами третього і шостого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з емітерами четвертого і п'ятого транзисторів відповідно, емітери другого і сьомого транзисторів з'єднано з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і два-

надцятого транзисторів відповідно, бази та колектори одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий транзистори, шину нульового потенціалу, резистор, причому емітери дев'ятнадцятого і двадцятого транзисторів з'єднано з колекторами четвертого і п'ятого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з емітерами другого і сьомого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого, двадцять другого, двадцять третього, двадцять четвертого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з колекторами другого і сьомого транзисторів відповідно, а також з базами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять першого, двадцять третього, двадцять сьомого, двадцять дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого, двадцять четвертого, двадцять восьмого, тридцятого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять дев'ятого та тридцятого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами тридцять першого і тридцять другого транзисторів відповідно, бази та колектори одинадцятого, дванадцятого, тридцять першого, тридцять другого транзисторів об'єднано та з'єднано з першими виводом резистора, а також з вихідною шиною, другий вивід резистора з'єднано з шиною нульового потенціалу.

На кресленні представлено принципову схему буферного каскаду.

Пристрій містить вхідну шину 2, яку з'єднано з колекторами тринадцятого 1 і чотирнадцятого 3 транзисторів, а також з базами четвертого 11 і п'ятого 12 транзисторів, бази тринадцятого 1 і чотирнадцятого 3 транзисторів з'єднано з базами та колекторами сімнадцятого 5 і вісімнадцятого 6 транзисторів відповідно, а також з базами першого 9 і восьмого 14 транзисторів відповідно, емітери тринадцятого 1 і чотирнадцятого 3 транзисторів з'єднано з емітерами п'ятнадцятого 4, сімнадцятого 5 та шістнадцятого 7, вісімнадцятого 6 транзисторів відповідно, а також з базами другого 25 і сьомого 30 транзисторів відповідно, бази п'ятнадцятого 4 і шістнадцятого 7 транзисторів з'єднано з першими виводами першого 8 і другого 15 джерел струму відповідно, а також з колекторами першого 9 і восьмого 14 транзисторів відповідно, колектор п'ятнадцятого 4 і другий вивід

першого 8 джерела струму з'єднано з шиною додатного живлення 38, колектори шістнадцятого 7 і другий вивід другого 15 джерела струму з'єднано з шиною від'ємного живлення 40, емітери першого 9 і восьмого 14 транзисторів з'єднано з базами та колекторами дев'ятого 10 і десятого 13 транзисторів відповідно, а також з базами третього 26 і шостого 29 транзисторів відповідно, емітери дев'ятого 10 і десятого 13 транзисторів з'єднано з емітерами четвертого 11 і п'ятого 12 транзисторів відповідно, колектори четвертого 11 і п'ятого 12 транзисторів з'єднано з емітерами дев'ятнадцятого 17 і двадцятого 18 транзисторів відповідно, бази дев'ятнадцятого 17 і двадцятого 18 транзисторів з'єднано з емітерами другого 25 і сьомого 30 транзисторів відповідно, а також з колекторами третього 26 і шостого 29 транзисторів відповідно, емітери третього 26 і шостого 29 транзисторів з'єднано з емітерами одинадцятого 27 і дванадцятого 28 транзисторів відповідно, колектори дев'ятнадцятого 17 і двадцятого 18 транзисторів з'єднано з базами та колекторами двадцять першого 16, двадцять другого 19, двадцять третього 20, двадцять четвертого 23 транзисторів відповідно, а також з базами двадцять сьомого 24 і двадцять восьмого 31 транзисторів відповідно, а також з колекторами двадцять п'ятого 21 і двадцять шостого 22 транзисторів відповідно, емітери двадцять п'ятого 21 і двадцять шостого 22 транзисторів об'єднано, колектори двадцять сьомого 24 і двадцять восьмого 31 транзисторів з'єднано з колекторами другого 25 і сьомого 30 транзисторів відповідно, а також з базами двадцять дев'ятого 32 і тридцятого 35 транзисторів відповідно, емітери двадцять першого 16, двадцять третього 20, двадцять сьомого 24, двадцять дев'ятого 32 транзисторів з'єднано з шиною додатного живлення 38, емітери двадцять другого 19, двадцять четвертого 23, двадцять восьмого 31, тридцятого 35 транзисторів з'єднано з шиною від'ємного живлення 40, колектори двадцять дев'ятого 32 та тридцятого 35 транзисторів з'єднано з базами двадцять п'ятого 21 і двадцять шостого 22 транзисторів відповідно, а також з емітерами тридцять першого 33 і тридцять другого 34 транзисторів відповідно, бази та колектори одинадцятого 27, дванадцятого 28, тридцять першого 33, тридцять другого 34 транзисторів об'єднано та з'єднано з першими виводом резистора 36, а також з вихідною шиною 39, другий вивід резистора 36 з'єднано з шиною нульового потенціалу 37.

Буферний каскад працює таким чином.

Якщо напруга на вхідній шині 2 збільшується, то потенціал емітерів четвертого 11 і дев'ятого 10 транзисторів, а також п'ятого 12 і десятого 13 транзисторів збільшується. При цьому збільшується потенціали баз третього 26 і шостого 29 транзисторів відповідно. У цьому випадку також збільшується потенціал емітерів третього 26 і шостого 29 транзисторів відповідно, а також колекторів одинадцятого 27 і дванадцятого 28 транзисторів. При цьому потенціал на вихідній шині 39, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27 і дванадцятого 28 транзисторів, також збільшується.

Якщо напруга на вхідній шині 2 зменшується,

то потенціал емітерів четвертого 11 і дев'ятого 10 транзисторів, а також п'ятого 12 і десятого 13 транзисторів зменшується. При цьому зменшується потенціали баз третього 26 і шостого 29 транзисторів відповідно. У цьому випадку також зменшується потенціал емітерів третього 26 і шостого 29 транзисторів відповідно, а також колекторів одинадцятого 27 і дванадцятого 28 транзисторів. При цьому потенціал на вихідній шині 39, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27 і дванадцятого 28 транзисторів, також зменшується.

Відбивачі струму побудовані на тринадцятому 1, сімнадцятому 5 транзисторах, а також на чотирнадцятому 3, вісімнадцятому 6 транзисторах слугують для передачі базових струмів першого 9 і восьмого 14 транзисторів через колектори тринадцятого 1 і чотирнадцятого 3 транзисторів на вхід схеми і таким чином компенсує базові струми четвертого 11 і п'ятого 12 транзисторів. При цьому зменшується похибка, що пов'язана із падінням вхідного струму схеми на внутрішньому опорі генератора вхідного сигналу.

Дев'ятнадцятий 17 і двадцятий 18 транзистори, включені за каскадною схемою, слугують для стабілізації напруг колектор-емітер четвертого 11 і п'ятого 12 транзисторів відповідно, в діапазоні вхідного сигналу. Другий 25 і сьомий 30 транзистори також ввімкнені за каскадною схемою слугують для стабілізації напруг колектор-емітер третього 26 і шостого 29 транзисторів відповідно. Для збільшення навантажувальної здатності у схему введено підсилювачі струмів на двадцять дев'ятому 32 і тридцятому 35 транзисторах. Тридцять перший 33 і тридцять другий 34 транзистори в діодному вмиканні, а також двадцять п'ятий 21 і двадцять шостий 22 транзистори являють собою парафазний відбивач струму і в комплексі з відбивачами струму на двадцять першому 16, двадцять третьому 20, двадцять сьомому 24 транзисторах, а також на двадцять другому 19, двадцять четвертому 23, двадцять восьмому 31 транзисторах забезпечують завдання режиму по постійному струму двотактного вихідного каскаду на двадцять дев'ятому 32 і тридцятому 35 транзисторах. При цьому колекторні струми робочої точки двадцять

дев'ятого 32 і тридцятого 35 транзисторів рівні струмам, що задаються першим 8 і другим 15 джерелами струмів відповідно.

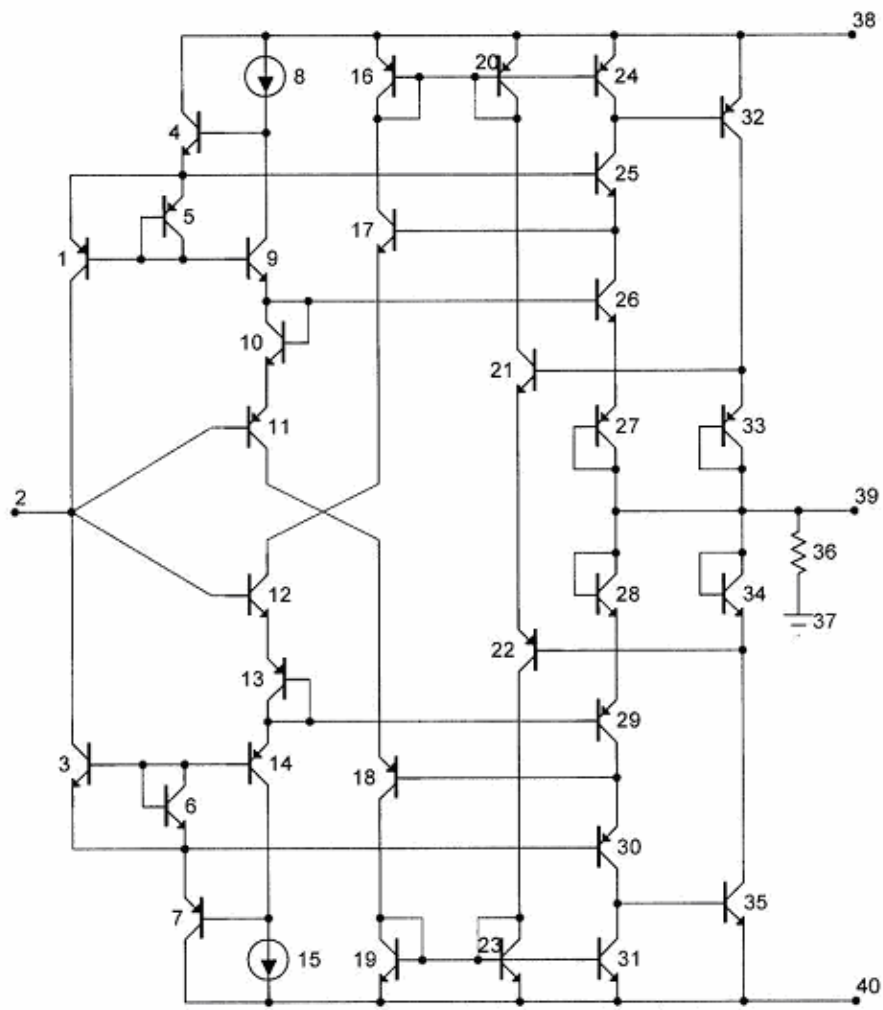
П'ятнадцятий 4 і шістнадцятий 7 транзистори виступають в ролі буферних елементів, які зменшують вплив базових струмів другого 25 і сьомого 30 транзисторів на колекторні струми першого 9 і восьмого 14 транзисторів відповідно. Це сприяє стабілізації напруг колектор-емітер першого 9 і восьмого 14 транзисторів у діапазоні вхідного сигналу.

Якщо напруга на виході схеми збільшується, то за наявності резистора 36, третій 26 транзистор привідкривається, а шостий 29 транзистор прикривається. При цьому колекторний струм третього 26 транзистора збільшується, а шостого 29 транзистора зменшується. Це у свою чергу призводить до збільшення колекторного струму другого 25 транзистора і зменшення колекторного струму сьомого 30 транзистора. При цьому двадцять дев'ятий 32 транзистор привідкривається, а тридцятий 35 прикривається. У цьому випадку колекторний струм двадцять дев'ятого 32 транзистора збільшується, а тридцятого 35 - зменшується. Це забезпечує приріст вихідної напруги на резисторі 36 і зменшені вихідного струму.

Якщо напруга на виході схеми зменшується, то за наявності резистора 36, третій 26 транзистор прикривається, а шостий 29 транзистор привідкривається. При цьому колекторний струм третього 26 транзистора зменшується, а шостого 29 транзистора збільшується. Це у свою чергу призводить до зменшення колекторного струму другого 25 транзистора і збільшення колекторного струму сьомого 30 транзистора. При цьому двадцять дев'ятий 32 транзистор прикривається, а тридцятий 35 привідкривається. У цьому випадку колекторний струм двадцять дев'ятого 32 транзистора зменшується, а тридцятого 35 - збільшується. Це забезпечує приріст вихідної напруги на резисторі 36 і зменшені вихідного опору.

Зменшення вихідного опору сприяє збільшенню навантажувальної здатності.

Шини додатного 38 і від'ємного 40 живлення, а також шина нульового потенціалу 37 забезпечують потрібний рівень напруги для живлення схеми.



Фіг.